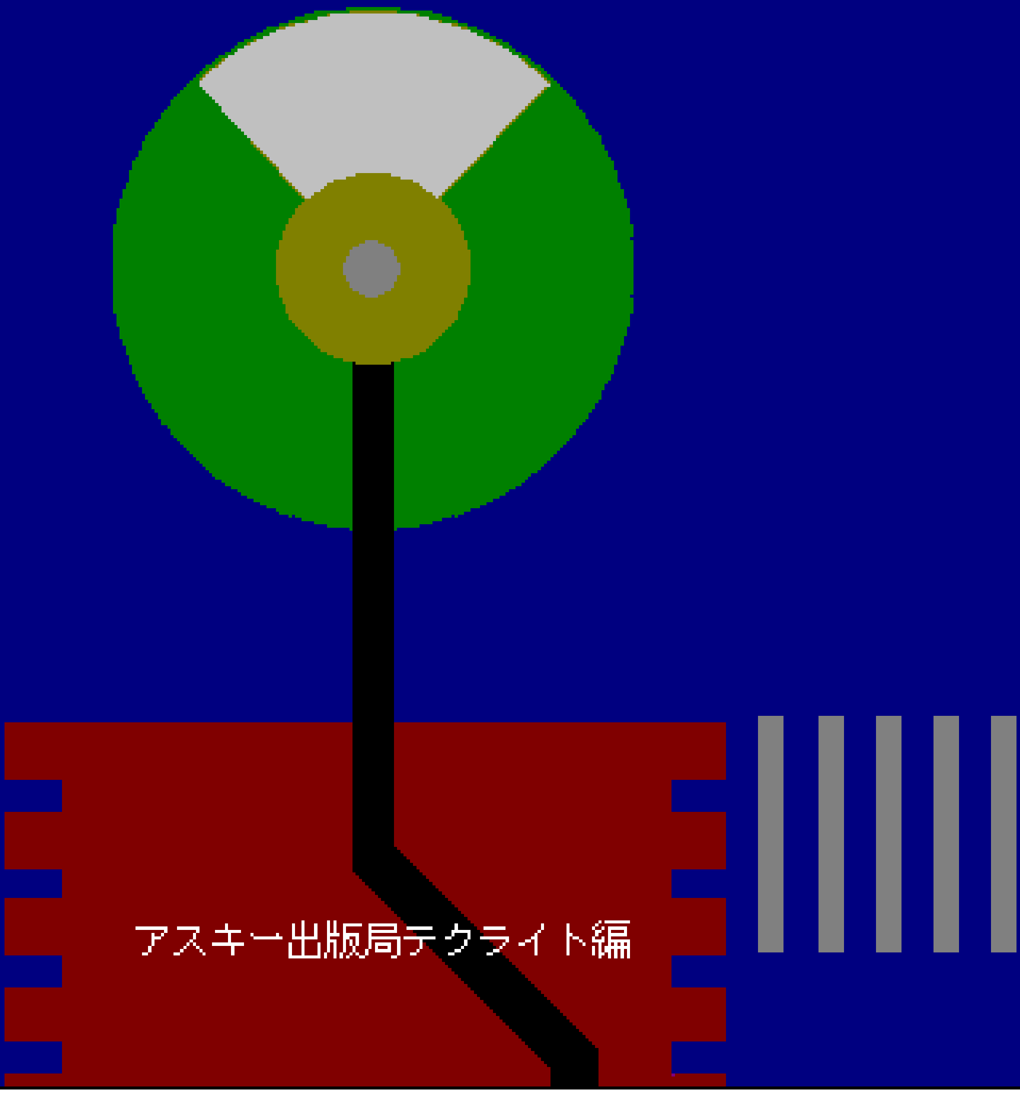
■CD-ROM版■

PC-9800シリーズ テクニカルデータブック

HARDWARE編



第1部
システム概要

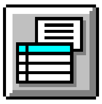
第1章

仕様一覧

1.1　基本仕様（LTを除く）

*印の項目については，機種ごとに細かな差異がある．
詳しくは機種別仕様を参照のこと．

▼*基本仕様(LTを除く)*



1.2　基本仕様（PC-98LT）

▼*基本仕様(PC-98LT)*

▼*基本仕様(PC-98LT model 1/2とmodel 11/21/22の差分)*

PC-98LT model 2は，PC-PR102TL(B)を標準装備.

PC-98LT model 21は，PC-PR102TL2(B)を標準装備.

PC-98LT model 22は，PC-PR102TL3(B)を標準装備.

PC-98LT model 11／21／22では，PC-98LT model 1／2と比較して，以下の点に改良が加えられている.

- LCDの視認性向上
- リターンキーの大型化
- ホームポジションの新設
- パームレストの新設
- FDDアクセスランプの前面設置
- POWERランプの点灯
- プリンタの印字速度高速化
- セットアッププログラムにより，本体に1時間アクセスしない際のアラームブザーのオン／オフ設定機能

1.3　機種別仕様

▼機種別仕様(PC-9801～PC-9801RA5)

▼機種別仕様(PC-9801RX2～PC-9801DA5)

▼機種別仕様(PC-9801DX/U5～PC-9801NA)

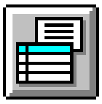
▼機種別仕様(PC-9801NA40～PC-9821Ae/M7W)

▼機種別仕様(PC-9821Ce model S1～PC-9821Es/340N)

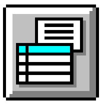
▼キーボード仕様

1.4　外部記憶装置

▼外部記憶装置



▼オプションユニット(A～ξ)

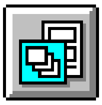


第2章

ブロックダイアグラム

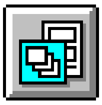
2.1　PCIバス採用機(PC-9821Xt,Xa)

▼*ブロックダイアグラム(PCIバス採用機)*



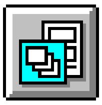
2.2　Cバス機

▼*ブロックダイアグラム(PC-98LT以外)*



2.3　PC-98LT

▼*ブロックダイアグラム(PC-98LT)*



第3章

CPU

3.1　ウェイトサイクル

ウェイトはCPUやクロック数の違いにより，挿入する命令を変更しなければならない．486，Pentium CPU搭載機種ではOUT 5Fh，ALが使われる．その他の機種ではNOP，またはJMP $+2が使われる．詳しくは，「5.3 連続アクセスの制限」を参照すること．

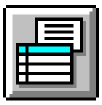
なお，PC-9801BA2以降の機種についてはCPUの高速化によりウェイトサイクルを考慮してプログラミングする必要はない．

CPUアクセス時に挿入されるウェイトサイクルの数は次の通り．

( )内は全クロック数，斜線で区切られた数値は特に注釈がない限り，ページングメモリアクセス方式によるWAIT差である．

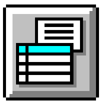
●PC-9821Af

▼*ウェイトサイクル(PC-9821Af)*



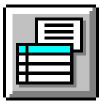
●PC-9821Ne

▼ウェイトサイクル(PC-9821Ne)



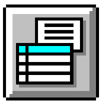
●PC-9821Ce

▼ウェイトサイクル(PC-9821Ce)



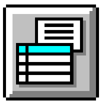
●PC-9801NS/R

▼ウェイトサイクル(PC-9801NS/R)



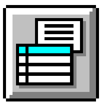
●PC-9801NX/C

▼ウェイトサイクル(PC-9801NX/C)



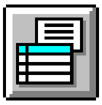
●PC-9801P

▼ウェイトサイクル(PC-9801P)



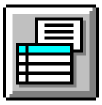
●PC-9821Ap，As，Ae

▼*ウェイトサイクル(PC-9821Ap, As, Ae)*



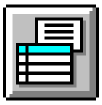
●PC-9801BA，BX

▼*ウェイトサイクル(PC-9801BA, BX)*



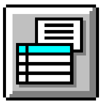
●PC-9801NA,NA/C

▼*ウェイトサイクル(PC-9801NA, NA/C)*



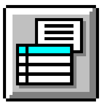
●PC-9821

▼*ウェイトサイクル(PC-9821)*



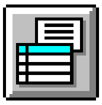
●PC-9801US

▼*ウェイトサイクル(PC-9801US)*



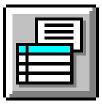
●PC-9801NS/L

▼ウェイトサイクル(PC-9801NS/L)



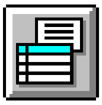
●PC-9801NS/T

▼ウェイトサイクル(PC-9801NS/T)



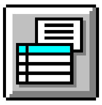
●PC-9801FS

▼ウェイトサイクル(PC-9801FS)



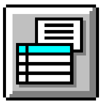
●PC-9801FX

▼ウェイトサイクル(PC-9801FX)



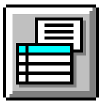
●PC-9801FA

▼ウェイトサイクル(PC-9801FA)



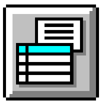
●PC-9801NV，NL

▼*ウェイトサイクル(PC-9801NV,NL)*



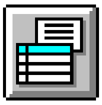
●PC-9801NC

▼*ウェイトサイクル(PC-9801NC)*



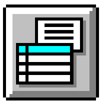
●PC-9801NS/E

▼*ウェイトサイクル(PC-9801NS/E)*



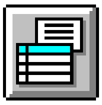
●PC-9801DS，CS

▼*ウェイトサイクル(PC-9801DS,CS)*



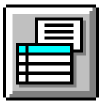
●PC-9801DA

▼*ウェイトサイクル(PC-9801DA)*



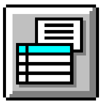
●PC-9801UF, UR

▼*ウェイトサイクル(PC-9801UF, UR)*



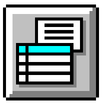
●PC-9801DX2

▼*ウェイトサイクル(PC-9801DX2)*



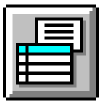
●PC-98DO+

▼*ウェイトサイクル(PC-98DO^{+})*



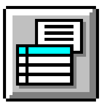
●PC-9801T, PC-98GS

▼*ウェイトサイクル(PC-9801T, PC-98GS)*



●PC-9801NS

▼*ウェイトサイクル(PC-9801NS)*



●PC-9801ES，RS

▼*ウェイトサイクル(PC-9801ES, RS)*

●PC-98RL，PC-9801RA21，51

(PC-9801RA21，51はノーマルモードのみ)

▼*ウェイトサイクル(PC-9801RL, PC-9801RA21, 51)*

●PC-9801RX，EX，LX

▼*ウェイトサイクル(PC-9801RX, EX, LX)*

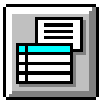
●PC-9801RA2，5/LS

▼*ウェイトサイクル(PC-9801RA2, 5/LS)*

●PC-9801LV21, CV21, UV11, VM11, LV22, N

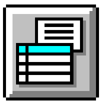
（PC-9801Nは10MHzのみ）

▼*ウェイトサイクル(PC-9801LV21, CV21, UV11, VM11, LV22, N)*



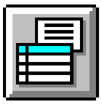
●PC-98XL^2

▼*ウェイトサイクル(PC-98XL^2)*



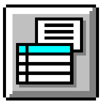
●PC-9801UV21

▼*ウェイトサイクル(PC-9801UV21)*



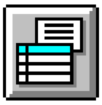
●PC-98XL

▼*ウェイトサイクル(PC-98XL)*



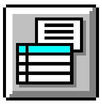
●PC-9801VM21，VX，UX

▼*ウェイトサイクル(PC-9801VM21, VX, UX)*



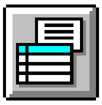
●PC-9801U2,VF2,VM0, 2, 4,UV2

▼*ウェイトサイクル(PC-9801U2,VF2,VM0,2,4,UV2)*



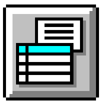
●PC-98XA

▼*ウェイトサイクル(PC-98XA)*



●PC-9801, E, F, M

▼*ウェイトサイクル(PC-9801,E,F,M)*

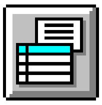


3.2　CPUに対する命令

●PC-9801VX，XL，UX，RA2，RA5，RX，LS，ES，RS，EX，LX，NS，T，DS，DX，FS，FX，US，NS/E，CS，NC，NS/T，NS/L，NA，NS/R，NX/C，P，BA，BX，BA2,BS2,BX2,NS/A,NL/R，PC-9821，Ap，As，Ae，Ce，Af，Ne，Bp,Bs,Be,Ap2,As2,Ts,Bf,Cs2,Ce2,Np,An,Ns,Ne2,Nd,Xt,Xa,Xn,Xp,Xs,Xe,Es，PC-98XA，GS,SV-98

CPUとして80286/386/486/Pentiumを搭載している機種では，動作モードおよびアドレスバスの制御のために，以下の命令が使用される．ただし，これらの命令はμPD70116CPUが動作している際には実行してはならない．また実行させせたときの動作は保証されない．

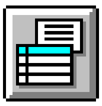
▼*CPUのモード変更(80286以上搭載機)*



●PC-9801RA21，RA51，DA，FA，PC-98XL^2，RL

これらの機種では上記機種と同様の制御も可能だが，強化のために00F6Hポートが追加された．CPUリセット後，1度00F2HにI/Oコマンドを発行した後，WAENを″0″にして00F6HにI/Oコマンドを発行することにより100000H以上のアドレスをアクセス可能にすることができる．

▼*CPUのモード変更(機能強化機)*



●キャッシュフラッシュ

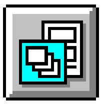
キャッシュフラッシュを行う際には，OUT 43Fh,A0hを使用すること．CACHE INVDコマンドは使用してはいけない.

第4章

メモリマップ

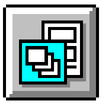
4.1　ノーマルモード

▼*メモリマップ ノーマルモード*



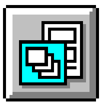
4.2　ハイレゾモード

▼*メモリマップ ハイレゾモード*



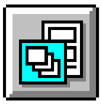
4.3　PC-98LT

▼*メモリマップ PC-98LT*



4．4　98NOTE

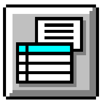
▼*メモリマップ 98NOTE*



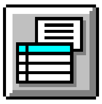
4.5　機種別メモリ拡張例

●1MB以内

▼*メモリ拡張 1MB以内*

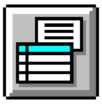


▼*メモリ拡張 1MB以内 対応メモリボード一覧*



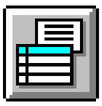
●1MB以上

▼*メモリ拡張 1MB以上*

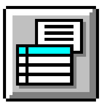


●9821Af以降

▼*メモリ拡張 1MB以上（PC-9821Af以降）*



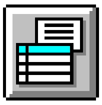
▼*メモリ拡張 1MB以上 対応メモリボード一覧*



4.6　RAMウィンドウ

　ハイレゾモードでの動作時，リアルモードCPUにおいて1MB以上の空間を参照する場合は，RAMウィンドウを使用する．

▼*RAMウィンドウ*



＜例＞

OUT 91h,10h … アドレス100000〜11FFFF番地のメモリが080000〜09FFFF番地に見える．

OUT 93h,7Eh … アドレス7E0000〜7FFFFF番地のメモリが0A0000〜0BFFFF番地に見える．

初期設定時080000〜0BFFFFは100000〜13FFFF番地のメモリの内容となる．

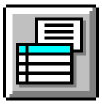
第5章

I/Oポート

5.1　ノーマルモード

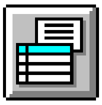
●PC-9801，E，F，M

▼*I/Oポート PC-9801, E, F, M（ノーマルモード）*



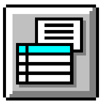
●PC-9801U，VF，VM0，VM2，VM4，UV2

▼*I/Oポート PC-9801U, VF, VM0, VM2, VM4, UV2（ノーマルモード）*



●前記以外

▼*I/Oポート PC-9801VM21以降（ノーマルモード）*



5.2　ハイレゾモード

▼I/0ポート(ハイレゾモード)

5.3　連続アクセスの制限

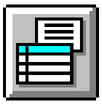
CPUから周辺LSIに対して連続したアクセス(OUT，IN命令の実行)を行うとき，周辺LSIの正常な動作を保証するためには，周辺LSIの動作が完了してから後続のI/O命令を実行させる必要がある．したがって，実際にプログラムを作成する際には，最初のI/O命令の直後に486，Pentium CPU搭載機種では，OUT 5Fh,ALを，それ以外の機種ではNOPまたはJMP命令等を挿入し，周辺LSIのリカバリーに必要なクロック数を確保しなければならない．

CPUの識別等については，第1部第10章「システム共通域情報」を参照すること．

注意：ここに示したのは単にリード／ライトの際に周辺LSIが予期しない動作をするのを防ぐための待ち時間であり，正しい結果を返すのに必要な時間ではない．それらの時間は周LSIの仕様に含まれるため，各LSIのマニュアルを参照すること．

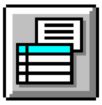
●PC-9821Xt, Xa, Xn, Xp, Xs, Xe, Np, Ns, Ne2, Nd, Es, Bf, Bp, Bs, Be, Ts, NS/A, NL/R[OUT5Fh, AL]連続ライト回数

▼*リカバリタイム一覧（PC-9821Xt, Xa, Xn, Xp, Xs, Xe, Np, Ns, Ne2, Nd, Es, Bf, Bp, Bs, Be, Ts, NS/A, NL/R）*



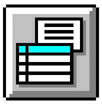
●PC-9821An, Ap2, As2, Cs2, Ce2, Af[OUT5Fh, AL]連続ライト回数

▼*リカバリタイム一覧（PC-9821An, Ap2, As2, Cs2, Ce2, Af）*



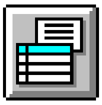
●PC-9821Ne[OUT5Fh, AL]連続ライト回数

▼*リカバリタイム一覧（PC-9821Ne）*



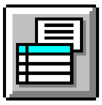
●PC-9801NA, NS/R, NX/C, P[OUT5Fh, AL]連続ライト回数

▼*リカバリタイム一覧（PC-9801NA, NS/R, NX/C, P）*



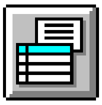
●PC-9821Ap, As, Ae, Ce[OUT5Fh, AL]連続ライト回数

▼*リカバリタイム一覧（PC-9821Ap, As, Ae, Ce）*



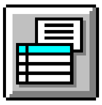
●PC-9801BA，BX[out5Fh，AL]連続ライト回数

▼*リカバリタイム一覧（PC-9801BA,BX）*



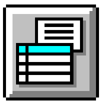
●PC-9821modelS1，S2[JMP$+2]挿入数

▼*リカバリタイム一覧（PC-9821 model S1,S2）*



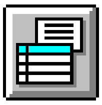
●PC-9801FA[OUT 5Fh，AL]連続ライト回数

▼*リカバリタイム一覧（PC-9801FA）*



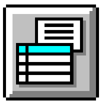
●PC-9801FX[JMP$+2]挿入数

▼*リカバリタイム一覧（PC-9801FX）*



●PC-9801FS[JMP$+2]挿入数

▼*リカバリタイム一覧（PC-9801FS）*



●PC-9801US[JMP$+2]挿入数

▼*リカバリタイム一覧（PC-9801US）*

●386(SX)CPU[JMP$+2]挿入数

(PC-9801FS，FX，US，PC-9821modelS1，S2を除く)

▼*リカバリタイム一覧（i386搭載機(前述機は除く)）*

●80286CPU[JMP$+2]挿入数

▼*リカバリタイム一覧（80286搭載機）*

●8086 CPU　[NOP]挿入数

▼*リカバリタイム一覧（8086搭載機）*

●70116 CPU　[NOP]挿入数

▼*リカバリタイム一覧（μPD70116搭載機）*

●70116H CPU　[NOP]挿入数(PC-9801NV, UF, UR)

▼*リカバリタイム一覧（μPD70116H搭載機(PC-9801NV, UF, UR)）*

●70116H CPU　[JMP$+2]挿入数(PC-9801NL)

▼*リカバリタイム一覧（μPD70116H搭載機(PC-9801NL)）*

●μPD70136A

PC-98DO$^+$では，周辺LSIへの連続アクセスを正常に実行させるために，ハードウェアでリカバリタイムを保証する動作を行う．
（ソフトウェアは，意識せずにI/Oサイクルを実行できる）
下記に，ハードウェアが挿入するウェイト時間(単位:nsec)を表わす．

▼*リカバリタイム一覧　μPD70136A搭載機(PC-98DO$^+$)*

第6章

スイッチ

6.1　クロック・モード切り替えスイッチ

■クロック切り替えスイッチ

PC-9801BA,BX,BA2,BS2,BX2,PC-9821An,Ap2,As2,Bf,Bp,Bs,Be,Ce,Tsではソフトウェアディップスイッチにより動作モードの切り替えを行う.

PC-9801DX, DS, DA, CS, FA, FS, FX, US, PC-9821Ap, As, Ae, Afでは本体前面のスライドスイッチにより，クロックおよびμPD70116相当動作モードの切り替えを行う.

98NOTEは98NOTEメニューの中でクロックおよびμPD70116相当動作モードの切り替えを行う.

その他の機種は，クロックの切り替えをスライドスイッチにより行い，CPUの切り替えはディップスイッチによって行う.

▼*CPUモード／クロック切り替えスイッチ一覧*

■モード切り替えスイッチ

●PC-98XL／XL^2／RL

設定	モード名
N	ノーマルモード
H	ハイレゾモード

ノーマルモード時のCPUは，ディップスイッチSW3-8の設定により選択される．

●PC-9821An,Ap2,As2,Af,Ap,As,Ae

オプションの98ハイレゾボード(PC-9821A-E02)を増設したときに，ハイレゾリューションモードとノーマルモードを切り替えることができる．

PC-9821An,Ap2,As2ではシステムセットアップメニューで切り替える．

PC-9821Af,Ap，As，Aeでは本体前面のハードウェア・スイッチで切り替える．

設定	モード名
N	ノーマルモード(出荷時)
H	ハイレゾモード

6.2　システムセットアップメニュー

PC-9801DA以降の機種についてはソフトウェアによるシステムセットアップメニューが採用されている.

メニューの起動方法は，以下の2通りである.

・ HELP キーを押しながら電源をONする.
・ HELP キーを押しながらリセットする.

またシステムセットアップメニューに変わるものとして，98NOTEシリーズでは98NOTEメニューが，98PENシリーズでは98ペンメニューがそれぞれ用意されている.

98NOTEメニューの立ち上げ方は以下の3通りである.

・ HELP キーを押しながら電源をONする(本体の電源をOFFにしている場合).
・ HELP キーを押しながらリセットする(本体の電源をONにしている場合).
・ CTRL キーと GRPH キーを押しながら HELP キーを押す(アプリケーションソフトを起動している場合).

98ペンメニューの立ち上げ方は以下の通りである.

・ホットキーの「メニュー呼び出しキー」(一番上)を押しながら電源をいれる.
・ホットキーの「メニュー呼び出しキー」(一番上)を押しながらリセットする.
・ホットキーの「メニュー呼び出しキー」(一番上)を押す(P80/Pでは未サポート). ただし，レジューム機能を設定している場合のみ.

　システムセットアップメニューで設定できる項目は機種によって違いがあるが，以下にPC-9821Anの場合を例にとり説明する．

■動作環境の設定

●16MBシステム空間

・切り離す／使用する(デフォルト値)

　メモリアドレスF00000H～FFFFFFHの空間を使用するソフトウェア，オプションボードを取りつけた場合は「使用する」に設定する．また，Windows3.1を使用する場合には「使用する」に設定する．

●サウンド

・使用しない／BIOSを切り離す／使用する

　内蔵のサウンド機能を使用するかどうかを設定する．

　「使用しない」に設定した場合は，割り込みレベルINT5がオプションボードで使用可能になる．「BIOSを切り離す」に設定した場合は，サウンドBIOSを使用せずにサウンド機能を使用する．この場合EMSのページフレームアドレスをC0000H～CFFFFHに設定することにより，サウンド機能とEMSを同時に使用することができる．

●サウンド割り込みチャネル

・INT0／INT1／INT41／INT5

　サウンド機能の割り込みを設定する．

●マイクボリューム

　マイクの入力レベルを設定する．15段階で設定でき，通常は中央の位置“◇”で使用する．

●マイクスルー出力

・しない／する

　マイクから入力された音声を内蔵スピーカーやオーディオ出力端子へ出力するかどうかを設定する．「しない」に設定してもPCM録音は可能.

●ALC機能

・使用しない／使用する

　オートマチックレベルコントロールの略で，マイクボリュームを自動的に調整する機能である．本機能を使用すると，周囲の雑音のような小さい音でも，より大きな音としてマイクからの取り込みが可能.

●ROM BASIC

・使用しない／使用する

　本体内蔵のN_{88}-BASIC(86)を使用するかどうかを設定する.

■ディップスイッチ1～3の設定

　「6.3 ディップスイッチ」参照

■省電力の設定

●内蔵固定ディスクの制御

・設定する(15分)／設定しない

　内蔵固定ディスクのモータ制御を設定する.

　固定ディスクをアクセスしなくなってから回転を停止するまでの時間，および回転を停止させるかどうかが設定可能.

　設定時間は変更が可能.

■入出力デバイスの設定

●CRT走査方式の設定

・インタレース／ノンインタレース

ウィンドウアクセラレータ機能使用時のCRTディスプレイの走査方式を設定する.

●ウィンドウアクセラレータの設定

・F00/F20/F40/F60

ウィンドウアクセラレータ機能の使用するメモリ空間を設定する.

F00 …… メモリのF00000H～F0FFFFH
F20 …… メモリのF20000H～F2FFFFH
F40 …… メモリのF40000H～F4FFFFH
F60 …… メモリのF60000H～F6FFFFH

●ディスク接続ユニット

・使用しない／使用する

固定ディスクドライブ接続ユニット(PC-9801FA-03)で, PC-9801RA-34/35/35L, PC-9801DA-35を取りつける場合, 「使用する」に設定する.

●回線アダプタ

・使用しない／使用する

ハイレゾモードで使用している場合に通信制御アダプタ(PC-9866L)または, (PC-9801-59)を使用する場合に使用するに設定する. この場合内蔵固定ディスクインターフェイスのROMアドレス空間が, E6000H～E7FFFHおよびEA000H～EBFFFHに変わる.

●H/N切り替え

・ハイレゾリューションモード/ノーマルモード
　98ハイレゾボードを実装し，ハイレゾモードで使用する際には「ハイレゾリューションモード」に設定する．

　なお，他の機種でシステムセットアップメニューで設定できる項目には以下のようなものがある．

●内臓固定ディスク

・切り離す／使用する

●SCSI ROM

・使用しない／使用する

●SCSI DMA

・チャネル#0／チャネル#3

●SCSI 割り込みレベル

・0／1／2

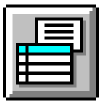
●スピーカーボリューム

・大／中／小／OFF
　スピーカーの出力レベルを設定する．3段階で設定できる．

6.3　ディップスイッチ

　機種によってはソフトウェア・ディップスイッチにより設定を行うものがある．
　ソフトウェア・ディップスイッチの設定方法は，各機種内蔵のメニューから設定するようになっている．
　ハードウェアディップスイッチでできる設定は，ソフトウェア・ディップスイッチでは設定できない．

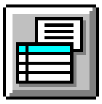
▼*ディップスイッチ*



●PC-9801US

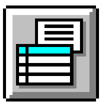
　上記機種ではソフトウェア・ディップスイッチ3つ，ハードウェア・ディップスイッチ1つの構成となっている．
　ハードウェア・ディップスイッチで可能な設定は以下の通りである．

▼*H/W DIP-SW PC-9801US*



　また，ソウトウェア・ディップスイッチにおいて以下の拡張がなされている．

▼*S/W DIP-SW 拡張部分 PC-9801US*

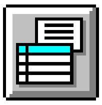


●PC-9821

上記機種ではすべての項目をソフトウェア・ディップスイッチで設定するようになっている.

また，ソフトウェア・ディップスイッチにおいて以下の拡張がなされている.

▼*S/W DIP-SW 拡張部分 PC-9821*

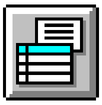


●PC-9801FA，FS，FX

上記機種ではソフトウェア・ディップスイッチ3つ，ハードウエア・ディップスイッチ1つの構成となっている.

ハードウエア・ディップスイッチで可能な設定は以下の通りである.

▼*H/W DIP-SW PC-9801FA, FS, FX*



●PC-9801DX，UF，UR，DA，DS，CS

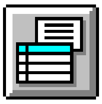
上記機種ではソフトウェア・ディップスイッチ3つ，ハードウェア・ディップスイッチ1つの構成となっている.

ソフトウェア・ディップスイッチの設定方法は，各機種内蔵のメニューから設定するようになっている．メニューの起動方法は，以下の2通りである.

- HELP キーを押しながら電源をいれる.
- HELP キーを押しながらリセットする.

　ハードウェアディップスイッチでできる設定は，ソフトウェアディップスイッチでは設定できない．
　ハードウエアディップスイッチで可能な設定は以下の通りである．

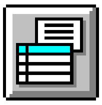
▼H/W DIP-SW PC-9801DX, UF, UR, DA, DS, CS



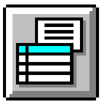
●PC-9801N

　PC-9801Nはハードウェアディップスイッチで設定する．

▼H/W DIP-SW PC-9801N

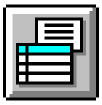


▼H/W DIP-SW PC-9801N 同期モード

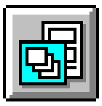


●PC-9801，E，F1，F2，F3，M2，M3

▼H/W DIP-SW PC-9801, E, F1, F2, F3, M2, M3



▼8251の同期信号とDIP-SW周辺の回路図

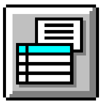


●ハイレゾモード

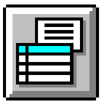
　ハイレゾモード時に有効となるディップスイッチは，SW1-4，1-5，1-6およびSW2-5，SW3-3(SW3-3はPC-98RLのみ)だけであり，それ以外のスイッチはノーマルモードでのみ意味をもつ.

●PC-9801XA model 1，2，3，11，21，31

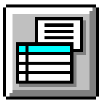
▼H/W DIP-SW PC-98XA model 1,2,3,11,21,31



▼H/W DIP-SW PC-98XA 同期モード



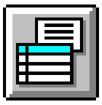
▼H/W DIP-SW PC-98XA 拡張メモリサイズ



■EGC制御

　EGC搭載機種のうち，PC-9801VX0，2，4を除く機種では，本体ROMはEGC対応高速グラフィック処理となっている．

▼DIP-SWとEGC対応高速グラフィック処理



- ・　は，高速グラフィック処理用ROMを使用するため，グラフLIO／BIOSを正しく利用しているアプリケーションソフトは高速化される．
- ・拡張グラフィックモードの16色対応は，80286(8MHz時を除く)，386，486，Pentium CPU使用時にはディップスイッチ1-8により選択する．それ以外のときには，拡張グラフィックモードをサポートするN_{88}-日本語BASIC(86)のシステムディスクを使用し，ディップスイッチ1-8をONにした場合に可能となる．
- ・GDCクロック5MHz／2.5MHzの切り替えは，ディップスイッチの2-8で行う．ただし，拡張グラフィックモードをサポートするシステムディスク(PC-9801U／UV／VF／VM／VX0，2，4用)では，拡張グラフィックモードを選択した時(ディップスイッチ1-8ON)GDC 5MHzで初期化される．

6.4　メモリスイッチ

メモリスイッチの既定値は，標準実装のメモリ量などにより，機種ごとにわずかな差異がある．ここでは代表例として標準実装メモリ640KBのものを付記した．なお，ハードウェアが同一であっても，システムディスクのバージョンによりメモリスイッチの使用状況が異なる場合があるので，使用にあたっては各システムディスクのマニュアルにより確認すること．

PC-98XL／XL^2／RL等のデュアルモード機では，メモリスイッチを2組持っている．ハイレゾモードで有効なメモリスイッチは，下記の内MS-DOSで有効となっているもののみである．

メモリスイッチは，不揮発メモリ(テキストVRAMの一部)に保持されている．通常この領域のメモリへの書き込みは禁止されている．

PC-98LTでは，バッテリバックアップされた学習RAMの一部にメモリスイッチに相当するエリアがある．

また，PC-9801NOTE，PC-9801PではLT98NOTEメニュー(PC-9801Pでは98ペンメニュー)によってメモリスイッチの設定ができる．

●SW1（アドレスA3FE2H：ノーマル　E3FE2H：ハイレゾ）

▼*メモリスイッチ1 ADR 0A3FE2H(N) 0E3FE2H(H)*

●SW2（アドレスA3FE6H：ノーマル　E3FE6H：ハイレゾ）

▼*メモリスイッチ2 ADR 0A3FE6H(N) 0E3FE6H(H)*

●SW3（アドレスA3FEAH ： ノーマル　E3FEAH ： ハイレゾ）

▼*メモリスイッチ3 ADR 0A3FEAH(N) 0E3FEAH(H)*

●SW4（アドレスA3FEEH ： ノーマル　E3FEEH ： ハイレゾ）

▼*メモリスイッチ4 ADR 0A3FEEH(N) 0E3FEEH(H)*

●SW5（アドレスA3FF2H ： ノーマル　E3FF2H ： ハイレゾ）

▼*メモリスイッチ5 ADR 0A3FF2H(N) 0E3FF2H(H)*

●SW6（アドレスA3FF6H ： ノーマル）

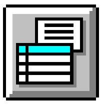
▼*メモリスイッチ6 ADR 0A3FF6H(N)*

第7章

割り込みベクタ

7.1　ベクター覧

▼*割り込みベクター覧*

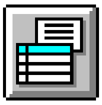


第8章

ブートストラップ

8.1　レコード形式

▼*ブートストラップのレコード形式*



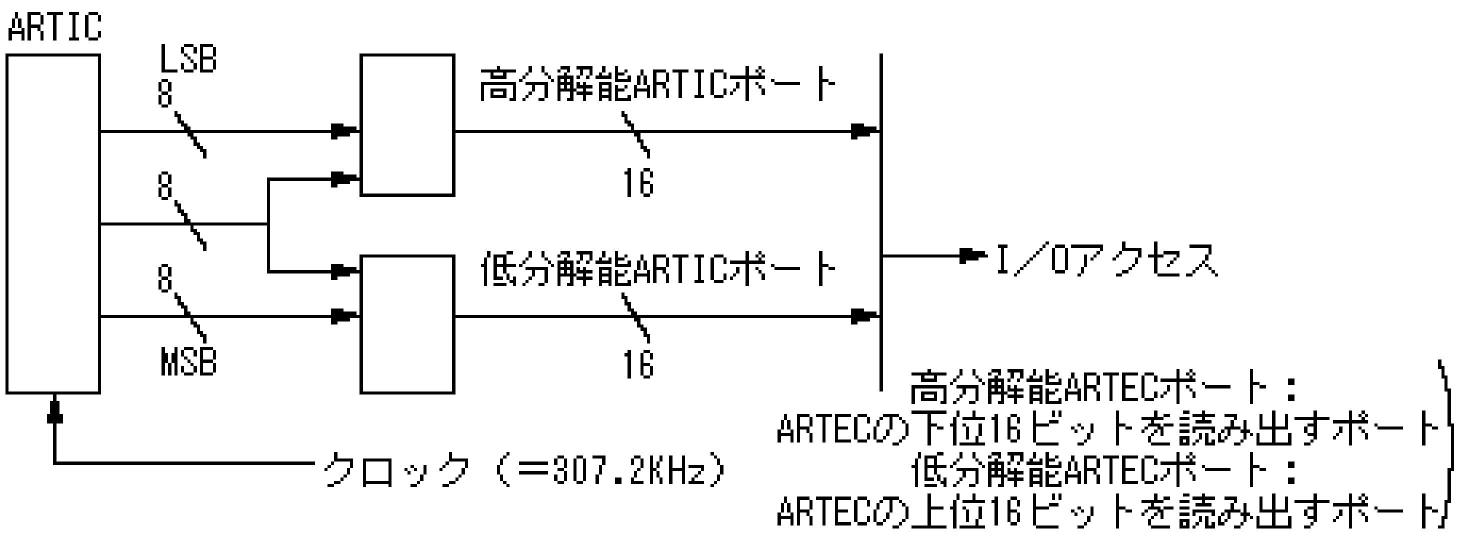
第9章

タイムスタンパ

タイムスタンパは，待ち時間制御に使用するダミーループおよびI/Oリカバリタイミングの保証に使用する．

タイムスタンパは，ARTIC(A Relative Time Indication Counter)と2つのI/Oポートから構成される．ARTICは，3.26μSで順次インクリメントする24ビット・バイナリ・アップ・カウンタでRead Only(初期値の設定はできない)である．

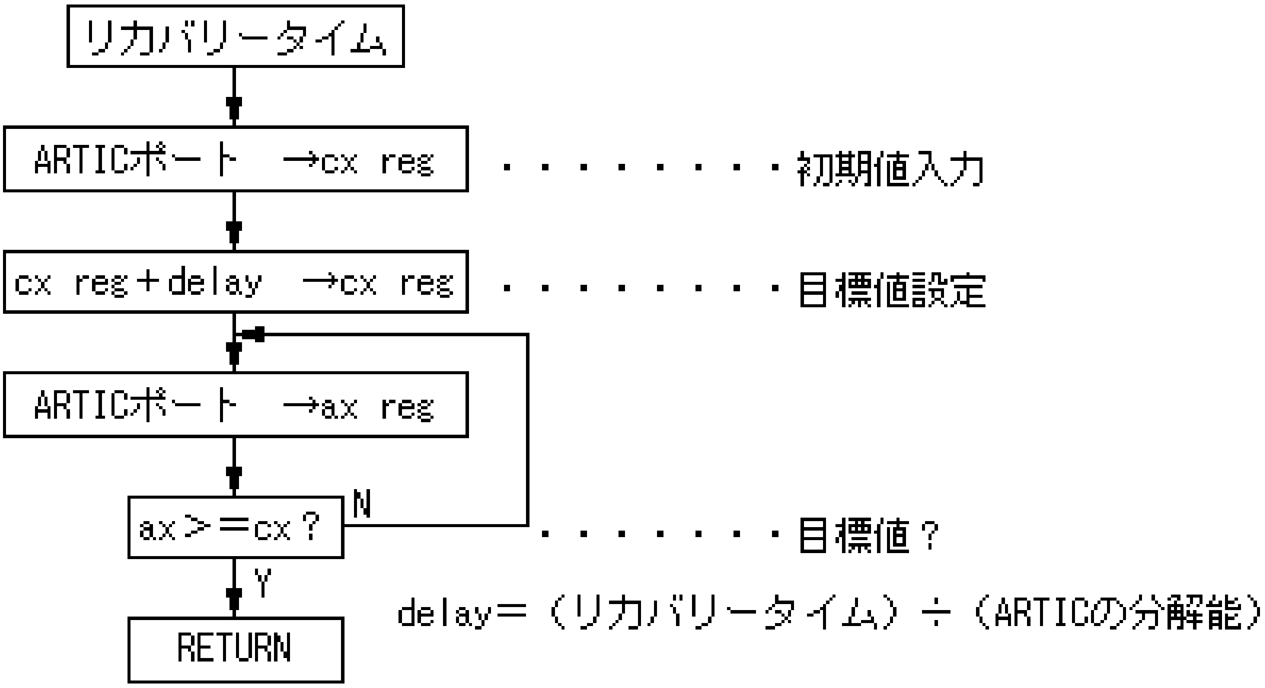
ARTICはCPUクロックに依存しない307.2KHzのクロックを使用しているため，CPUクロックの違うシステムにおいても互換性が保証される．



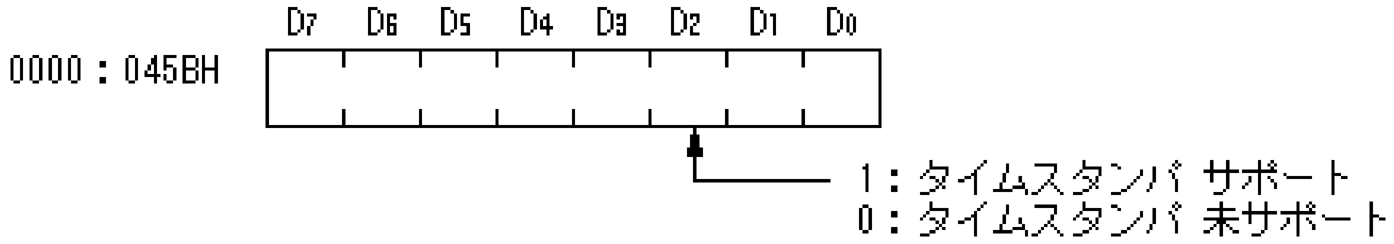
2つのI/Oポートは，設定する時間によって使い分ける．

ポート名	分解能	最大値（*1）	アドレス
高分解能ARTICポート	3.26μs	213.6ms	005CH（ワード）
低分解能ARTICポート	834.6μs	54.7s	005EH（ワード）

（*1）最上位ビットの変化する周期



9.1　タイムスタンパサポート機種の識別



注意：PC-H98シリーズは全機種タイムスタンパをサポートしており，このビットによって識別できない．

9.2　サンプルプログラム

```
        PAGE
CODE     SEGMENT WORD    PUBLIC 'TEST'
         ASSUME CS:CODE,DS:DATA,ES:NOTHING,SS:NOTHING
public  TIMESTAMP_H
public  TIMESTAMP_L
public  PC98_ts
public  PC98_ts_end
PC98_TS:
;
;        time Dummy-wait subroutine
;
;Interface
;        input    :cx=counter
;        output   :none
;        registers:not used

ARTIC_H         equ     005ch
ARTIC_L         equ     005eh
TIMESTAMP_H     proc    near
                push    si
                push    ax
                push    cx

time_loop1:
                xor     si,si   ;reset flag
                in      ax,ARTIC_H
                add     cx,ax
                cmp     cx,0
                jg      time_loop2
                cmp     ax,0
```

```
                jl      time_loop2
                inc     si      ;if (cx<=0)&&(ax>0) set flag

time_loop2:
                in      ax,ARTIC_H
                or      si,si   ;if flag=0 signed compare:
                jz      cmp_signed
                cmp     ax,cx
                jnb     time_loop2_exit
                jmp     short ee

cmp_signed:
                cmp     ax,cx
                jnl     time_loop2_exit

ee:
                jmp     time_loop2

time_loop2_exit:
                pop     cx
                pop     ax
                pop     si
                ret
TIMESTAMP_H     endp

TIMESTART_L     proc    near
                push    si
                push    ax
                push    cx

time_loop1_L:
                xor     si,si   ;reset flag
                in      ax,ARTIC_L
                add     cx,ax
```

```
                cmp     cx,0
                jg      time_loop2_L
                cmp     ax,0
                jl      time_loop2_L
                inc     si      ;if (cx<0)&&(ax>0) set flag

time_loop2_L:
                in      ax,ARTIC_L
                or      si,si
                                ;if flag=0 signed compare:
                jz      cmp_signed_L
                cmp     ax,cx
                jnb     time_loop2_exit_L
                jmp     short ef
cmp_signed_L:
                cmp     ax,cx
                jnl     time_loop2_exit_L

ef:
                jmp     time_loop2_L
time_loop2_exit_L:
                pop     cx
                pop     ax
                pop     si
                ret

TIMESTAMP_L     endp

PC98_TS_END:

COOE    ENDS
                END
```

注意：タイムスタンパは，フリーランのカウンタであるために，最大値FFFFFFHの次にクロックで000000Hへ，ラッパラウンドする．実際のプログラムではラッパラウンドを考慮する必要がある．

第10章

システム共通域情報

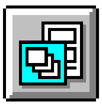
10.1　情報参照方法

0000:0400H～0000:05FFHに，「システム共通域」というメモリエリアが設定されている．システム共通域には，アーキテクチャ情報，CPU/クロック識別情報，CRTモード識別情報，システムクロック識別情報などが格納されている．

システム共通域の参照については以下の点に注意すること．
- ・ソフトウェアから参照のみ行い，情報の更新は行わないこと．
- ・公開されていないエリアはリザーブエリアであるので，使用しないこと．
- ・必ずビット参照すること．指定ビット以外は不定である．

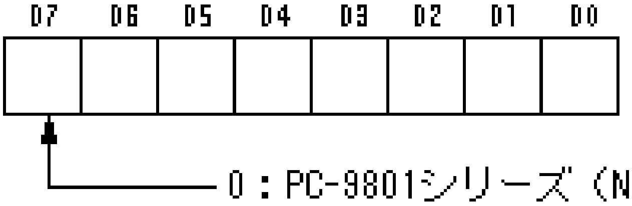
以下にCPU/クロック識別のための参照手順を示す．この図の手順にしたがって識別すること．

▼CPU/クロックの識別処理フロー



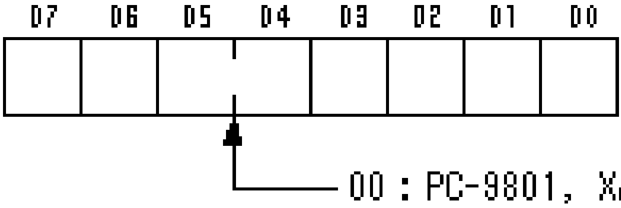
■アーキテクチャー識別

0000：0458H



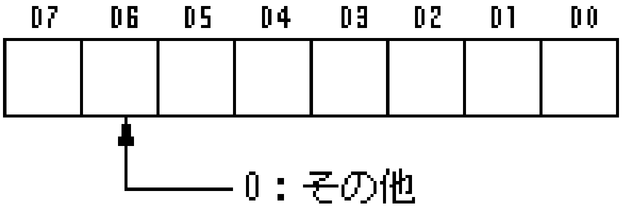
0：PC-9801シリーズ（NESAを除く）
1：NESA（New Extended Stendard Architecture）
　（PC-H98シリーズ，SV-H98シリーズ）

0000：0501H



00：PC-9801，XA
01：―――
10：PC-9801，XA，U2，LT以外
11：U2，LT

0000：045CH



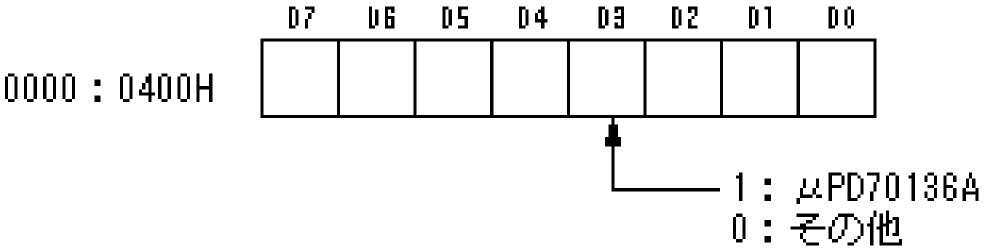
0：その他
1：拡張グラフィックアーキテクチャー
　（PC-9821から採用した，256色表示機能を持つ機種）

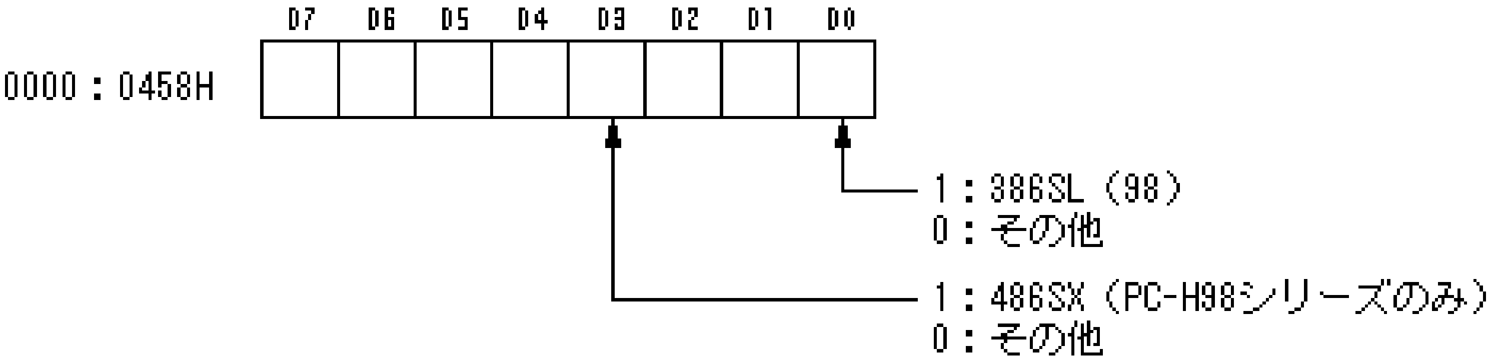
0000：0458H

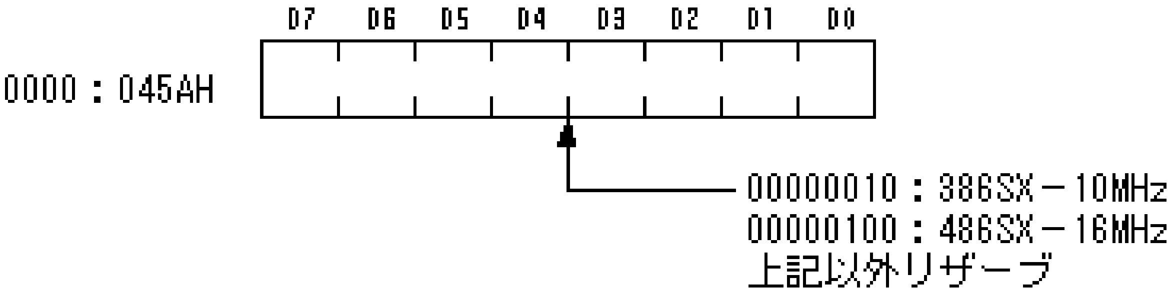


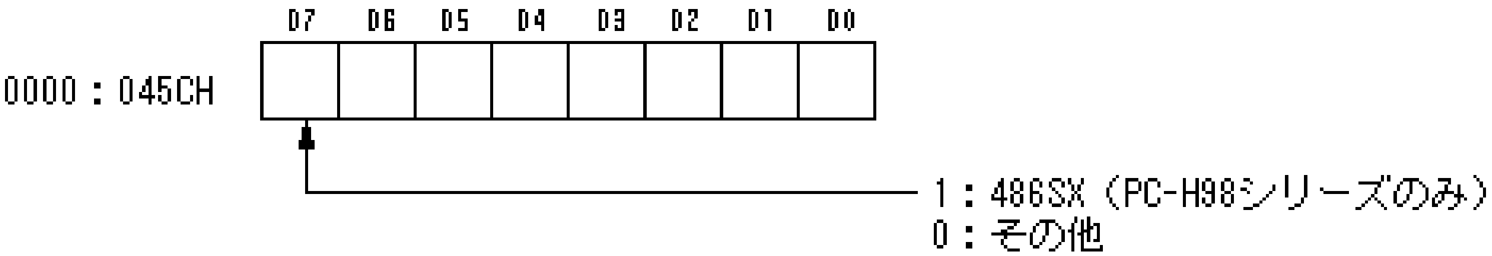
1：マルチメディアアーキテクチャー（PC-98GS）
0：その他

■CPUクロック識別

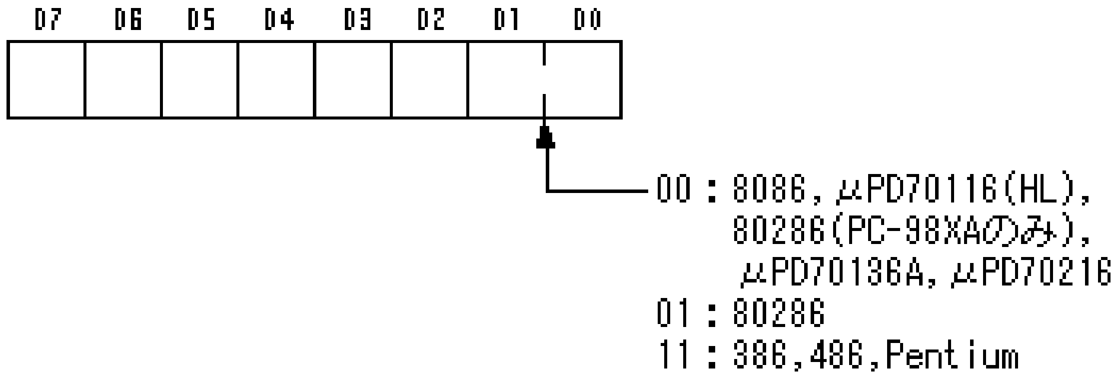

D7 D6 D5 D4 D3 D2 D1 D0
0000：0400H
1：μPD70136A
0：その他


D7 D6 D5 D4 D3 D2 D1 D0
0000：0458H
1：386SL（98）
0：その他
1：486SX（PC-H98シリーズのみ）
0：その他

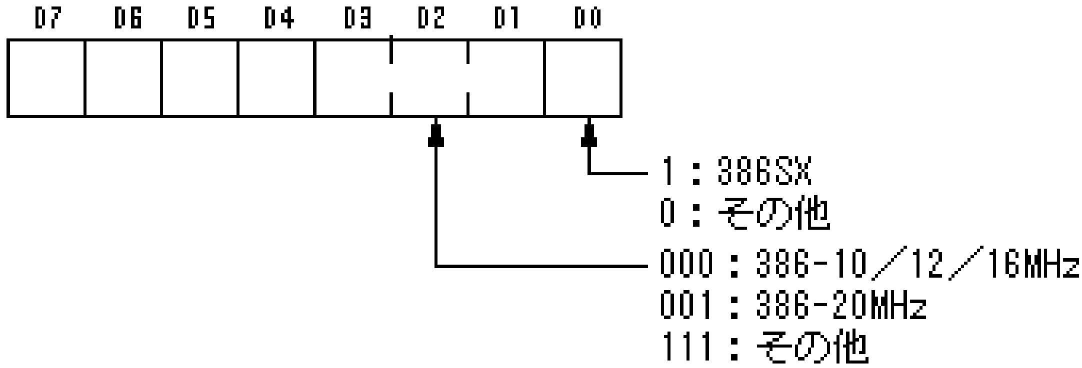

D7 D6 D5 D4 D3 D2 D1 D0
0000：045AH
00000010：386SX－10MHz
00000100：486SX－16MHz
上記以外リザーブ


D7 D6 D5 D4 D3 D2 D1 D0
0000：045CH
1：486SX（PC-H98シリーズのみ）
0：その他

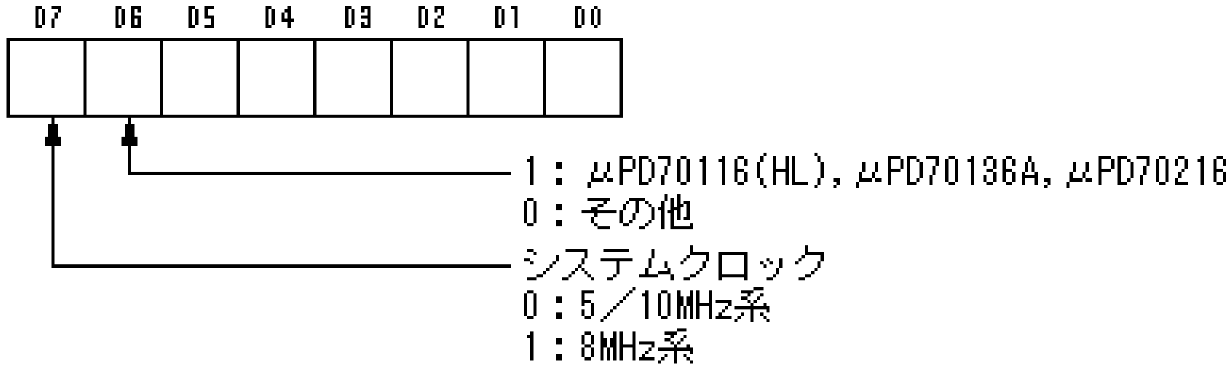
0000：0480H



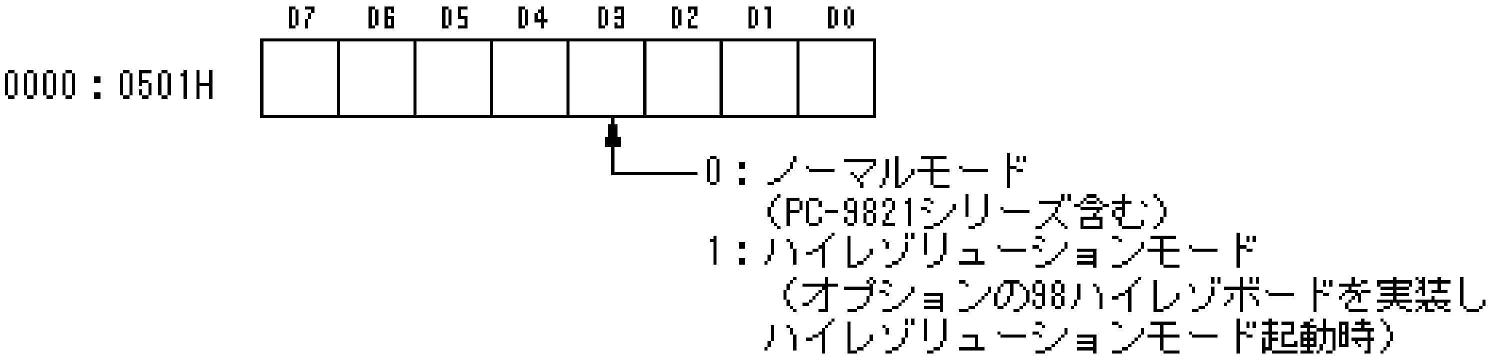
0000：0484H



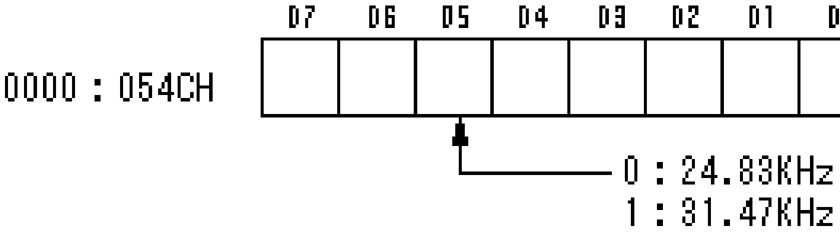
0000：0501H



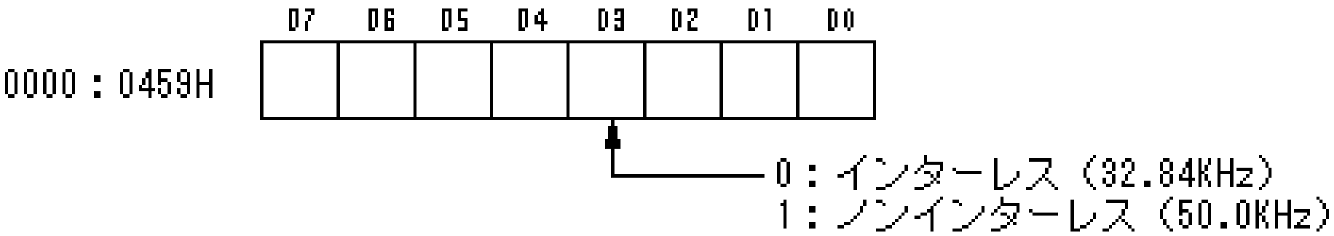
■本体起動時のCRTモード識別



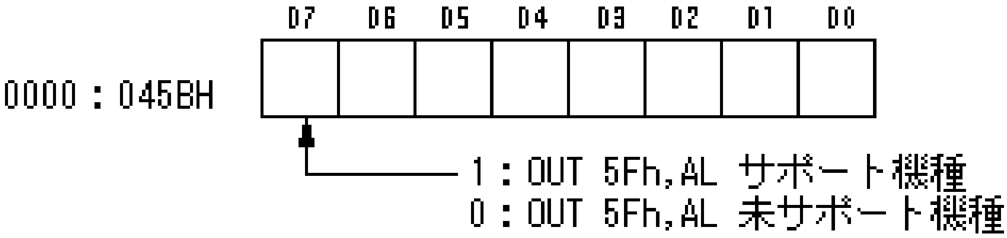
・ノーマルモード(640×400)時
　0:501h D3 ″0″でノーマルモードであることをチェック後に参照



・ハイレゾリューションモード(1120×750)時
　0:501h b3 ″1″でハイレゾリューションモードであることをチェック後に参照



■OUT 5Fh,ALサポート機種識別ビット



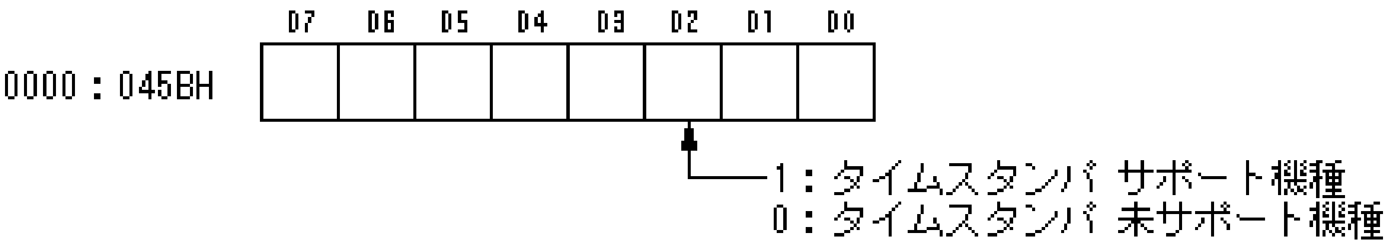
注意：指定されたビット以外のビットは不定となる．

本ビットは現行機(NESA未対応機)でOUT 5Fh，ALサポート機種のみ「1」となる．

OUT 5Fh，ALの使用にあたっては，OUT 5Fh，ALサポート機種かどうかの判別を行うこと．

OUT 5Fh，AL:I/Oリカバリータイム確保のためのダミーライト

■タイムスタンパサポート機種識別ビット



注意：指定されたビット以外のビットは不定となる．

本ビットは現行機(NESA未対応機)でタイムスタンパサポート機種のみ「1」となる．

タイムスタンパ：CPUに依存しないI/Oリカバリータイム確保のためのダミーライト

■システムクロック識別ビット

0000：0501H

D7	D6	D5	D4	D3	D2	D1	D0

D7:
1：8MHz系
0：5／10MHz系

■RAMドライブサポート識別ビット

0000：0400H

D7	D6	D5	D4	D3	D2	D1	D0

D7:
1：RAMドライブサポート機種
0：その他

■FDモータON/OFF制御サポート識別ビット

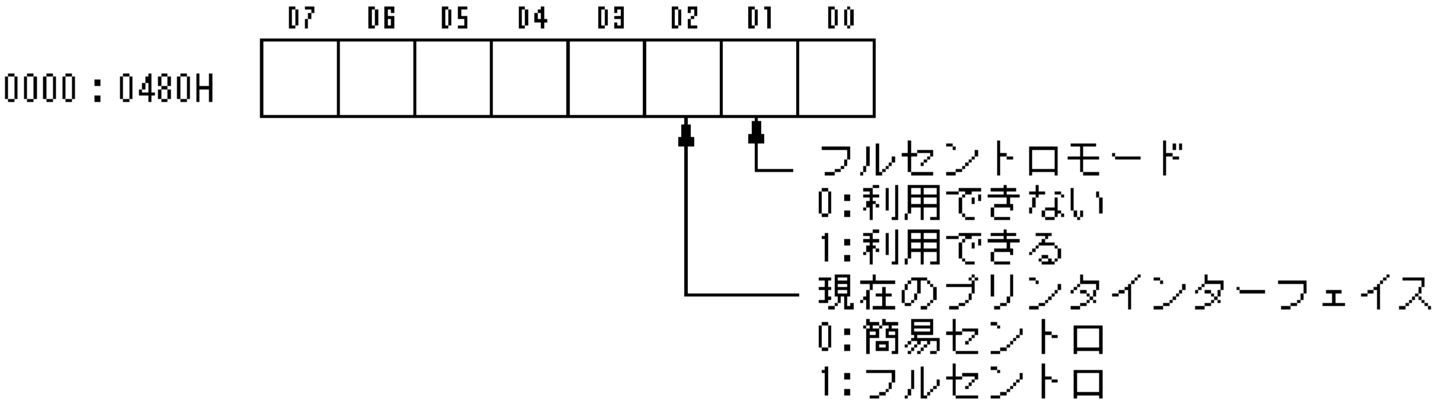
0000：0480H

D7	D6	D5	D4	D3	D2	D1	D0

D4:
内蔵1MB FDDモータ ON／OFF制御
0：なし
1：あり

（注）内蔵FDDインターフェイス1MB／1.44MB
　　　モード時のみ有効.

■フルセントロインターフェイスサポート識別ビット



第2部
ハードウェア

第1章

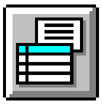
割り込みコントローラ

1.1　仕　様

使用LSI　　　………… 8259AC相当×2
割り込みレベル　　… 15種

■割り込みレベルとベクタ番号

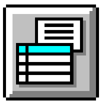
▼*IRQ, 割り込みレベル/ベクタ番号/デバイス名一覧*



1.2　I/Oアドレスと命令

■命令一覧

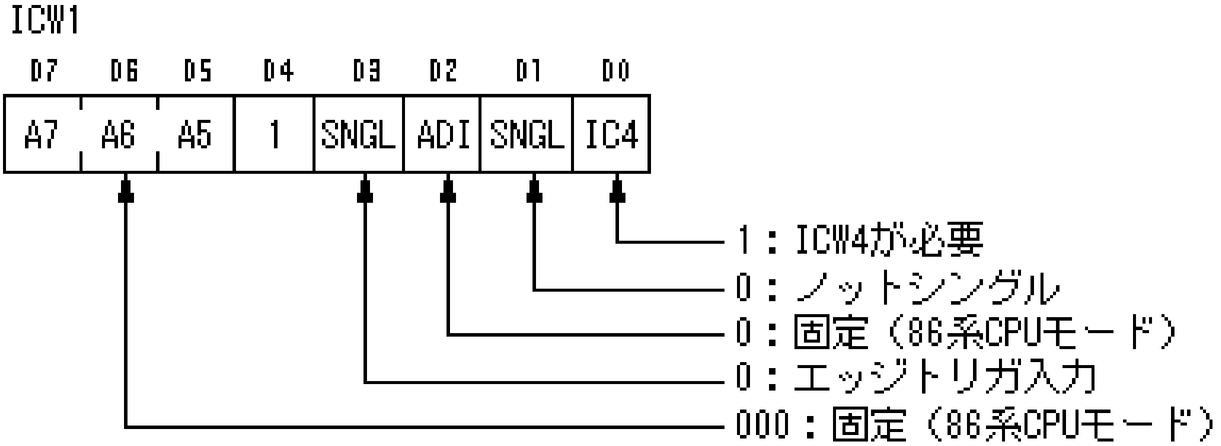
▼*割り込みコントローラ(PIC)のI/Oアドレスと命令一覧*

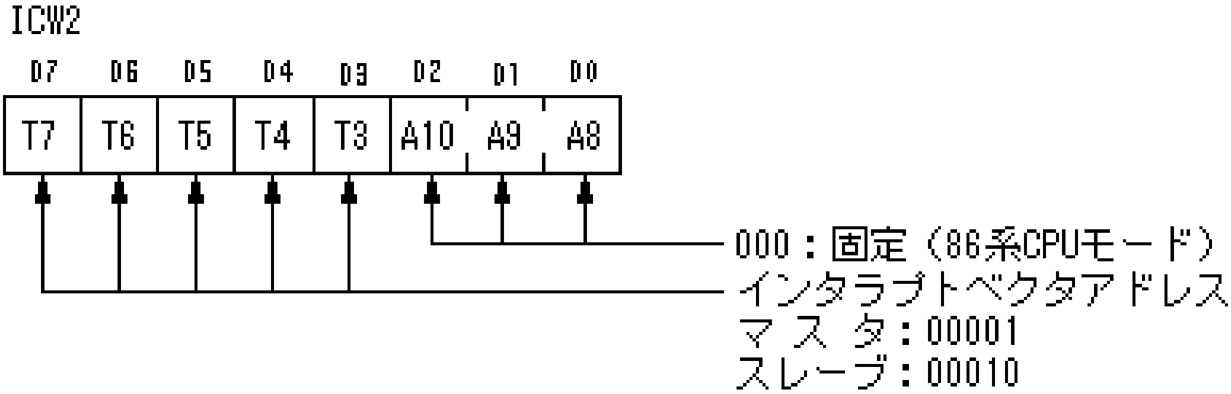


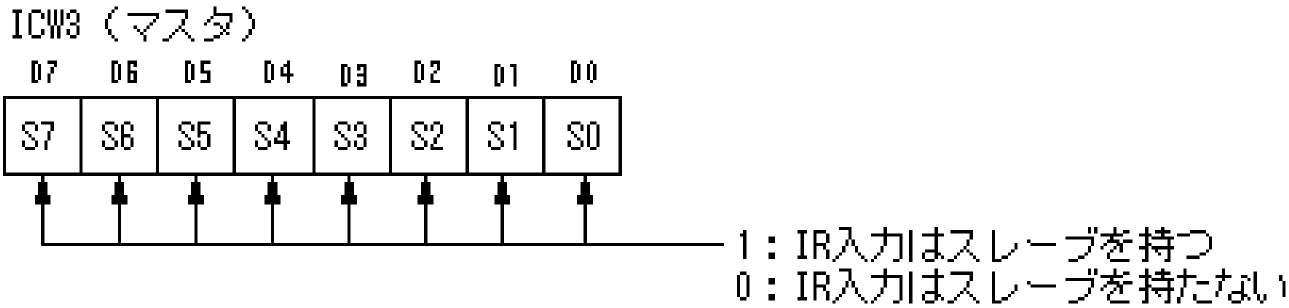
■レジスタの説明

●イニシャライズコマンドワード（ICW）

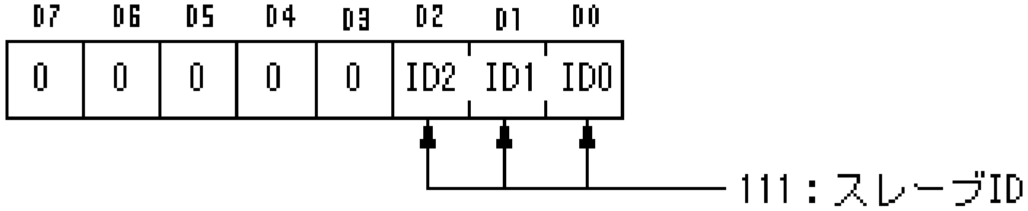
ICWはμPD8259Aをイニシャライズするためのものである．μPD8259Aを機能させるためには，このコマンドワードによる設定を行う必要がある．



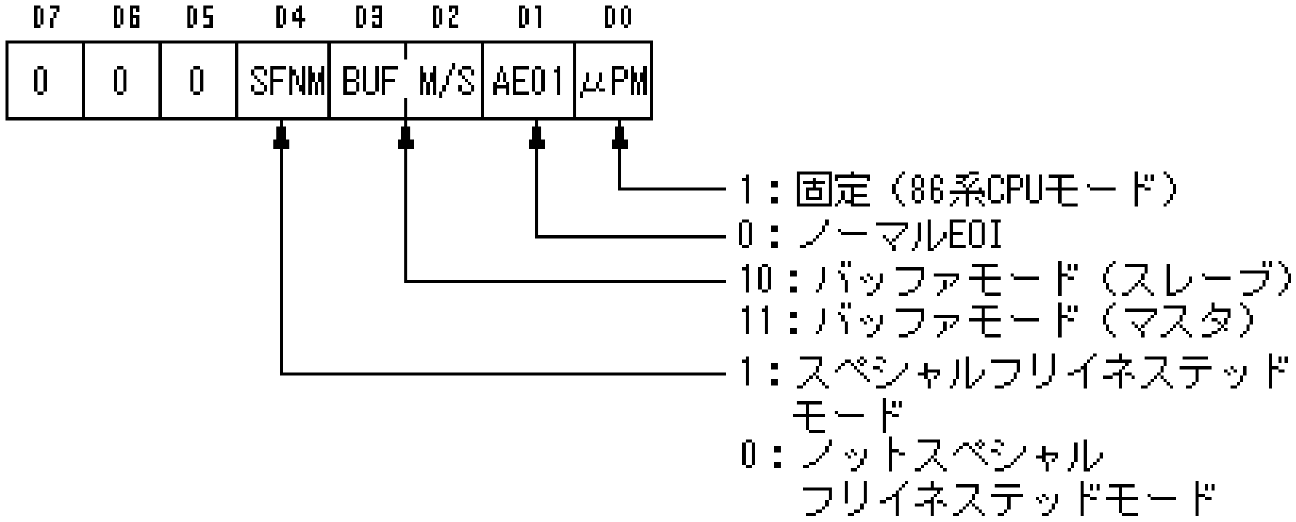




ICW3（スレーブ）



ICW4



●オペレーションコマンドワード（OCW）

イニシャライズの後は，いつでもOCWを書き込み，処理を求めることができる．OCWは，割り込みマスク，割り込み終了，優先回転，割り込みステータスを制御する．

OCW1

D7	D6	D5	D4	D3	D2	D1	D0
M7	M6	M5	M4	M3	M2	M1	M0

インタラプトマスク
1：セット
0：リセット

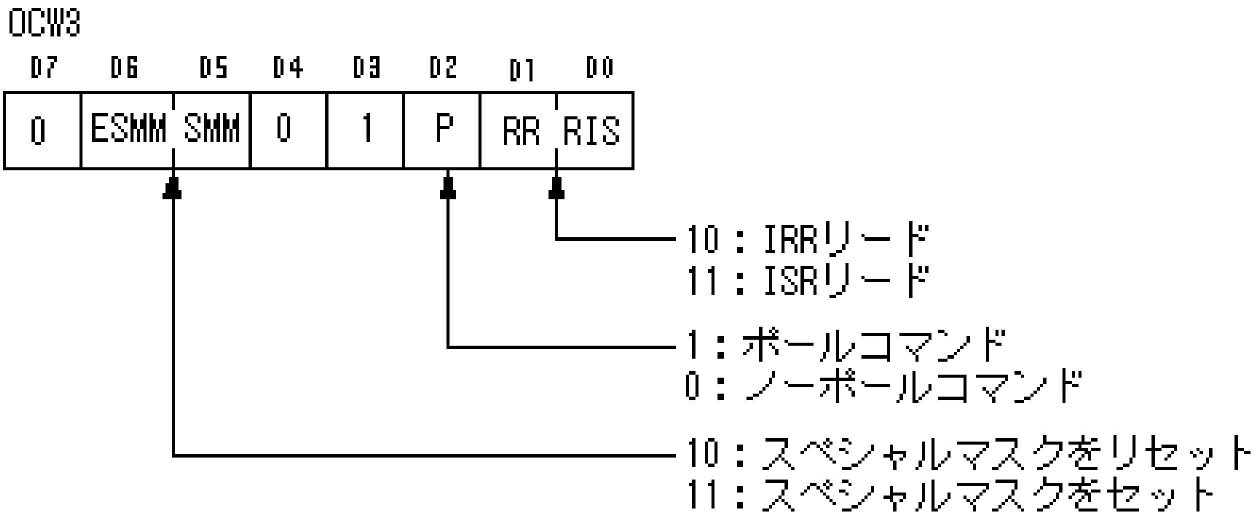
OCW2

D7	D6	D5	D4	D3	D2	D1	D0
R	SL	EOI	0	0	L2	L1	L0

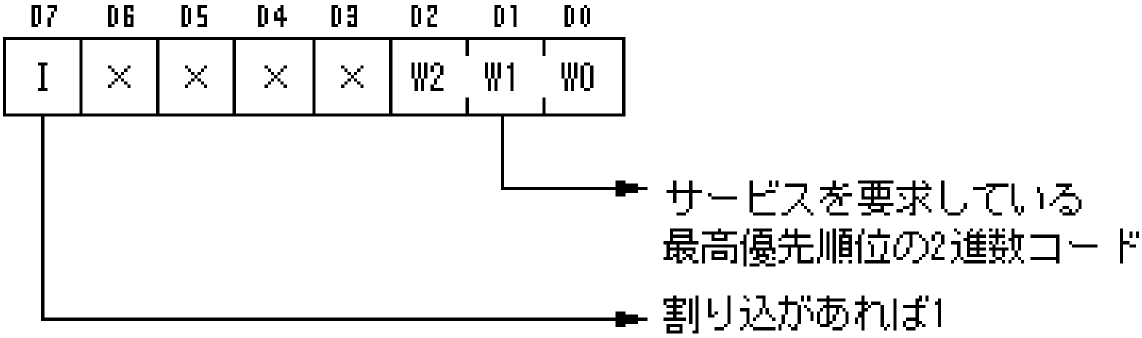
L2	L1	L0	作用されるIRレベル	
0	0	0	IR0	IR8
0	0	1	IR1	IR9
0	1	0	IR2	IR10
0	1	1	IR3	IR11
1	0	0	IR4	IR12
1	0	1	IR5	IR13
1	1	0	IR6	IR14
1	1	1	IR7	IR15

R	SL	EOI		
0	0	1	非特殊EOI	割り込み終了
0	1	1	特殊EOI(*1)	
1	0	1	非特殊EOIで回転	自動回転
1	0	0	自動EOIモードで回転（SET）	
0	0	0	自動EOIモードで回転（CLEAR）	
1	1	1	特殊EOIで回転(*1)	特殊回転
1	1	0	優先セットコマンド(*1)	
0	1	0	ノーオペレーション	

（*1）作用されるIRレベルを指定

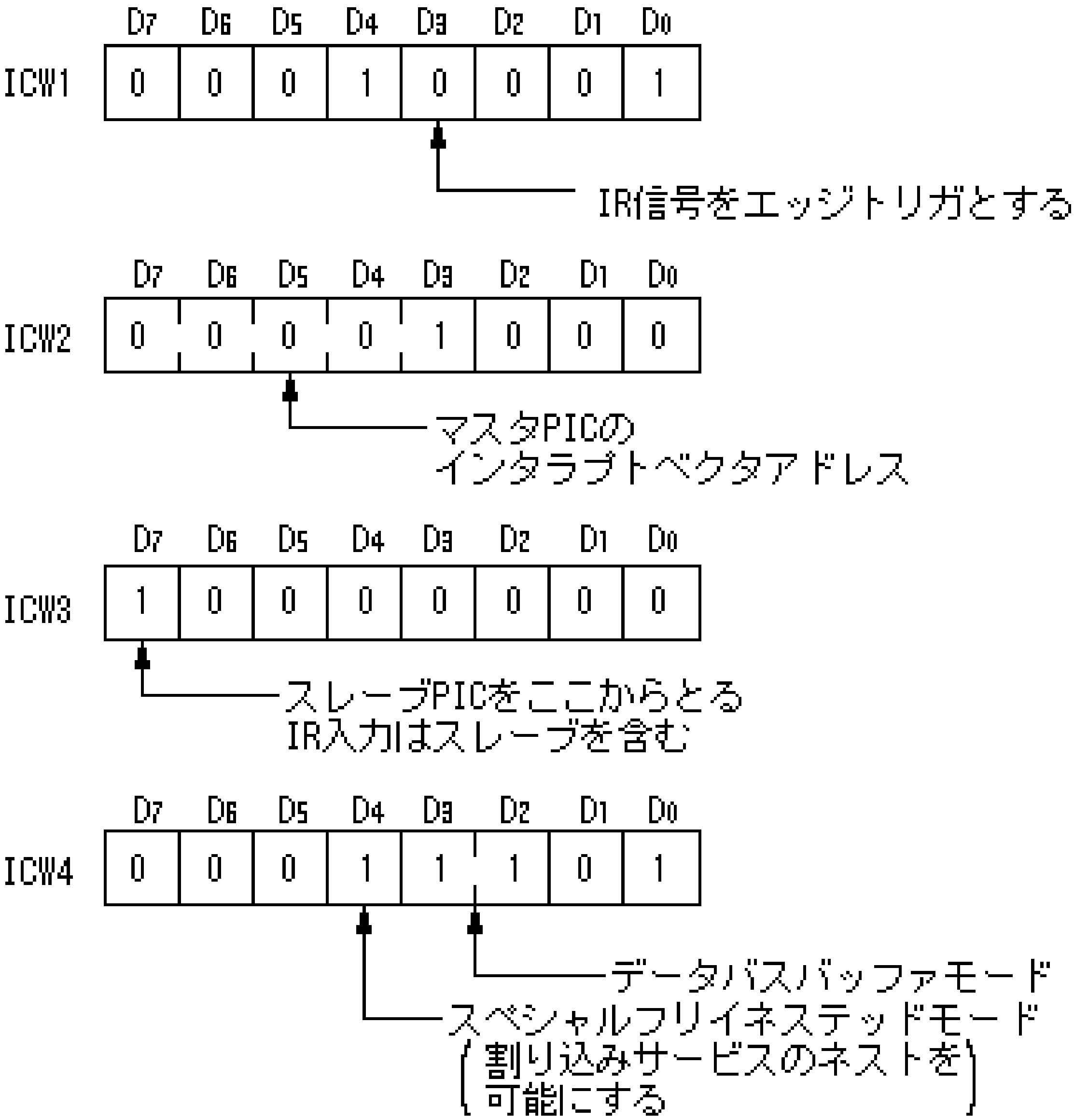


▼ポールコマンドに対する読み込みワード

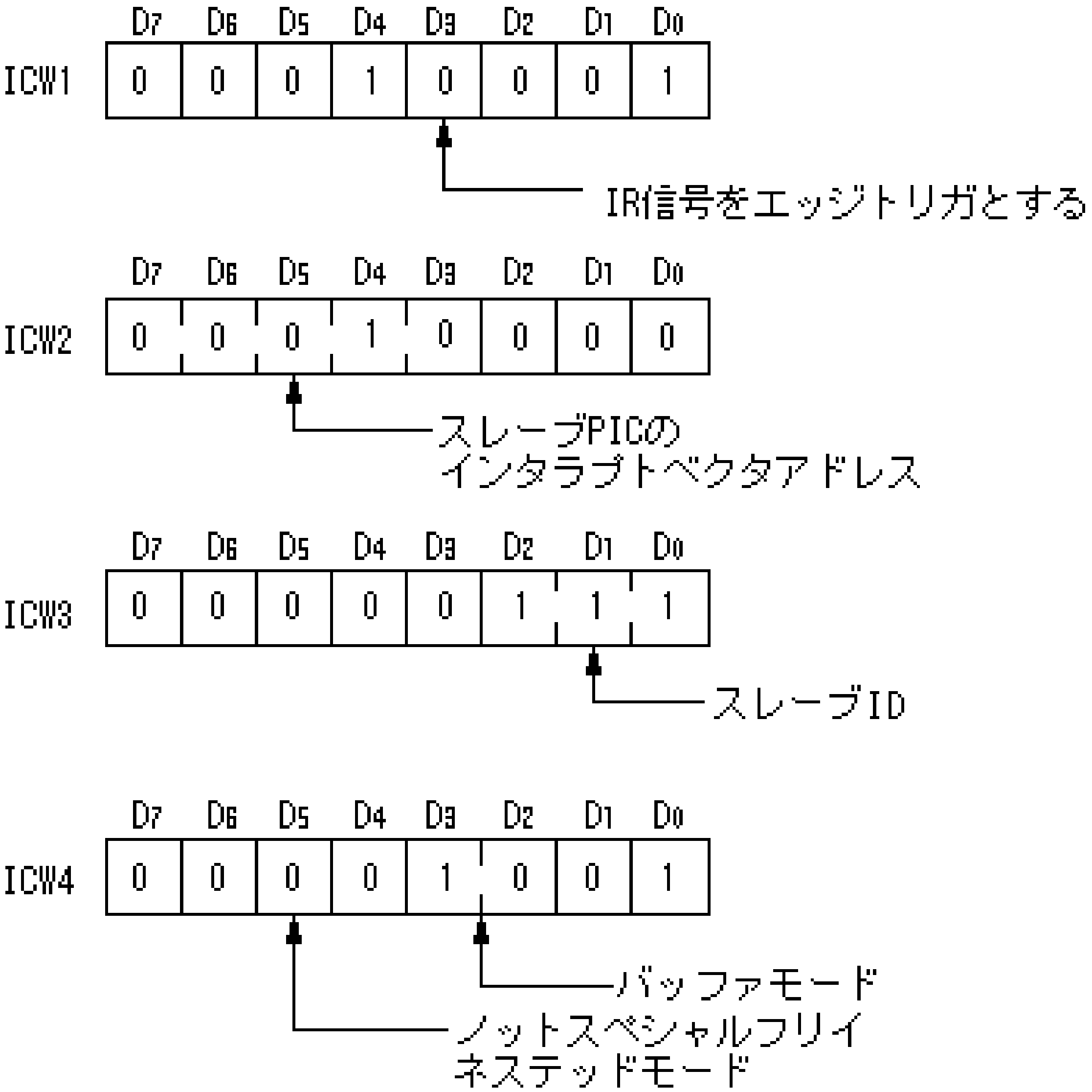


1.3　初期化プログラム

●μPD8259Aマスタ初期化



●μPD8259Aスレーブ初期化



1.4　PICの制御方法

(1) ISRの読み込み(割り込みサービス中の割り込みレベルを確認する)
(2) IMRの読み込み／書き込み(PICの割り込みマスク状態の確認，設定)
(3) EOIの送り出し(割り込み終了を通知し，割り込みサービス状態をリセットする)
(4) IRRの読み込み(割り込み要求レジスタを読み，要求している割り込みレベルを確認する)

①割り込み禁止状態(IF=0)中のプログラムから割り込み要求があるかどうかをチェックする．
②割り込みサービスの制御をソフト的に行う．
(IRRを呼んで，割り込みベクタをINTでコールするなど)

(5) ハードウェア割り込みの許可，保留
ハードウェア割り込みの許可，保留は，CPUレベルで制御される．これは割り込み許可フラグ(IF)の状態によって決定される．

・IF=0(割り込み許可フラグをオフにしている)の場合
CPUはPICからのINT信号を無視し，次の命令を実行する．
PICはCPUからの応答があるか，要求の必要がなくなるまで，INT信号をアクティブの状態のままにしておく．
CLI(Clear Interrupt-enable flag)の命令によりIF=0となる．

・IF=1(割り込み許可フラグをオンにしている)の場合
CPUは割り込みを認め，それを処理する．
CPUは割り込みを受けつけるために $\overline{\mathrm{INTA}}$ バスサイクルを2つ続けて実行する．
最初の $\overline{\mathrm{INTA}}$ でPICに応答し，PICはこれに応えてサービスを要求した機器の割り込みレベルを知らせる．0～255の1バイトデータがPICからCPUに送られる．

CPUはこれによって，応答する割り込みベクタテーブルのエントリを探し，現在のCS，IP，フラグをスタックエリアに格納し，捜し出したCS，IPをそれぞれセットする．セットされた状態で実行をはじめる．
STI(Set interrupt-enable flag)命令でIF=1となる．

注意：割り込みベクタの内容を変更するとか，現在の割り込みサービスプログラムを急いで処理するとか，ハードウェア割り込みに入られたくない状態がある．この場合はCLI命令を実行し，できるだけ短時間の割り込み禁止状態にとどめ，必要がなくなればSTI命令を実行し，割り込み許可状態にすること．

(6)HALT命令とハードウェア割り込み

CPUがHALT命令を実行すると，8086，80286，386，486，Pentiumの場合はホールド状態に，70116(H)の場合はスタンバイ状態に入る．

・HALT状態の解除(8086，80286，386，486，Pentiumの場合)

RESETラインがアクティブになるか，NMIライン上のノンマスカブル割り込み要求を受けつけるか，または割り込みイネーブル状態であれば，INTRライン上のマスカブル割り込みを受けることによってHALT状態から抜け出す．HALT命令はプログラムが割り込みを待たなければならない状況において，エンドレス・ソフトウェアループの代わりとして用いることができる．

・スタンバイ状態の解除(70116(H)の場合)

8086の場合と同様であるが，割り込みフラグの状態によって動作が異なる．

a）割り込み禁止状態(DI)

HALT命令の次の命令からプログラムの実行を再開する．

注意：割り込み禁止状態で，INT入力によりスタンバイモードを解除する場合，INT信号は，HALT命令の次の命令が実行開始されるまで，すなわち15クロック(HALT命令を実行した状態でキューが空になったときを想定して)の間，ハイレベルに保つ必要がある．また，ウェイトステートを挿入している場合は，その分を付加する必要がある．

b）割り込み許可状態(EI)

いずれのモードから起動されたスタンバイモードにおいても，ネイティブモードのINTルーチンが起動されて，スタンバイモードが解除される．INTルーチンの終わりでIRET命令が実行されると，HALT命令の次の命令からプログラムが再開される．したがって，70116(H)の場合には8259がINT出力をアクティブにしている間は，HALT命令をエンドレス・ソフトウェアループの代わりとしては使用できない．

1.5 NMI (Non Maskable Interruput) F/F

命令	I/O ポート アドレス	R/W
セット	52	W
リセット	50	W

本F/Fは“1”の時，RAMのパリティエラーが起きた場合，NMIを発生させる．本F/Fが“0”ならば，上記パリティエラーが起こってもCPUには割り込みが発生しない．

なおF/Fとは無関係に，システムポートBのD_1，(D_2)ビットを読み出すことにより，標準実装RAM(および拡張RAM)のパリティエラーが起こったかどうかを判断することができる(ただし，システムポートCのD_4ビットが“0”であるときは，パリティエラーは常に無視され，ポートBは常にエラーなしの状態となり，NMIも発生しない)．

PC-9801U2では本機能はない．

第2章

DMAコントローラ

2.1　仕　様

使用LSI　………………	8237AC相当
チャネル数 ……………	4
転送モード ……………	シングルモード
カスケード接続 ………	チャネル0以外可能
データ転送幅 …………	8ビット(ハイレゾモード時は16ビット可)
データ転送量(最大) …	64Kバイト(ハイレゾモード16ビット転送時は128Kバイト) G-VRAM，T-VRAMのDMA転送は保証されない VRAMのグラフィックチャージャーモードでのDMAは不可

■アドレス範囲

DMAコントローラの直接アクセス範囲は16ビット(64Kバイト)．

アドレスの下位16ビットを8237に，上位4または8ビットをバンクレジスタにセットする．ハイレゾモード時は16ビット転送が可能．この場合アドレスレジスタの下位15ビットがアドレスバスの1～15ビットに出力され(ワードアドレス)，アドレスレジスタの最上位ビットは無視される．

▼*機種別のDMA転送の仕様*

●1MB以上のアドレスへのDMA転送

通常，DMAコントローラのバンクレジスタに設定するアドレスのうち，A23〜A20はすべて0にマスクされている．したがって，DMA転送アドレス範囲が24ビット以上の機種で，1MB以上のアドレスにDMA転送をおこなう場合，DMAアドレスマスクレジスタの再設定が必要．

命令	R/W	I/Oポートアドレス	D7	D6	D5	D4	D3	D2	D1	D0
DMAアドレスマスクレジスタ	R/W	0439	--	--	--	--	--	MSK	--	--

注：MSK　0：A23〜A20有効
　　　　 1：A23〜A20無効

注：本レジスタは各機種で多様な用途に使用されているため，MSKビットを変更する場合は必ず本レジスタのリードをおこない，MSKビットのみを変更した後，本レジスタに書き戻すこと．MSKビット以外のビットが変更された場合，動作は保証されない．1MB以上の空間へのDMA転送が終了次第，MSKビットを元の値に書き戻すこと．

■チャネル割り当て

　モード，機種により未使用チャネルが異なるため，DMAを使用するオプションボードはチャネルに注意すること．
　ハイレゾ，ノーマルの両モードで動作するオプションボードは，チャネル切り替え可能に設計する必要がある．

▼DMAチャネル割り当て(機種別一覧)

　拡張スロットに出力されている信号は機種により以下のような差異がある．

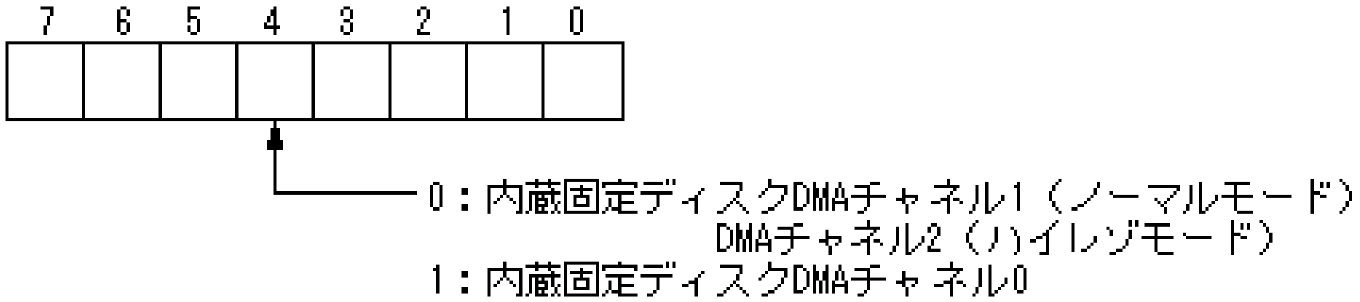
▼拡張スロットに出ているDMAチャネル(機種別一覧)

　PC-9801T，DA，DS，DX，CS，PC-98RL，GSの内蔵固定ディスクのDMAチャネルは，以下の項目により確認できる．
　また，PC-9801FA，FS，FX，PC9821Ap，As，Ae，Afでは専用SCSIインターフェイスボードのDMAチャンネルを確認できる．

●マウスポートB

7FDBH:ノーマルモード

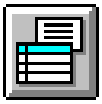
0063H:ハイレゾモード



2.2　I/Oアドレスと命令

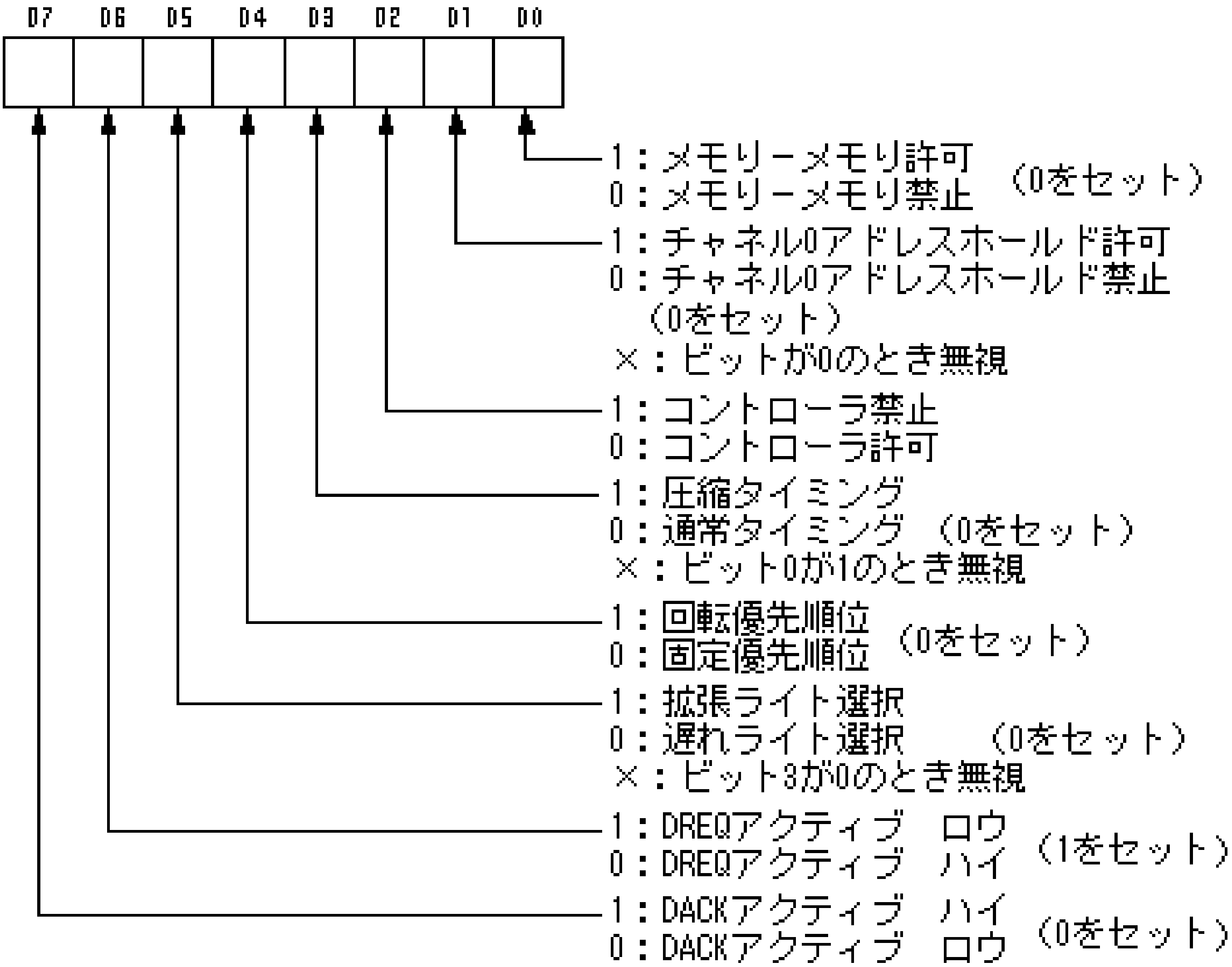
■命令一覧

▼DMAのI/Oアドレスと命令一覧

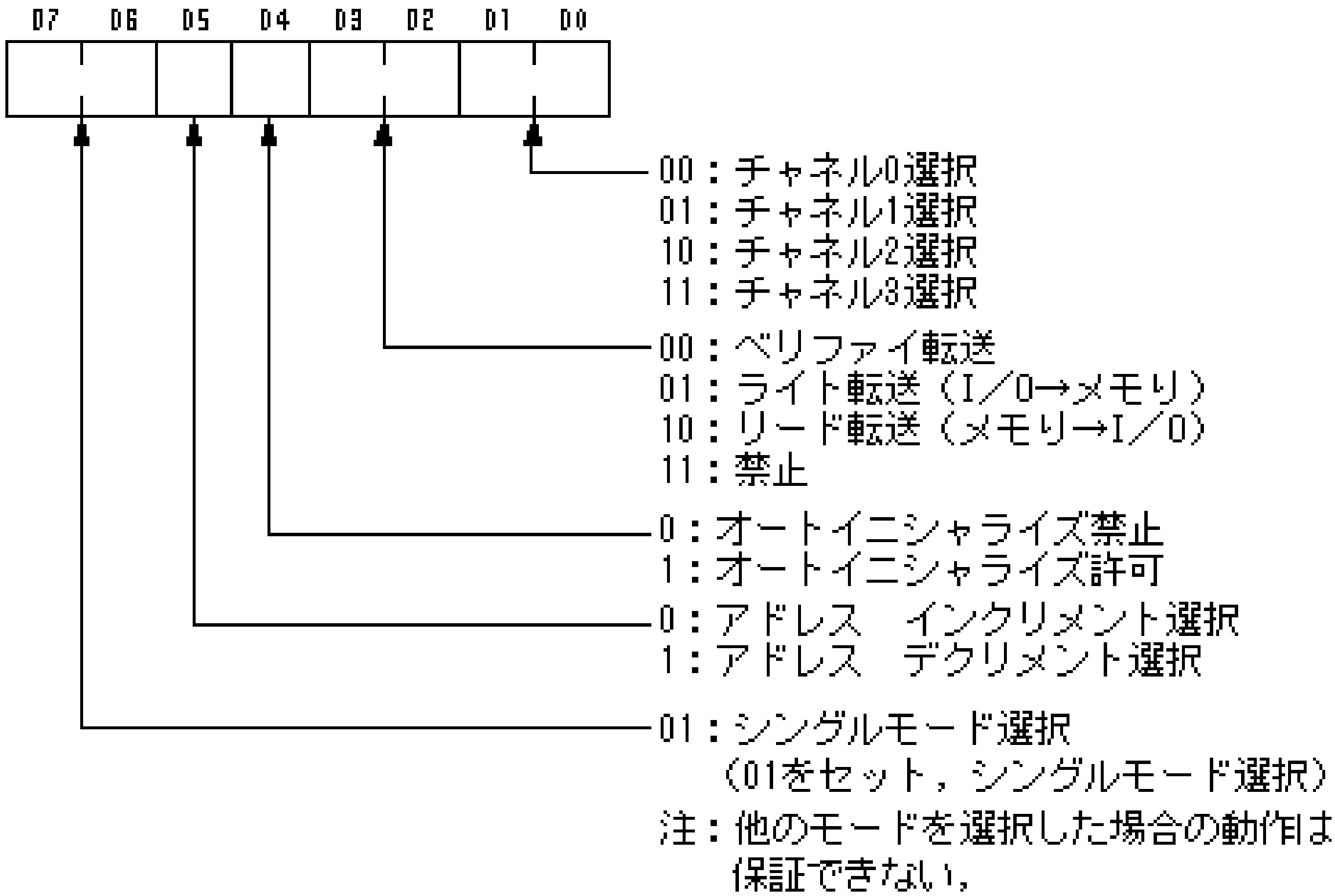


■レジスタの説明

●コマンドレジスタ（カッコ内はシステム設定値を示す）



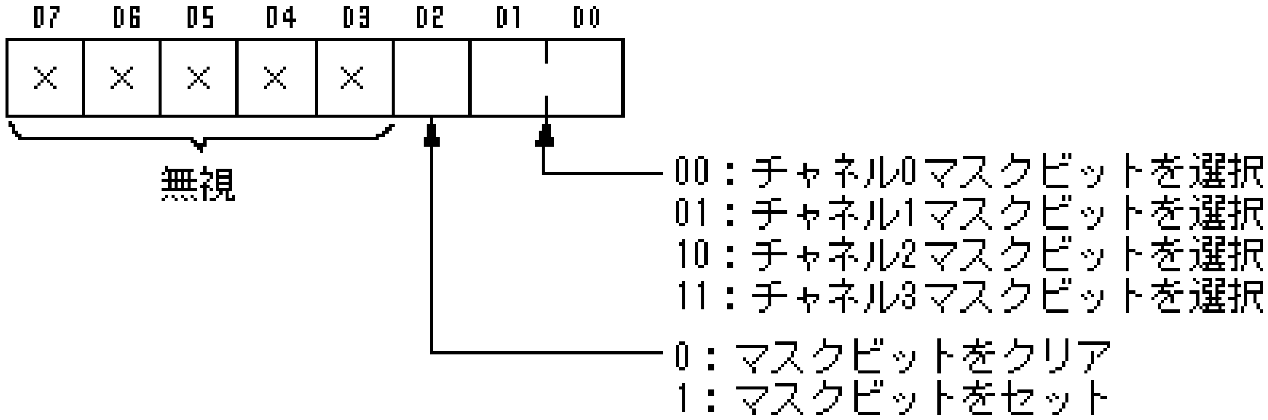
●モードレジスタ



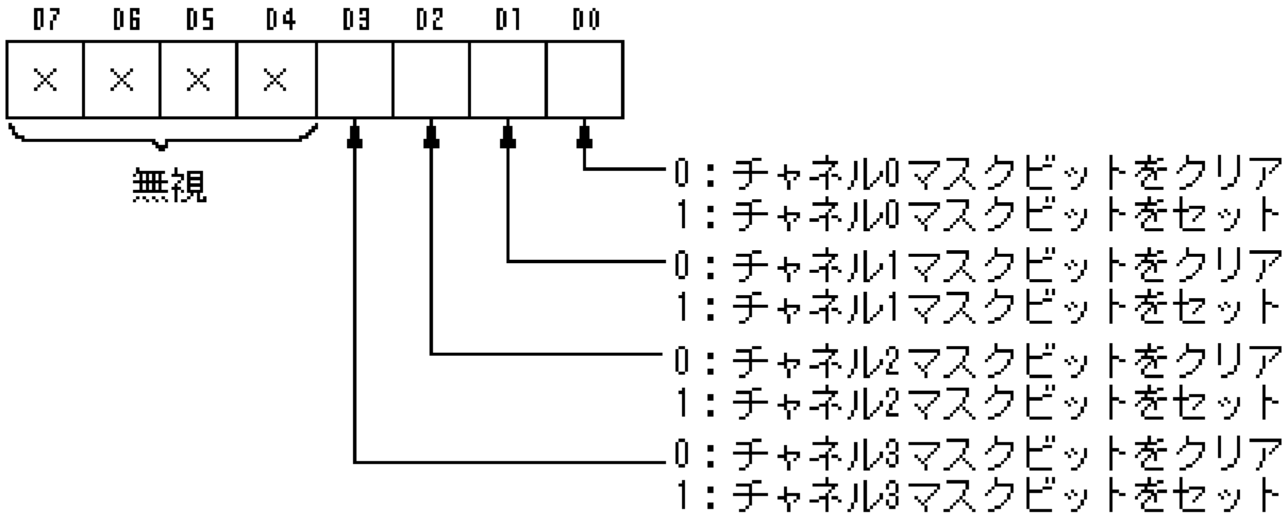
●リクエストレジスタ使用禁止

●マスクレジスタ

・シングルマスクレジスタビット

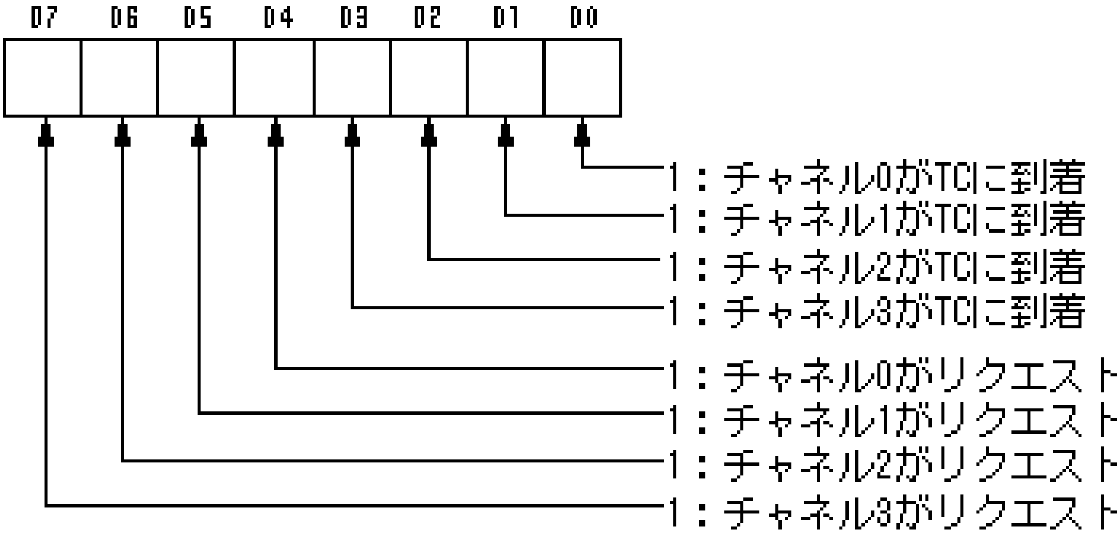


・オールマスクレジスタビット



各マスクビットは，その付随するチャネルがオートイニシャライズにプログラムされていなければ，そのチャネルが$\overline{\mathrm{EOP}}$を発生したときにセットされる．

●ステータスレジスタ



ビット0-3は，そのチャネルがTCに到達するごとに，または外部 $\overline{EOP}$が入力されるごとにセットされる．それらのビットはリセットまたはステータスリードごとにクリアされる．ビット4-7は，それらの該当チャネルがサービスを要求すると，いつでもセットされる．

●バンクにセットするアドレスのデータフォーマット

D7	D6	D5	D4	D3	D2	D1	D0
A23	A22	A21	A20	A19	A18	A17	A16

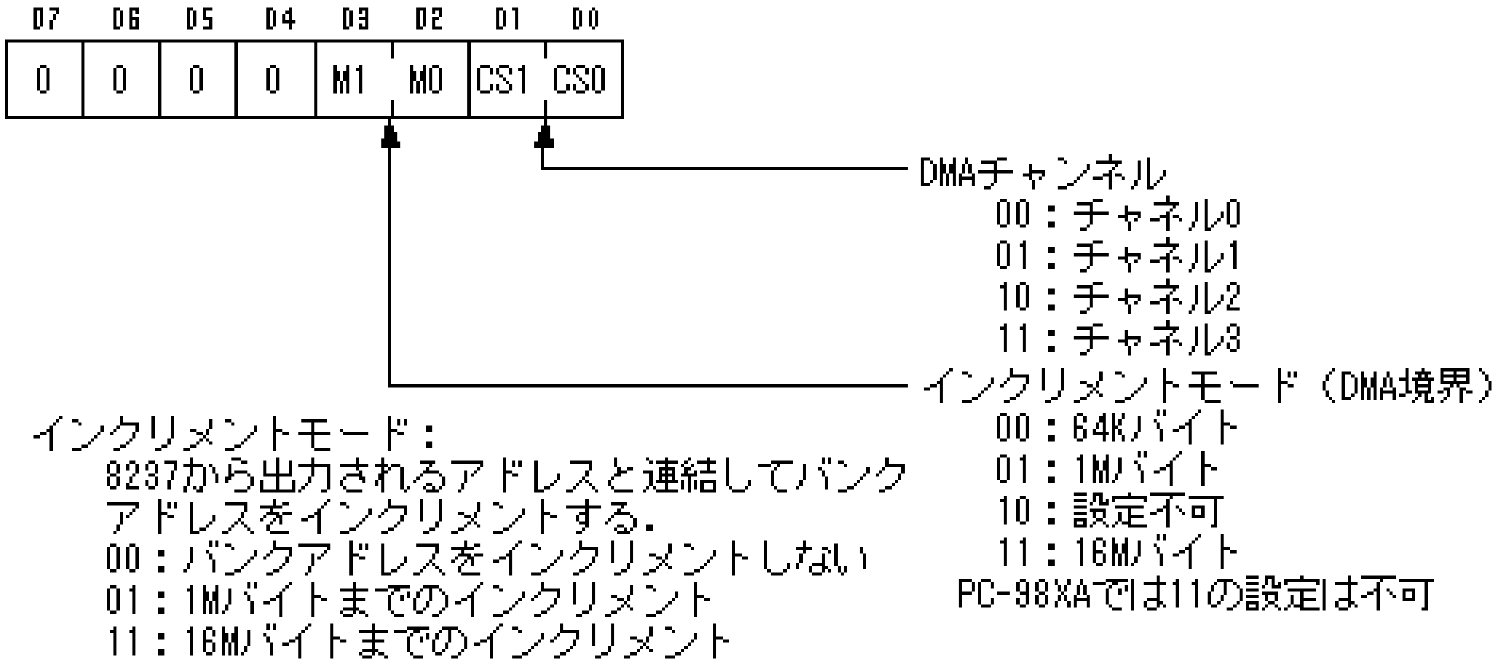
バンクへの書き込みはできるが，バンクの内容の読み出しコマンドはない．

PC-9801，E，F1，F2，F3，M2，M3，U2，VF2，VM0，VM2，VM4，UV2，VM21，UV21，LV21，CV21，UV11，VM11，LV22，DO，N，DO^{+}，NV，UF，UR，UR/20では，A19～A16の4ビットのみ有効．

PC-98XA model 1，2，3，11，21，31では，A22～A16の7ビットのみ有効．

●バンクモード
（バンクアドレスオートインクリメントモードレジスタ）

PC-9801, E, F1, F2, F3, M2, M3, U2, VF2, VM0, VM2, VM4, UV2, VM21, LV21, CV21, UV11, VM11, LV22, DO, N, DO+, NV, UF, UR, UR/20には存在しない.



●ソフトウェアコマンド

・クリアファースト／ラストフリップフロップ(クリアバイトポインタフリップフロップ)
このコマンドは，μPD8237Aに対して新しいアドレスまたはワードカウント情報をライトまたはリードするのに先立ち実行される．これによりフリップフロップが既知の状態にイニシャライズされ，その後のアクセスが正しいシーケンスで上位と下位バイトをアドレスするようになる．
・マスタクリア
このコマンドは，ハードウェアリセットと同じ効果をもっている．コマンド，ステータス，リクエスト，テンポラリ，そして内部ファースト／ラストフリップフロップがクリアされ，マスクレジスタがセットされる．μPD8237Aはアイドルサイクルに入る．
・クリアマスクレジスタ
このコマンドは，4チャネル全部のマスクビットをクリアし，それらがDMA要求を受けつけられるようにする．

■その他

・転送モード

PC-9800シリーズでは，シングルトランスファモードのみを使用している．すなわち，デバイスは1回の転送だけを行うようにプログラムされる．各転送後，ワードカウントがデクリメントされ，アドレスがデクリメントまたインクリメントされる．1回のDMAリクエストに対して1バイトの転送を行う．

・オートイニシャライズ

モードレジスタのビットをプログラムすることにより，あるチャネルをオートイニシャライズチャネルとして設定できる．オートイニシャライズに初期設定がされていると，$\overline{\text{EOP}}$に続いて，カレントアドレスとカレントワードカウントレジスタのもとの値が，そのチャネルのベースアドレスとベースワードカウントレジスタから自動的にリトスアされる．各ベースレジスタには，各カレントレジスタに内容が自動的にロードされ，DMAサービス中保持されている．チャネルがオートイニシャライズに設定されているときは，マスクビットはセットされない．そのためオートイニシャライズの後，有効なDREQが検出されるとすぐ，そのチャネルはCPUの仲介なしにサービスを実行できる．

ただし，DMAバンクアドレスレジスタはオートイニシャライズされないので，オートインクリメントモード時は注意すること．

・プログラミングの注意点

PD8237AC-5のプログラム中は，DMA要求が起きるのを避ける必要がある．このためにプログラム前にコントローラを禁止にする(コマンドレジスタのビット2をセットする)か，またはそのチャネルをマスクする必要がある．プログラム完了後，コントローラをイネーブルし，マスクされない状態にすること．

電源投入後には，すべての内部レジスタ(特にモードレジスタ)には，ある有効な値をロードする必要がある．これは使用されていないチャネルについても行う必要がある．

第3章

タイマ

3.1　仕　様

使用LSI　……………8253C相当
ビット長 …………… 16ビット
カウンタ数 ………… 3組
カウントレート …… 500.8ns(1.9968MHz):システムクロック8MHz動作時
406.9ns(2.4576MHz):システムクロック5／10MHz動作時
＊システムクロックについては「第1部 第1章 1.3機種別仕様」を参照.

注意:98NOTE[PC-9801N ,NV ,NLを除く],PC-9801Pでは, 従来の機能に加え,内蔵固定ディスクのモータON／OFF制御による低消費電力化を実現するために, 専用のタイマを内蔵しているが, このタイマは, 固定ディスクのモータ制御など, 装置制御用として使用するため, アプリケーションがこのタイマを利用した場合, 本体動作については保証できなくなる.

■カウンタの割り当て

	PC-9801/E/F1,2,3/M2,3	左記以外	動作モード
カウンタ#0	インターバルタイマ	インターバルタイマ	モード0
カウンタ#1	メモリリフレッシュ	スピーカー周波数設定	モード3
カウンタ#2	RS-232C	RS-232C	モード2

3.2　I/Oアドレスと命令

■命令一覧

▼タイマのI/Oアドレスと命令一覧

▼タイマのアドレス一覧(機種依存部分)

カウンタを動作させる場合は，OUT命令によりコントロールワード，カウント数をあらかじめ指定する必要がある．プログラムはカウンタ別に行い，それぞれのカウンタに付属するモードレジスタ，カウントレジスタにロードする．一度プログラムすると，新たにコントロールワードを書き込まない限りはそのモードで動作する．ただしカウント数はカウント動作を行うごとに指定する．

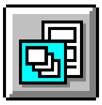
▼カウンタの利用手順

■レジスタの説明

●コントロールワード

カウンタの動作モードを指定するためのもので，カウンタのモード指定およびカウントデータのラッチ動作に使用する．

▼*タイマ コントロールワード*



・SC_1〜SC_0（セレクトカウンタ）

カウンタ#0，#1，#2のうちの1つを選択する．RL_{1}〜$_0$，M_2〜$_0$，BCDの指定は，SC_1〜$_0$で選択したカウンタに対して行われる．

・RL_1〜RL_0（リード／ロード）

カウントレジスタにロードするカウント数，およびリードするカウントデータのバイト長，（1バイトまたは2バイト）またはカウントデータラッチ動作の指定を行う．RL_1〜$_0$=01，10の場合はそれぞれ下位バイト，上位バイトの1バイトリード／ロードを指定し，RL_1〜$_0$=11の場合は2バイトリード／ロード（下位バイト，上位バイトの順）を指定する．

・M_2〜M_0（モード）

モード0〜5を指定する．

・BCD

バイナリカウントおよびBCDカウントの選択を行う．

■モードの指定

●モード0：カウント終了時の割り込み

指定したカウントが終了するとOUTが1になる．

コントロールワードによりモードを指定するとOUTは0となり，カウント数をロードするとただちにカウントが開始される．カウントが終了するとOUTは0から1となる．カウント終了後は，新しいカウント数をロードするまでOUTは1の状態を続ける．なお，OUTが1となった後もカウンタのデクリメントは続けられる．

カウント中に新たなカウント数をロードすると，新しいカウント数でカウントを開始する．カウント数が2バイトの場合は，下位バイトをロードするとカウントが停止し，上位バイトをロードすると新しいカウントが開始される．

●モード2：レートジェネレータ

入力クロックのn分周カウンタである．ただし，OUTは1クロックサイクルだけ0となるので，デューティー比は1/nとなる．

コントロールワードによりモード2を指定するとOUT=1となる．カウント数をロードするとカウントを開始し，カウントの最後で1クロックサイクルの期間OUT=0となる．

カウント中に新たなカウント数をロードしても，実行中のカウントには影響を与えないが，次のサイクルからは新しいカウント数でカウントが行われる．

●モード3：方形波レートジェネレータ

モード2と同様，入力クロックのn分周カウンタである．ただし，カウント数が偶数の場合のデューティー比は1/2である．奇数の場合のデューティー比はn-1/2nで，たとえば，カウント数n=5のときはデューティー比2/5(アクティブロウ)となる．

コントロールワードでモード3を選択するとOUT=1となり，カウント数をロードするとカウントが開始される．カウント数が偶数のときは，カウントの前半1/2がOUT=1，後半1/2がOUT=0となる．奇数のときは，前半n+1/2がOUT=1，後半n-1/2がOUT=0となる．

カウント中にカウント数をロードすると，次のサイクルから新しいカウントが開始される．カウント数が偶数の場合はカウンタは2ずつデクリメントされ，奇数の場合はOUT=1のときには最初の1クロックで1デクリメントされ，2クロック目からは2ずつデクリメントされる．OUT=0のときには最初の1クロックで3デクリメントされ，2クロック目からは2ずつデクリメントされる．

■動作に関する注意点

・書き込み動作

カウント数の書き込みはコントロールワード書き込みの直後に続いて行う必要はなく，コントロールワード書き込み以後，どの時点でも行うことができる．ただし2バイトを指定した場合は下位，上位バイトは切り離せないので，必ず下位バイトの直後に続いて上位バイトを書き込むことが必要である．

・カウント動作

カウント数の指定は1バイトのみとすることができるが，カウンタは常に2バイトで動作するため，$RL_1 \sim_0$で下位バイトを指定すると上位バイトの初期値は0，上位バイトを指定すると下位バイトの初期値は0となる．

・読み出し動作

カウント中のカウンタの内容を読み出す場合は，カウンタの内容を一時ストレージレジスタにロードし，それからリード動作を用いてラッチされているデータを読み出す．

ラッチは，読み出したい時点に次のようなコントロールワードを書き込むことにより行う．

$D_7\ D_6\ D_5\ D_4\ D_3\ D_2\ D_1\ D_0$ = SC1，SC0，0，0，X，X，X，X

カウンタの選択　　不定

コントロールワードの書き込みにより，$SC_1 \sim_0$で選択されたカウンタの内容がストレージレジスタにラッチされる．この後カウンタを選択してストレージレジスタにラッチされているデータを読み出す．

3.3　タイマ設定値

■インターバルタイマ　(#0)

割り込みインターバルnミリ秒に対し，以下の数値を使用する.

・システムクロック5／10MHz時
　n×2457.6に近い整数(最大26.666ミリ秒まで可)
・システムクロック8MHz時
　n×1996.8に近い整数(最大32.821ミリ秒まで可)

■スピーカ周波数設定（#1）

PC-9801，E，F1，F2，F3，M2，M3以外の機種でPC-9801，E，F1，F2，F3，M2，M3相当の電子ブザー音(約2KHz)を出すためには，リセット後にカウンタ1に対し次のように設定する.

モード(3FDFH)	：	方形波モード
カウント値(3FDBH)	：	1229(システムクロック5／10MHz時)
		998(システムクロック8MHz時)

注意：PC-9801，E，F1，F2，F3，M2，M3では，カウンタ#1をメモリリフレッシュに使用している.
ポート73H，77Hで#1に対する設定を行ってはならない.
PC-98XL等ではカウンタ値として1008を使用する場合がある.

■RS-232C（#2）

転送速度（ボー）	同　期　式		調歩同期式　1/16		調歩同期式　1/64	
	5/10MHz	8MHz	5/10MHz	8MHz	5/10MHz	8MHz
19200	128	使用不可	8	使用不可	使用不可	使用不可
9600	256	208	16	13	使用不可	使用不可
4800	512	416	32	26	8	使用不可
2400	1024	832	64	52	16	13
1200	2048	1664	128	104	32	26
600	4096	3328	256	208	64	52
300	8192	6656	512	416	128	104
150	16384	13312	1024	832	256	208
75	32768	26624	2048	1664	512	416

転送速度ボー	同期刻時式	
	5/10MHz	8MHz
1200	128	104

3.4　ビープ音

PC-9801，E，F1，F2，F3，M2，M3以外の機種では，ビープ音の発生にタイマを使用している．これらの機種では，ビープ音の制御はスピーカのON／OFF(システムポートC，D_3ビット)とカウンタ#1の設定によって行われる．

■ビープ音の設定

モード　　：方形波ジェネレートモード
カウント値：カウント値(n)は，周波数(f)より次の式によって決定される．

$$n=\frac{F(KHz)}{f(KHz)}$$

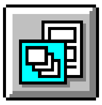
F=2457.6KHz(システムクロック5/10MHz時)
　1996.8KHz(システムクロック8MHz時)

注意：PC-9801，E，F1，F2，F3，M2，M3と互換性を保つため，電源ONおよびリセット押下後，カウンタ#1を方形波レートジェネレータモードに設定し，カウント値を設定すること．

■8253Aタイマ制御概念図（PC-9801, E, F1, F2, F3, M2, M3以外）

ポートアドレス		備考
00111111 (3F)	11011011 (DB)	スピーカー音源(ビープ音設定) タイマコントローラ 8253A カウンタ#1 ライト/リード
00111111 (3F)	11011111 (DF)	タイマコントローラ 8253A コントロール ワードライト

▼*タイマ ビープ発生系の回路図*



第4章

カレンダ時計

4.1　仕　様

使用LSI　…………　シリアルI/Oカレンダ時計　μPD4990A相当
PC-9801，E，F1，F2，F3，M2，M3，U2，VF2，VM0，VM2，VM4，UV2
PC-98XA model 1，2，3，11，21，31はμPD1990C相当
機能 ………………　時，分，秒，および年，月，日，曜日の設定，読み出しが可能
大小の月は自動判別
（ただし，年はμPD4990A相当の拡張モードにおいて有効）
バックアップ ……　バッテリーにより約2ヵ月間バックアップ

カレンダ時計はBIOSを通じて利用すること，ハードウェアを直接利用した場合，動作の保証はされない．

4.2　I/Oアドレスと命令

■命令一覧

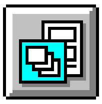
命令	I/Oポートアドレス	R/W	データ D7	D6	D5	D4	D3	D2	D1	D0
セットレジスタ	20	W	×	×	DI	CLK	STB	C2	C1	C0
リードデータ	33	R	×	×	×	×	×	×	×	DO

注:×印→不定

■μPD1990のレジスタの説明

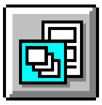
●セットレジスタ

▼*μPD1990 セットレジスタ*

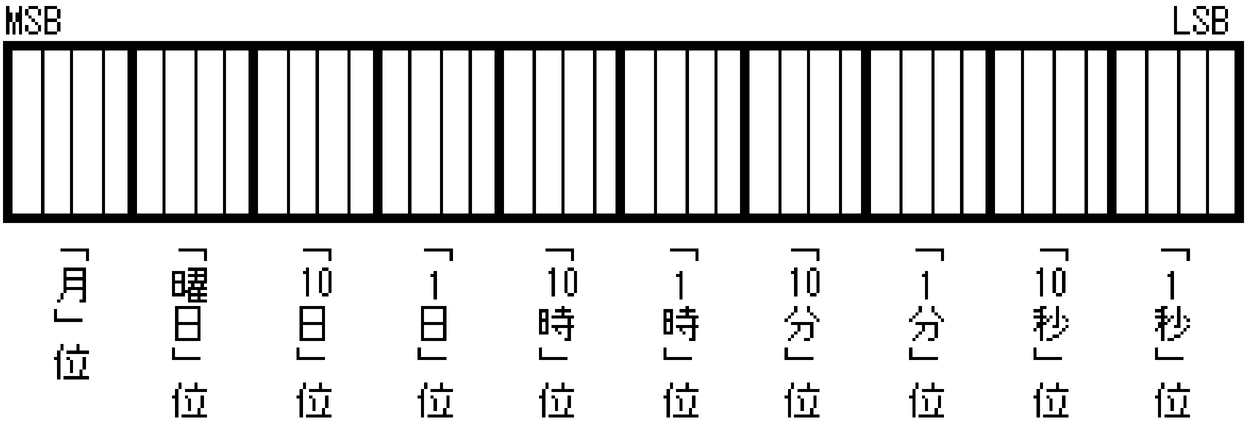


●リードデータ

▼*μPD1990 リードデータ*



●入出力データ形式



入出力は常にLSBから1ビットずつ行われる．
データ形式はBCDであるが，「月」のみHEXA-DECIMALである．

曜日	データ
日曜	0000
月曜	0001
火曜	0010
水曜	0011
木曜	0100
金曜	0101
土曜	0110

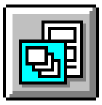
項目	形式	範囲
月	HEX DECIMAL	01H～0CH
曜	BCD	00H～06H
日	BCD	01H～31H
時	BCD	00H～23H
分	BCD	00H～59H
秒	BCD	00H～59H

■μPD4990Aのレジスタの説明

　μPD4990AはμPD1990の上位互換のLSIであり，テストモード(PC-9800シリーズでは使用せず)を除きμPD1990とコンパチブルな動作が可能である．またμPD4990Aには年を扱う事のできる拡張モード(シリアルコマンドによる)が用意されており，拡張モード時の内部レジスタは52ビット(コマンド4ビット+データ48ビット)となる．
　シリアルコマンドの発行は，μPD1990のC_2，C_1，C_0によるパラレル方式とは異なり，DIから4ビットのシリアル情報の形式をとる．シリアルコマンドは，その時点のモードにかかわらず(レジスタホールドコマンドではシリアルコマンドレジスタのホールドは行わない)随時μPD4990Aに書き込むことができ，C_2，C_1，C_0=1，1，1とした状態でDIよりシリアルコマンドを設定する．

●セットレジスタ

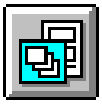
▼*μPD4990A　セットレジスタ*



●リードデータ

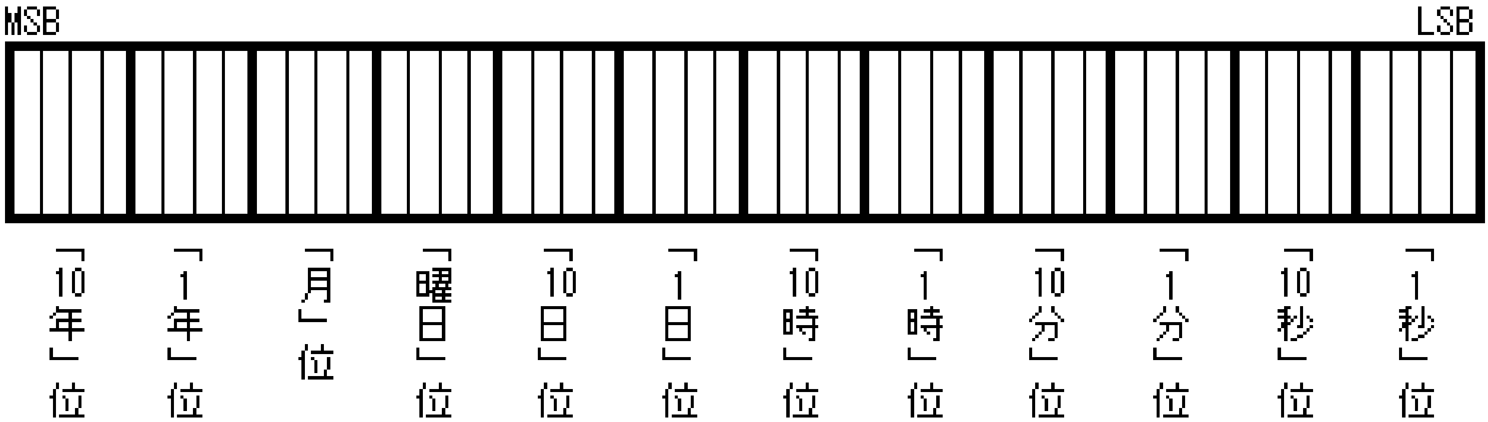
μPD1990に同じ．

▼*μPD4990A　リードデータ*



●入出力データ形式

年データは西暦2桁である.
その他はμPD1990に同じ.



入出力は常にLSBから1ビットずつ行われる.
データ形式はBCDであるが，「月」のみHEXA-DECIMALである.

曜日	データ
日曜	0000
月曜	0001
火曜	0010
水曜	0011
木曜	0100
金曜	0101
土曜	0110

項目	形式	範囲
月	HEX DECIMAL	01H～0CH
曜	BCD	00H～06H
日	BCD	01H～31H
時	BCD	00H～23H
分	BCD	00H～59H
秒	BCD	00H～59H

●シリアルコマンド

DIから4ビットのデータを送ることにより，コマンドを指定する．
年機能が有効.

MSB　　　　　　　　LSB

→	C3'	C2'	C1'	C0'	→

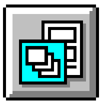
C3'	C2'	C1'	C0'	機能
0	0	0	0	レジスタホールド
0	0	0	1	レジスタシフト
0	0	1	0	タイムセット&カウンタホールド
0	0	1	1	タイムリード
0	1	0	0	TP=64Hz
0	1	0	1	TP=256Hz
0	1	1	0	TP=2048Hz
0	1	1	1	TP=4096Hz
1	0	0	0	TP=1sec.　インタラプト出力/カウンタリセット
1	0	0	1	TP=10sec. インタラプト出力/カウンタリセット
1	0	1	0	TP=30sec. インタラプト出力/カウンタリセット
1	0	1	1	TP=60sec. インタラプト出力/カウンタリセット
1	1	0	0	インタラプト出力リセット
1	1	0	1	インタラプトタイマスタート
1	1	1	0	インタラプトタイマストップ
1	1	1	1	テストモードセット

4.3　使用方法

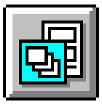
■コマンドのセット

●パラレルコマンド

▼*カレンダ時計 パラレルコマンドの送出フロー*

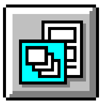


▼*カレンダ時計 パラレルコマンドの送出のタイミングチャート*



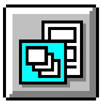
●シリアルコマンド

▼*カレンダ時計 シリアルコマンドの送出フロー*

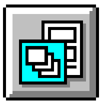


■時刻の設定

▼*カレンダ時計 時刻の設定フロー*

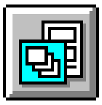


▼*カレンダ時計 時刻の設定のタイミングチャート*

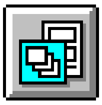


■時刻の読み出し

▼*カレンダ時計 時刻の読み出しフロー*



▼*カレンダ時計 時刻の読み出しのタイミングチャート*



第5章

システムポート

5.1　仕　様

使用LSI　…　μPD8255A相当

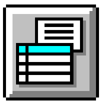
機能 ………　以下の処理に使用する

・スピーカの起呼／停止の制御
・カレンダ時計の読み出し
・CRTディスプレイのタイプを識別
・メモリエラーによるNMI割り込みの識別
・ディップスイッチの状態の読み出し

5.2　I/Oアドレスと命令

■命令一覧

▼システムポート　I/Oアドレスと命令一覧

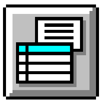


■レジスタの説明

●ポートA入力

ディップスイッチSW2の状態をCPUのIN命令により読み出すことができる．
スイッチオンで“0”，スイッチオフで“1”なので注意が必要である．
ハイレゾモード動作時は，D_4ビット(SW5)のみ使用．他のビットは使われない．

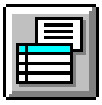
▼システムポート　ポートA入力



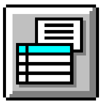
●ポートB入力

ポートに入力される外部信号をCPUのIN命令によって読み出すことができる.

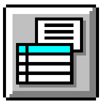
▼*システムポート　ポートB入力*



▼*ポートB　パリティエラー発生箇所*



▼*ポートB　パリティエラー発生箇所(PC-98XA, XL, XL^2, RL)*

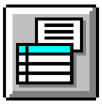


●ポートC出力

CPUからのビットセット／リセット命令によってビット単位に制御される.

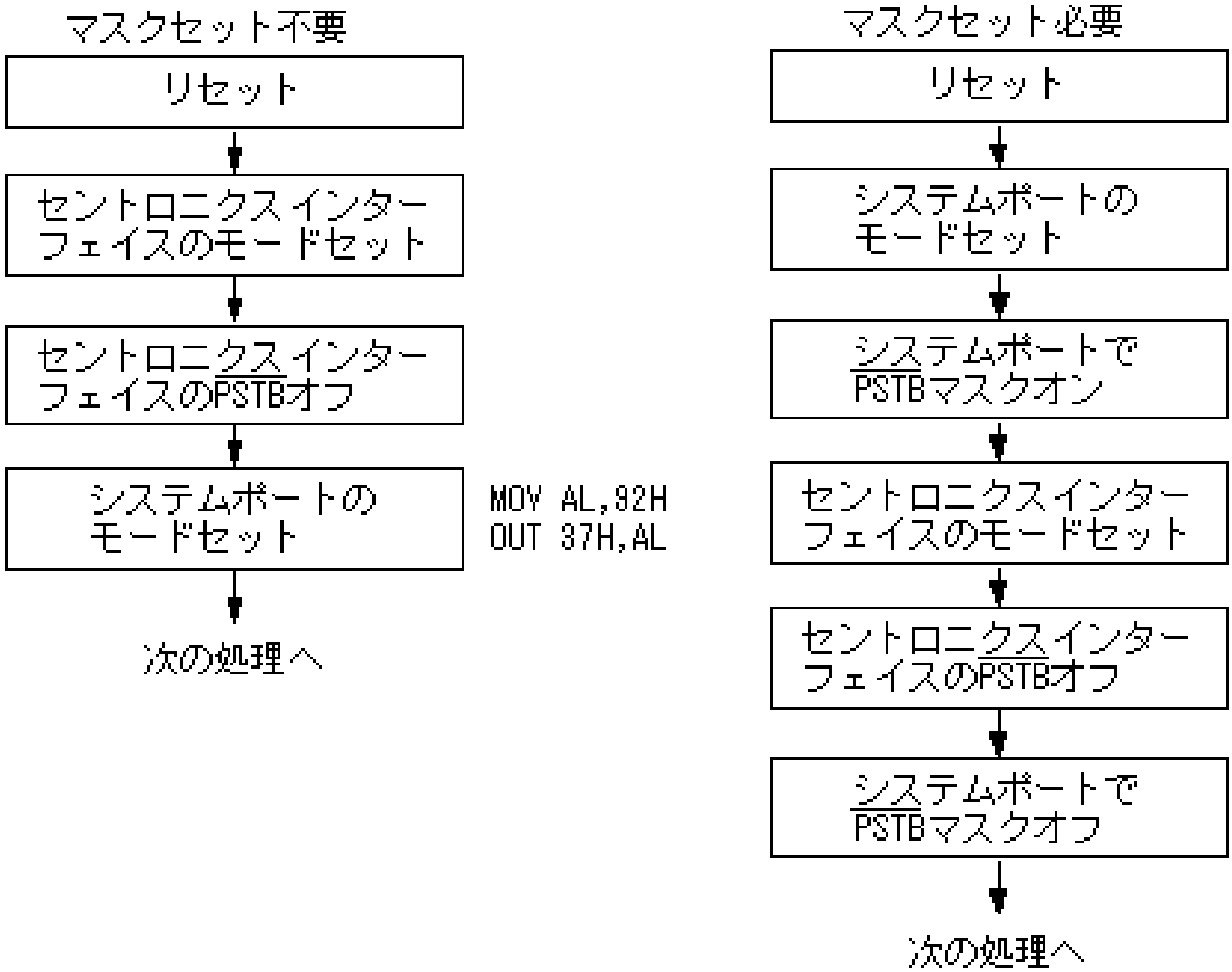
ポートCはリセット時(電源投入またはリセットキー押下)は入力モードになるので, 必ず各制御F/Fを初期設定する必要がある.

▼*システムポート　ポートC出力*



●モード設定

μPD8255のモード設定の順序により，セントロニクスインターフェイスの$\overline{\text{PSTB}}$が出て，誤動作することがあるため，モード設定時，$\overline{\text{PSTB}}$をマスクする必要がある．モード設定は次のいずれかの手順によること．



第6章

キーボード

6.1　仕　様

使用LSI　…………… 本体側　　　：μPD8251A相当
　　　　　　　　　　キーボード側：μPD8048相当

形態 ………………… セパレートタイプ(本体とカールケーブルにより接続)
　　ただし，以下の機種は本体との一体型
　　PC-9801LT model 1，2，11，21，22
　　PC-9801LV21，22
　　PC-9801LS2，5
　　PC-9801LX2，4，5，5C
　　PC-9801NOTE
　PC-9801Pではオプションでサポート

信号線 ……………… 6本:アース，+5V，信号線，制御線3本

通信形式 …………… 調歩同期シリアル通信
　　転送速度　　　:19.2Kbps
　　データ長　　　:8ビット
　　スタートビット:1
　　ストップビット:1
　　パリティ　　　:ODD
　　信号レベル　　:TTL

キートップ ………… 79～107：機種別仕様参照
CAPS，カナロック …機種別仕様参照
データ発生 ………… キーボード押下時Makeデータ，解放時Breakデータを発生
押下が0.5秒以上連続した場合，キーボード側でBreak／Makeデータを連続して発生(リピート機能)
複数キー同時押下時のキーコードの発生順序は特定されていない．

PC-98XL／XL[2]／RLには，f・11 ～ f・15，HOME キーがあるが，ノーマルモード動作時，これらのキーはBIOSで無視されるため使用できない．

■キーボードインターフェイス　ブロック図

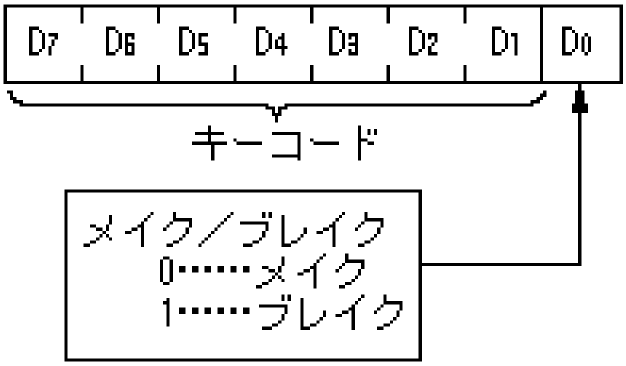
▼*キーボードI/F ブロックダイアグラム*

■シリアルデータのビットフォーマット

スタートビット	D0	D1	D2	D3	D4	D5	D6	D7	パリティビット	ストップビット

スタートビット―― 1ビット
データ長 ―― 8ビット
パリティビット―― ODDパリティ
ストップビット―― 1ビット

■データフォーマット

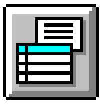


注：メイクはキーが押下された時の割り込みを示し，
　　ブレイクはキーが離された時の割り込みを示す.

6.2　I/Oアドレスと命令

■命令一覧

▼*KBD I/F I/Oアドレスと命令一覧*

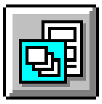


■レジスタの説明

●モードライト

μPD8251Aの一般的特性を設定するための動作である．μPD8251Aの内部または外部のリセット動作後に続く必要がある．モードライト後はコマンドライトが可能になる．

▼*μPD8251A(KBD) モードライト*



●コマンドライト

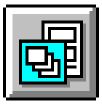
コマンドライトはモードライトの後に続ける必要がある．コマンドライトは実際の動作を制御する．送／受信の許可，エラーのリセット，キーボード制御等のファンクションは，コマンドライトによって設定される．一度モードライトが行われると．それ以降の制御書き込みはコマンドライトとして受け取られる．内部または外部のリセット動作が行われた直後の制御書き込みのみがモードライトとなる．

μPD8251Aの汎用出力ポートである$\overline{\mathrm{RTS}}$，$\overline{\mathrm{DTR}}$を用いて，キーボード送信ディスエーブル機能，キーボードインターフェイスのリトライ信号を実現している．また，μPD8251AからBREAKキャラクタを送出することにより，キーボードインターフェイスの$\overline{\mathrm{RST}}$信号を作っている．したがって，

(1) キーボード送信ディスエーブルのセット，リセット
(2) $\overline{\mathrm{RTY}}$出力のON，OFF
(3) $\overline{\mathrm{RST}}$出力ON，OFF

を行う場合はコマンドライトを行わなければならない．

▼*μPD8251A(KBD) コマンドライト*



・キーボードインターフェイスがリセット信号を受信した時，シフト系キー(CAPS，カナ，CTRL，SHIFT，GRPHキー)とその他のキーが同時に押下されていた場合，リセット後のキーコードの発生順序は不定であり，キーコードの発生順序を固定と期待したソフトを開発した場合には正常動作は保証されない．
・キーボードリセット(BIOSでは，キーボードインターフェイスの初期化)は，次のリセット実行までに，約1ms*の間隔を必要とする．
したがって，連続したキーボードリセットを実行する(BIOSでは，キーボードインターフェイスの初期化の連続実行)ソフトを開発した場合，正常動作は保証されない．

*PC-9801FA以降およびPC-9801NS，T，DO^{+}，NV，DA，DS，DX，UF，UR，NS/E，NC，CS，の場合は，約600μs以上

●ステータスリード

μPD8251Aは，動作中ならばいつでも，デバイスのステータスを読み出せる．ステータスの読み出し中はステータスの更新は禁止される．ステータスの更新は，ステータスに影響を与える事象が起こってから(8251の動作クロックで)最大28クロック周期の遅延があることに注意すること．

▼μPD8251A(KBD) ステータスリード

■動作フロー

▼KBD I/Fのリセット方法フロー

▼起動中にKBD I/Fでエラーが発生した場合の処理フロー

6.3　キーボードタイプ

PC-9801FA以降のデスクトップ機およびPC-9801RA，RX，EX，ES，RS，DX，DA，DS，CS，PC-98RL，GSでは，キーボードに vf･1 から vf･5 の5つのキーが追加された．PC-9801LS2，5，LX2，4，5，5C，98NOTEでは，NUM キーON時には f･6 から f･10 キーを押下することにより vf･1 から vf･5 のキーコードが発生するようになっている．

前記の機種ではマルチタスクOSを動作させる場合を考慮し，カナ キーと CAPS キーが，メカニカルロックからソフトウェアロックに変更され，ロック状態表示用のLEDが用意されている．ただしPC-9801N，NVのキーボードは電気的ロックである．

■キーボードの識別

　従来のキーボードと新たなキーボードを識別するためには，以下のシステム共通域を参照しなければならない．なお，参照する際には意味付けのされているビットのみ参照すること．

▼キーボードタイプ識別ビット

	7	6	5	4	3	2	1	0
0000：0481H	×		×	×		×	×	×

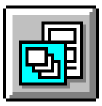
ビット6，3：

00：旧タイプキーボード
10：PC-9801FA以降のデスクトップ機および
　　PC-9801RA,RX,EX,ES,RS,DA,DS,CS,
　　PC-98RL,GS
01：PC-9801LS,LX,T,98NOTE
　　ディップスイッチSW2-7 ON時
11：PC-9801LS,LX,T,98NOTE
　　ディップスイッチSW2-7 OFF時

　なお，PC-9801LS，LX，T，98NOTEにおけるディップスイッチSW2-7の設定は，vfキーの有効／無効をソフトウェアに通知するための機能であり，vfキーのキーコード発生を抑止するものではない．ソフトウェア側では必要に応じてvfキーのキーコードを破棄しなければならない．

●動作フロー

▼キーボードタイプ識別のフロー



■キーボードのソフトウェア制御

PC-9801FA以降の機種およびPC-9801RA，RX，EX，ES，RS，DX，DA，DS，CS，PC-98GSのキーボードでは，RST信号をキーボードへの下りコマンド信号として利用することにより，キーボードをソフトウェアにより制御することができる(マルチタスク環境で本機能を利用したソフトウェアを実行する場合，他のソフトウェアとの関係について十分な配慮が必要である)

キーボードへの下りコマンドは，I/Oポート41Hへの書き込みによって発行する．

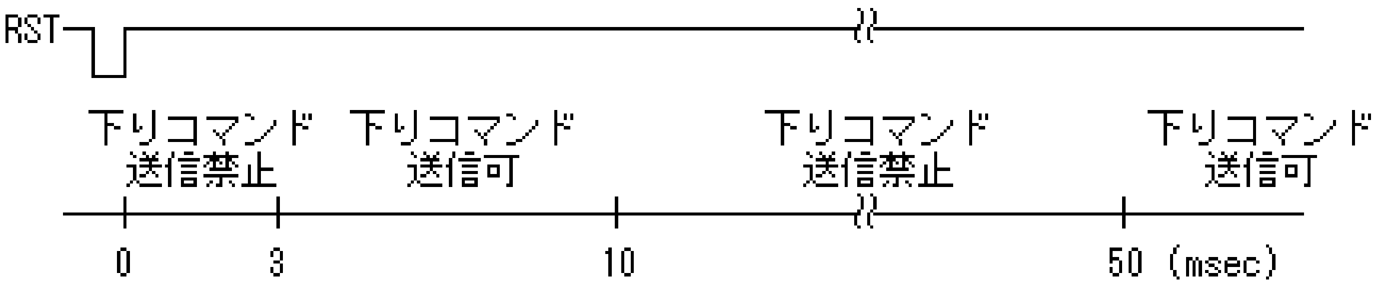
▼*キーボード制御のためのI/Oアドレスと命令一覧*

キーボードに対して下りコマンドを発行する際は，キーボードの内部状態を考慮する必要がある．キーボードの内部処理によって，キーボードからの応答が遅れたり，タイミングによっては，キーボードからの応答があるまでの間に，コマンドには無関係のキーコードが送られてくることも考えられる．

PC-9800シリーズのキーボードは，送信したデータが本体側に引き取られるまでは次の処理に進まないように設計されている．特に新キーボードでは，キーボードへの下りコマンドを発行した場合でも，それ以前にキーボードが送信したデータが本体側に引き取られていない場合，データが引き取られるまではコマンドが実行されない．これはリセットコマンドでも例外ではない．したがって，本体側のデータ引き取りには十分注意する必要がある．

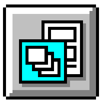
キーボードに対する下りコマンドを，キーボードのリセット直後に発行する場合は，必ずリセット後3～10msecの間に発行する必要がある．これを守らない場合，キーボードの動作は保証されない．

ただし，リセット後50msecを過ぎた後は，任意のタイミングで下りコマンドを発行することが可能である．



●下りコマンドによるキーボードリセット

▼キーボードのリセット処理フロー



■CAPS，カナキーのソフトウェアコントロール

PC-9801FA以降の機種およびPC-9801RA，RX，EX，ES，RS，DX，DA，DS，CS，PC-98GSは，CAPSとカナのロック状態を，以下の様なハードウェア手順によりソフトウェアで制御することができる．

ただし，マルチタスク環境等で本事項に対応のソフトウェアを実行する場合を考慮し，他のソフトウェアとの関係に関し配慮すること．

●動作フロー

▼*カナ，CAPSキーランプの制御フロー*

▼*キーボード制御のフロー*

6.4　キー配列とキーコード

■キー配列

●PC-9801FA以降の機種およびPC-9801RA, RX, VM11,EX, ES, RS, DA, DS, DX,UF,UR,CS, PC-98RL,DO,DO$^+$,GS

▼*キー配列(現行機)*

●98NOTEシリーズ(NL,NS/Lを除く)

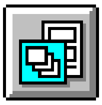
▼*キー配列(98NOTE)*

●PC-9801NL, NS/L

▼*キー配列(PC-9801NL,NS/L)*

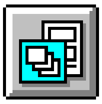
●PC-9801，E，F，M，U，VF，VM0，VM2，VM4，UV，VM21，VX，UX，CV

▼*キー配列(PC-9801，E，F，M，U，VF，VM，UV，VX，UX，CV)*



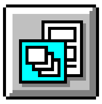
●PC-98LV

▼*キー配列(PC-9801LV)*



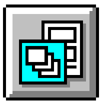
●PC-9801LT　model 1，2

▼*キー配列(PC-98LT model 1，2)*



●PC-98LT　model 11，21，22

▼*キー配列(PC-98LT model 11，21，22)*



●PC-9801LS, LX, T

▼キー配列(PC-9801LS, LX, T)

●PC-98XA, XL, XL^2

▼キー配列(PC-98XA, XL, XL^2)

●グラフィックシンボルのキー配列

▼キー配列(グラフィックシンボル)

■キーコード

▼キーコード一覧

▼キーコード一覧(グラフィックシンボル)

第7章

CRTディスプレイ

7.1　仕　様

■ノーマルモード

●16色モード

水平同期周波数	24.8KHz／31.5KHz*	
走査方式	ノンインタレース	
スキャン方式	アンダースキャン	
座標系	標準グラフィック	640×200／400 2画面
	拡張グラフィック	640×400（4096色中16色）
	テキスト表示	80桁×20／25行（16×16ドット，カラー8色またはモノクロ濃淡）
	（標準／拡張グラフィックは二者択一）	
出力	アナログRGB，デジタルRGB，モノクロ	

*31.5KHzはPC-9821Aシリーズ，Bシリーズ，Xシリーズ，Np，Ns，Ne，PC-9801BA2，BS2，BX2のみ

●256色モード

水平同期周波数	31.5KHz	
走査方式	ノンインタレース	
スキャン方式	アンダースキャン	
座標系	256色表示	640×480
出力	アナログRGB	
使用可能機種	PC-9821Aシリーズ,Xシリーズ，98MULTi,PC-9821Np,Ne,Es	

■ハイレゾモード

水平同期周波数	32.8KHz／50.0KHz	
走査方式	インターレース／ノンインタレース	
スキャン方式	アンダースキャン	
座標系	グラフィック1120×750	1画面(4096色中16色)
	テキスト表示	80桁×25／31行(24×24ドット，カラー8色またはモノクロ濃淡)
出力	アナログRGB，モノクロ	
使用可能機種	PC-98XA，XL，XL^2，RLおよび98ハイレゾボード実装機種	

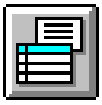
注意：それぞれのモードは，水平同期周波数に対応したディスプレイで使用すること．
　　機種によってはサポートしていない機種がある．「第1部　システム概要　1.3　機種別仕様」参照のこと．
注意：デバイスの初期化は必要ない．

●PC-9821Xシリーズ

　上記機種は，アナログRGBインターフェイスのみ搭載している．640×200表示は未サポートである．

　ノーマルモード時，水平同期周波数の切り替えが可能となっている．切り替え方法は以下の通りである．1度設定すれば本体に情報が記憶されるため，再度設定するまで有効となる．

▼PC-9821Xシリーズのノーマルモード水平同期周波数の変更



●PC-9821Es,Np

　上記機種は1677万色表示が可能なTFTカラー液晶ディスプレイを搭載している．また，オプションで提供されるCRT接続ケーブルでアナログRGBディスプレイを接続することができる．

●PC-9821Ne,Ns,Ne2

　上記機種は4096色中256色表示が可能なTFTカラー液晶ディスプレイを搭載している．また，オプションで提供されるCRT接続ケーブルでアナログRGBディスプレイを接続することができる．

●PC-9821Nd

　上記機種は512色中256色表示が可能なデュアルスキャンSTNカラー液晶ディスプレイを搭載している．また，オプションで提供されるCRT接続ケーブルでアナログRGBディスプレイを接続することができる．

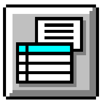
●PC-9821Aシリーズ

上記機種は，アナログRGBインターフェイスのみ搭載している．640×200表示は未サポートである．

また，オプションの98ハイレゾボード(PC-9821A-E02)を増設することにより，ハイレゾモードを使用することができる．

ノーマルモード時，水平同期周波数の切り替えが可能となっている．切り替え方法は以下の通りである．1度設定すれば本体に情報が記憶されるため，再度設定するまで有効となる．

▼*PC-9821Aシリーズのノーマルモード水平同期周波数の変更*



●PC-9821Bシリーズ，PC-9801BA2,BS2,BX2,BA，BX

上記機種はアナログRGBインターフェイスのみ搭載している．640×200表示は未サポートである．

●PC-9821Ce,Cs2,Ce2

上記機種は，アナログRGBインターフェイスのみ搭載している．640×200表示は未サポートである．

●PC-9801P

PC-9801Pは本体に8階調表示のSTN白黒液晶ディスプレイを搭載している．また，拡張コネクタボックスのコネクタにオプションで提供されるCRT接続ケーブルを接続することにより，アナログRGBディスプレイを接続することができる．

●PC-9801NC，NA/C，NX/C

PC-9801NC，NA/C，NX/Cは，4096色中16色表示が可能なバックライト付きTFTカラー液晶ディスプレイを標準で搭載している(ACアダプタを使用しない場合，輝度が減少する)．また，オプションで提供されるCRTパックを装着することにより，アナログRGBディスプレイを接続することができる．

●PC-9801NS/A,NS/R,NA,NS/L,NS/T,NS/E

上記機種は本体に8階調表示のモノクロ液晶ディスプレイを搭載している．また，オプションで提供されるCRTパックを装着(NS/A,NS/R,NA，NS/T，NS/E)もしくはCRT接続ケーブルを使用(NS/L)することにより，アナログRGBディスプレイを接続することができる．

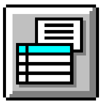
●PC-9801NL/R,NL,NS,NV,N

上記機種は本体に8階調表示のモノクロ液晶ディスプレイを搭載している．

●PC-9801LS

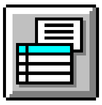
PC-9801LS2，5は本体に8階調表示(15階調表示可)のプラズマディスプレイを搭載しているが，カラー表示を想定したアプリケーションの実行を考慮し，4096色中16色モード時のカラーコードとディスプレイの表示との対応を以下のようにしている．

▼PC-9801LSのカラーコードと(PDP-16色時)表示色



なお，8色モード時のカラーコードと表示色の関係は以下の通り．

▼PC-9801LSのカラーコードと(PDP-8色時)表示色



●PC-9801T，PC-9821Tシリーズ

PC-9801T model W2，W5，W7は，8階調表示の白黒液晶ディスプレイを搭載している．

PC-9801T model S5は，8色表示が可能なSTNカラー液晶ディスプレイを搭載している．

PC-9801T model F5は，8色表示が可能なTFTカラー液晶ディスプレイを搭載している．

PC-9801T model F51，F71は，16色表示が可能なTFTカラー液晶ディスプレイを搭載している．

PC-9821T は，4096色表示が可能なTFTカラー液晶ディスプレイを搭載している．

また，CRTディスプレイへのアナログ表示を可能とするアナログRGBインターフェイスコネクタも実装している．

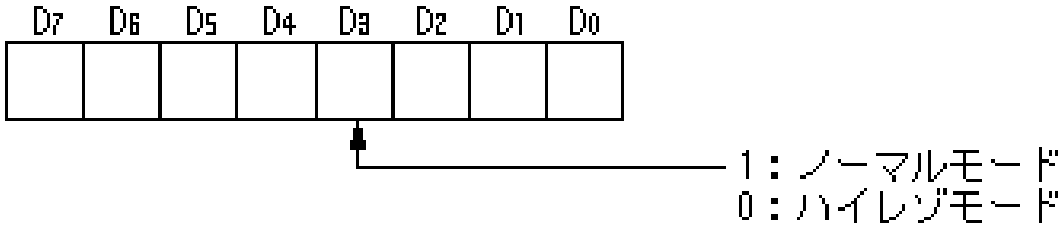
●PC-98DO$^+$

上記機種は，アナログRGBインターフェイスのみ搭載している．

■レゾリューション識別方法

参照する際にはD_3ビットのみを参照すること．

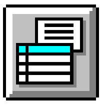
システム共通域　0000:0501H



7.2　テキスト表示

■機能概要

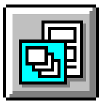
▼テキスト表示機能概要



■テキストVRAM

テキストVRAMは，CPU，GDCに対して次に示すようなメモリ空間をもっている．

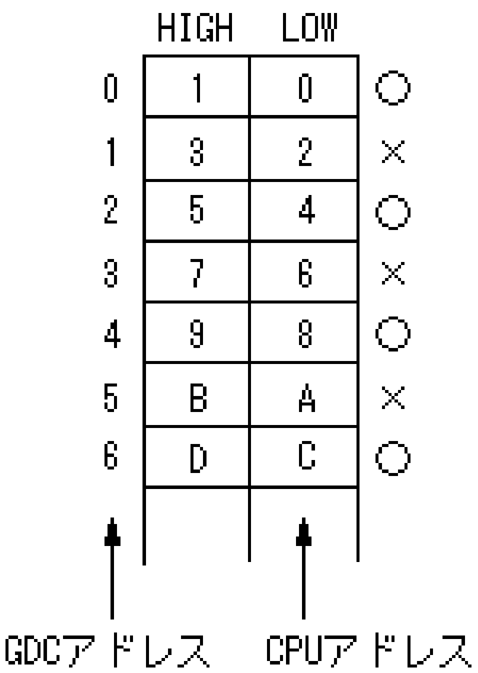
▼テキストVRAMのCPUアドレスとGDCアドレス



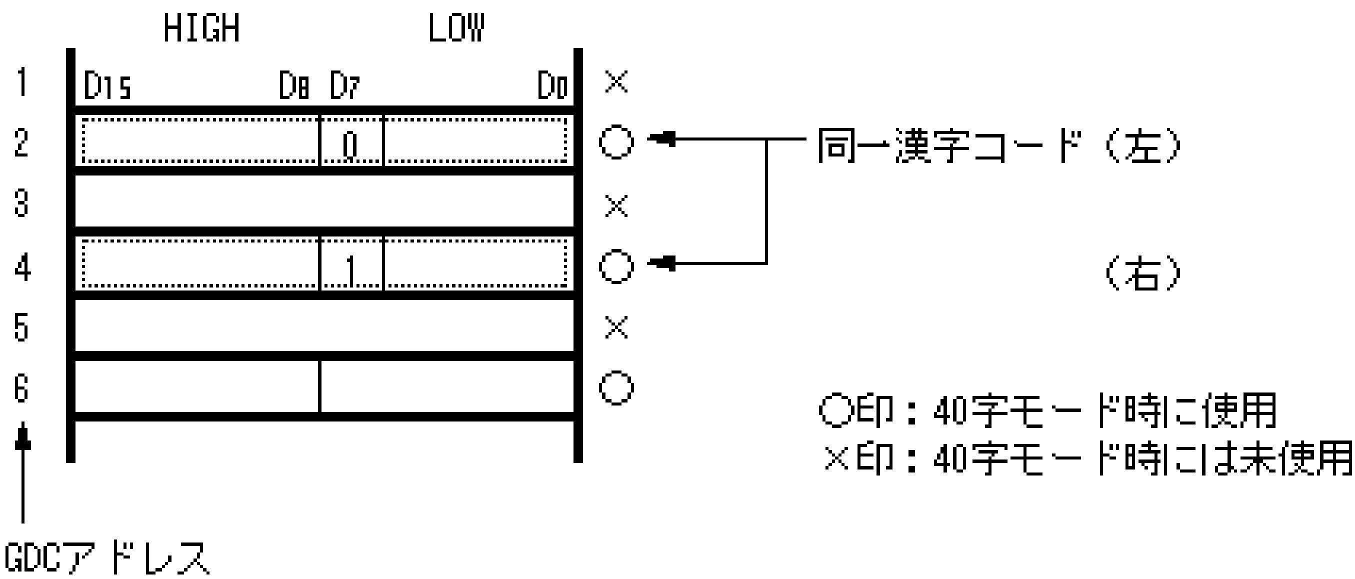
GDCとのインターフェイス(表示開始アドレス，カーソル表示位置，ライトペン位置等)はGDCアドレスで行う．
ノーマルモードにおいて，CPUがテキストVRAMをアクセスするとき必要なアクセス時間は次のようになる．

・標準CRTは平均1.8μs／バイト(またはワード)
・専用高解像度CRTは平均1.4μs／バイト(またはワード)

CPUアドレスのA4000～A7FFFの部分にメモリ等を実装することはできない．
ノーマルモードにおいて，40字表示のときには，GDCアドレスの偶数アドレスのみが表示されて奇数アドレスは無視される．



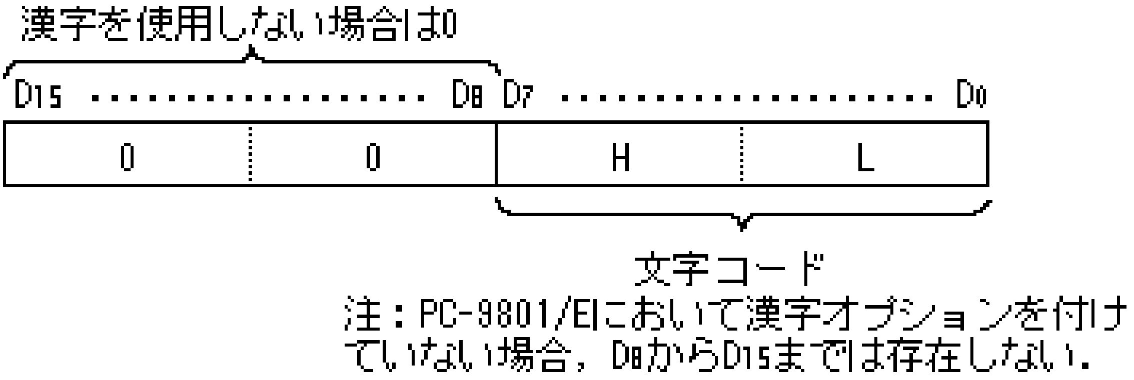
また，40字表示時の漢字コードは下記の斜線部分のように，GDCアドレスの連続する偶数アドレスに，同じコードを左右に分割して格納する．



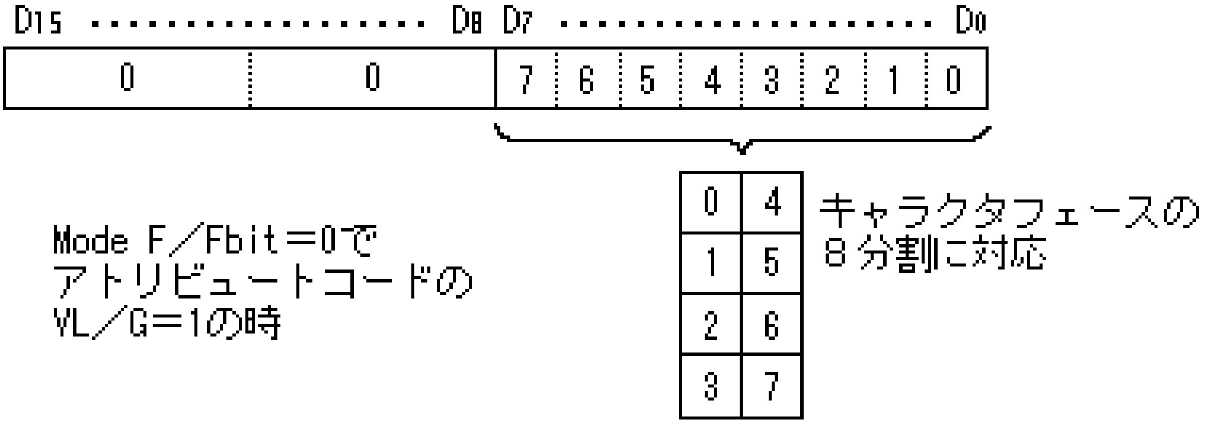
■文字コード表現

文字コードの設定は次のように行う.

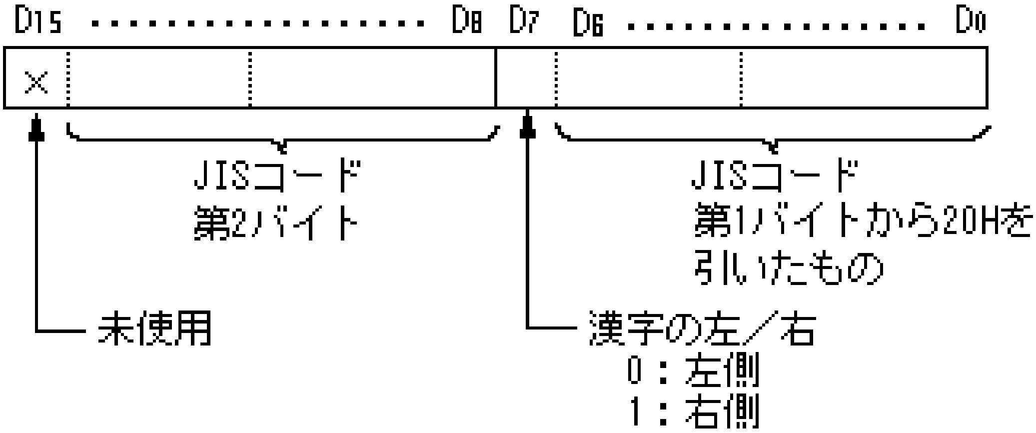
●ANK



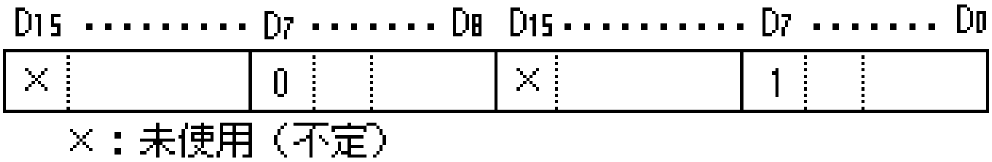
●簡易グラフ（ノーマルモードのみ）



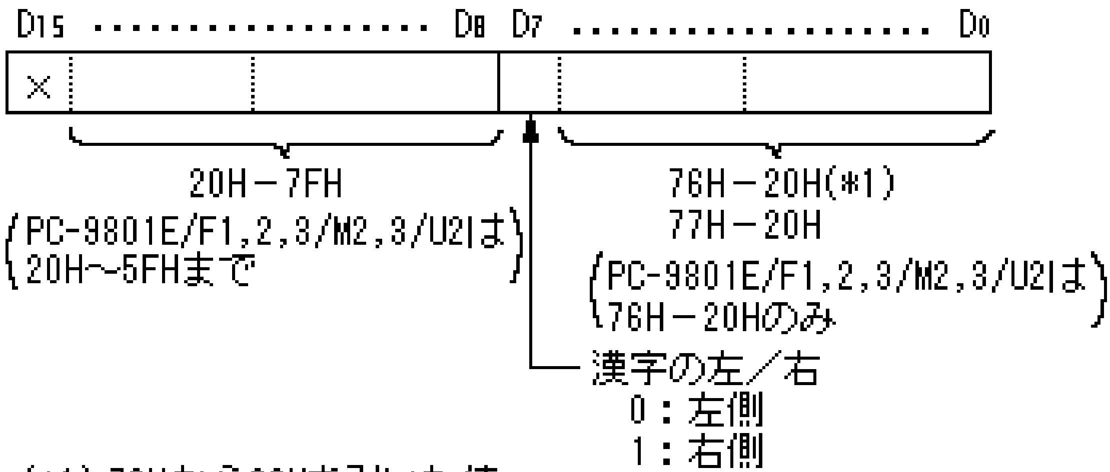
●標準漢字



上記のように漢字のVRAM上の表現は4バイトで行われる．すなわち，次のような形式である(各文字のコードについてはBASICのマニュアルを参照すること)．



●ユーザー定義文字

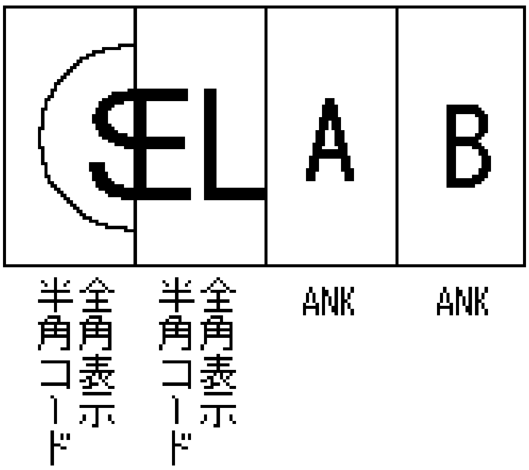


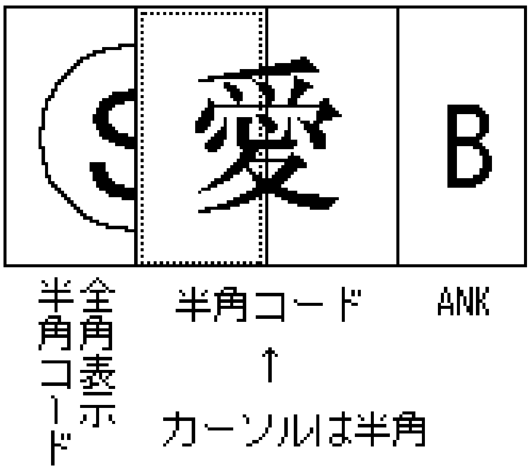
(*1) 76Hから20Hを引いた値

- 第1バイトにはJISコードより20Hを引いたコードを格納する.
- 前記の表のすべての場所に文字が対応しているわけではない．文字のないコードを指定すると，スペースが表示される.
- 2byte系全角文字の2つの連続するカラムには同一のコードを格納する.

　　D_7=0：左側
　　　=1：右側

- JIS非漢字，JIS漢字第1水準，第2水準のコード（全角コード）で，右側のコード表示には関係しない.
- その他の2byteコード（半角表示:2byte半角コード(9，10，11区)，全角表示:2byte半角コード(12，13区，拡張漢字，ユーザー定義)）ではこの限りではないが，全角表示半角コードの右側に全角コードを格納すると，全角表示半角コード文字の左半分と全角コード文字の全角が表示される.



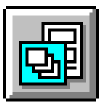


■表示文字種

●ANK

第2バイト(D_{15}～D_8)がすべてゼロの場合，次の文字が表示される.

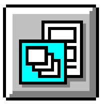
▼ANKのキャラクタコード表



●2バイト文字

第2バイトがゼロでなければ，JIS2バイトコードにより文字が表示される．

▼2バイト文字のキャラクタコード表

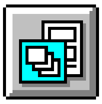


●罫線

文字列としては以下の罫線等が使用できる．

ただし，ハイレゾモード，またはノーマルモードの20行表示では，縦方向の線はつながらない．

▼罫線のキャラクタコード表



■文字構成

●ノーマルモード

▼*文字の構成(ノーマルモード:ANKと簡易グラフ)*

▼*文字の構成(ノーマルモード:漢字)*

▼*ディスプレイ(標準/高解像)の識別*

▼*ANKフォント切り換え(7×13,6×8)*

●ハイレゾモード

▼*文字の構成(ハイレゾモード)*

▼*罫線の構成(ハイレゾモード)*

■アトリビュート表現

アトリビュートは画面上の1キャラクタを修飾するための8ビットの情報である.

▼*アトリビュートビット構成*

アトリビュートは画面上のすべての文字に対して8ビットがいつでも有効であるため，その文字の属性を正確に書き込む必要がある．たとえば，アンダーラインを継続して表示する場合には，それらの文字全部についてULビット(ビット3)を1にしなければならない．またアトリビュートは各文字に対応しているので，スクロール等で文字を移動させた場合は，それと同じ移動をアトリビュートに対しても施す必要がある.

アトリビュートの機能を次の表に示す.

▼*アトリビュートビットの機能一覧*

■カーソル表示

●形　状

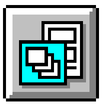
カーソルは基本的にはブリンキングブロック形式であるが，GDCに対するプログラムによって自由な形に設定することができる．シークレット領域でもカーソルは表示されて，その領域の色指定にしたがう．

注意：GDCの制約により，画面の第0行目では自由な設定ができないことがある．
ハイレゾモードでは，インタレース制御が乱れるため，カーソルブリンキングレートの設定を行ってはならない．

●漢字表示時のカーソル表示

全角文字の後半をカーソル位置にすると，後半の部分の1カラムのみにカーソル表示される．したがって漢字のときのカーソル移動は2カラムずつとする．

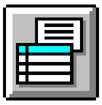
▼*全角文字上にあるカーソル形状*



7.3　グラフィック表示

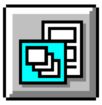
■機能概要

▼*グラフィック表示機能概要*



●CPU，GDC，メモリ，VRAMの関係

▼*CPU, GDC, メモリ, VRAMの関係*



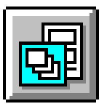
●メモリ ←→ VRAM間のビット／ドット移送上の注意

　メモリ上のビット情報をVRAM上のドット情報に書き込んだり，逆に読み出したりする方法には,

・直接CPUからアクセスする方法
・GDC経由でアクセスする方法

　の2通りがある．このときにb) の場合はa) の場合とビット-ドット間の対応が逆になる．

▼*GDC経由とCPU経由のVRAMアクセスの違い*



■グラフィックVRAM（ノーマルモード）

　ノーマルモードでのグラフィックVRAMは次に示すようなメモリ空間をもっており，モードおよびグラフィック解像度に応じてメモリの表示画面に対する割りつけ方が異なる.

▼G-VRAMのアドレスとプレーンの割り当て(ノーマルモード)

　GDC経由でデータをリード／ライトする場合には，最初に表示されるドットがLSBになる．なお，PA00，PA10，PA20，PA30とPA01，PA11，PA21，PA31(同様にPA0とPA1)との切り替えはI/Oポートアドレス0A4H(表示時)，0A6H(描画時)にOUT(出力)することによって行う．また，200本モードのP.Bについても同様である.「7.4　I/Oアドレスと命令　■グラフィック制御命令」参照のこと.

●画面モードとハードウェアの関係

　各画面モード，使用CRTに応じて，ハードウェア各部を次のように設定する必要がある.

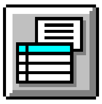
▼画面モードとCRTの組み合せによるH/Wの設定

●画面合成コード

　画面合成に関係する表示プレーンのドットがオン(1)である場合に，指定されるパレットレジスタナンバの内容(値)をオール1(7またはF)もしくは緑(4)にし，他をすべて0(黒)にしたとき，画面合成される．
　この表は(PA00，PA10，PA20)，または(PA01，PA11，PA21)の合成方法を示している．また，PB系についても同様である．
　画面合成に関係するプレーンを○印，関係しないプレーンを×印で示す．

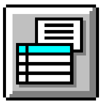
▼8色モード

▼画面合成 表示プレーンとパレットレジスタの値(8色モード)



▼16色モード

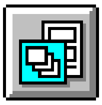
▼画面合成 表示プレーンとパレットレジスタの値(16色モード)



■グラフィックVRAM（ハイレゾモード）

ハイレゾモードでは，グラフィックVRAMは1組であり，解像度も一定なのでメモリの割りつけは常に一定である.

▼*G-VRAMのアドレスとプレーンの割り当て(ハイレゾモード)*



4プレーンのメモリは同一のアドレスに割りつけられており，CPUがREAD／WRITEするプレーンの選択は，I/Oポートアドレス0A4Hのグラフィックチャージャのモードレジスタによって行う.

7.4　I/Oアドレスと命令

■テキスト表示制御命令

テキスト制御用のGDCであるGDC(マスタ)μPD7220および各制御回路は，次表に示す命令によって制御される．なお，アドレス6CHのレジスタはノーマルモードのみ有効であり，アドレス6AHのレジスタは，ハイレゾモードでも一部有効である．

▼*テキスト表示関係(μPD7220)のI/Oアドレスと命令一覧*

●ライトモードレジスタ（2）

▼*テキスト表示用(μPD7220)ライトモードレジスタ*

●Mode F/F

ハイレゾモード時は，Mode F/Fの5，6，7のみ有効.

▼*テキスト表示用(μPD7220)Mode F/F詳細*

●不揮発性メモリの使い方（MODE F/Fの使い方）

ハイレゾモード時，不揮発性メモリのアドレスはE3FE2H〜E3FFFHとなる．

▼書き込み方法

```
        MOV AL,0DH
        OUT 68H,AL  ………………… 不揮発性メモリを書き込み許可にする.
        MOV AX,0A000H
        MOV DS,AX
        MOV BX,3FE2H
        MOV BYTE PTR[BX],48H … SSW1(A3FE2)←48H
        MOV BX,3FE6H
        MOV BYTE PTR[BX],05H … SSW2(A3FE6)←05H
        MOV CX,6
VOLTM:  ADD BX,4
        MOV BYTE PTR[BX],00  … SSW3(A3FEA)〜SSW7(A3FFF)までを
        LOOP VOLTM              すべて0にする.
        MOV AL,0CH
        OUT 68H,AL  ………………… 不揮発性メモリを書き込み不可にする.
```

▼読み出し方法

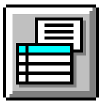
```
        MOV AX,0A000H
        MOV DS,AX
        MOV BX,3FEAE
        MOV DL,[BX]  ………………… DL←(A3FEAH)
        AND DL,07H   ………………… 指定メモリサイズのチェックを行う
```

■ラインカウンタ制御命令

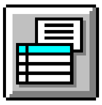
ラインカウンタ制御回路は，CGラインカウンタ出力，アンダーラインのタイミング出力，スムーススクロール機能を実現するためのアドレス加算回路へのタイミング出力等，CRTの垂直方向の制御信号を出力する．

ラインカウンタ制御回路はライトだけが可能なレジスタをもっていて，次の表に示す命令によって制御する．

▼*ラインカウンタのI/Oアドレスと命令一覧*



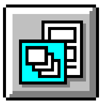
▼*ラインカウンタ　ディスプレイと行数によるPL，BL，CL設定値*



●ラインカウンタ設定値の例（ノーマルモード）

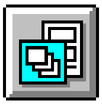
PL，BL，CLの設定値

▼*ラインカウンタ設定例(PL，BL，CL)*



SUR，SDR，SSLの設定値

▼*ラインカウンタ設定例(SUR，SDR，SSL)*



■スムーススクロール制御（ノーマルモードのみ）

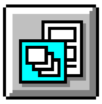
　スムーススクロールはおもにラインカウンタ制御回路によって実現される．ソフトウェアは基本的にはSUR，SDRをセットし，1画面ごとのタイミングでSSLを増減することによりスムーススクロールアップ，ダウンさせることができる．

　次にそのハードウェアについて概説する．

　スクロールエリアではCGへのラインカウンタ出力はSSLだけ加算されて出力される．ただし，ラインカウンタ値を変えただけでは下図の①の部分では，“A”の上の部分が表示されるだけであるので，①の部分に限り，画面メモリの80字(1行)先のコードが，CGに与えられる．制御回路からは①の部分であることの信号が出力され，外付の加算回路により画面メモリへのアドバイスに80が加算される．

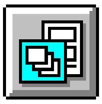
　したがってスクロールエリアの終わりでは必ず，GDCのSADが再セットされていなければならない(そうでなければ，下辺の次の行がスクロールさせたときに表示される)．また，スクロールエリアは画面メモリの連続した部分に設定しなければならない(スクロールエリア内でSADはセットできない)．

▼*スムーススクロールのスクロールエリア*



●スムーススクロール制御フロー概要

▼*スムーススクロール制御のフロー*



■グラフィック制御命令（ノーマルモード）

　グラフィック制御用のGDCであるGDC（スレーブ）μPD7220および各制御回路は，次表に示す命令によって制御される．

▼グラフィック表示用のI/Oアドレスと命令一覧（ノーマルモード）

●モードレジスタ

▼グラフィック表示用（μPD7220）モードレジスタ

●パレットレジスタ

▼グラフィック表示用（μPD7220）パレットレジスタ

　AA，AC，AEはリードすると上位4ビットが下位4ビットにコピーされる．
　ディスプレイの選択は，前述したようにシステムポートBのデータビット3の設定によって行う．

▼ディスプレイ（標準/高解像）の識別

■グラフィック制御命令（ハイレゾモード）

グラフィック制御用のGDCであるGDC(スレーブ) μPD7220および各制御回路は，次表に示す命令によって制御される．なお，アドレスA4H，A6Hは，グラフィックチャージャ(GRCG)のレジスタである．

▼*グラフィック表示用のI/Oアドレスと命令一覧(ハイレゾモード)*

▼*グラフィック表示用ポート(ハイレゾモード)の注意事項*

■グラフィックチャージャ制御命令

グラフィックチャージャ(GRCG)はPC-9801，E，F1，F2，F3，M2，M3では使用不可(PC-9801U2ではオプション)．

GRCGは，内部にライトだけが可能なレジスタを2つ持つ．

▼*GRCGのI/Oアドレスと命令一覧*

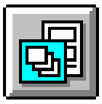
▼*GRCGの命令詳細*

・GRCG動作中は，CPUにWAITがかかり，モードレジスタの変更が不可となる．
・GRCG動作中は，バスが占有されるためDMA転送レートが低下する．原則としてDMAとGRCGは同時に使用しないこと(たとえば，固定ディスクのDMA転送などと，GRCGに対するストリング命令によるアクセスは同時に行わないようにする必要がある)．

●モード

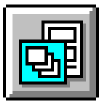
・TDWモード
VRAMに対してCPUがライトすると，CPUのライトデータは無視され，タイルレジスタの内容が各プレーンにライトされる．

▼*TDWモード*



・TCRモード
CGモード設定後，当該アドレスをCPUがリードすると，各プレーンとタイルレジスタの一致をとり，すべてのプレーンで一致のとれたビットを1にしてCPUにリードデータとして出力する．

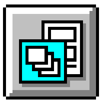
▼*TCRモード*



・RMWモード

RMWモード設定後，CPUがVRAMにライトすると，ライトデータの1のビットはタイルレジスタの内容がライトされ，0のビットは元のデータが残される．

▼*RMWモード*



■EGC

EGCは，GRCGに次の機能が追加される(EGC搭載機種については，「第1部　システム概要　1.3　機種別仕様」を参照のこと)．

- ・GRCGとの互換モードあり(ただし，GDCからも使用可能)．
- ・4面のVRAMをハード的に同時制御可能.
- ・ラスタオペレーション可能.
- ・VRAM内のデータ移動のため，ビット単位のシフト機能を持つ.

EGCは，CPUとVRAMの間に介在し，CPUが読み込み・書き出しを行う際のデータを捉え，データの加工を行うものである．EGCを機能させるためには，EGCのレジスタをセットした後，CPUに"MOVS"などの命令を実行させる．するとCPUが読み込み動作を行ったときにVRAMから送られてくるデータをEGCが取り込み，次にCPUが書き出し動作を行う際に，EGCは書き出しの対象となったVRAMからデータの読み出しを行い，以前からVRAMに有ったデータとCPUが書き込むデータ(およびEGC内部のレジスタ内のデータ)との間でラスタオペレーション(ビットパターン間での演算:以後ROPと記述)を行い，その結果をVRAMに書き出す.

実際の動作では，動作の対象となるプレーンを指定する．指定された色に対応するビットだけを読み出す，ROPの対象となるデータを切り替える，EGC内部のレジスタをシフトさせる，などの指定が可能であり，組み合わせによって様々な動作が可能である.

●モード切り替え

　後述の拡張モードレジスタのExビットが0のとき，従来のGRCGと互換となる．電源ONおよびリセット時も互換モードとなる．

▼EGCのI/Oアドレスと命令一覧

　各ビット仕様は従来と同様.
　RMWモード時は，メモリリードを禁止する．

●拡張モード

　Exビットが“1”の時，4面までのVRAMを制御できる拡張モードとなる．この時，アドレス7CHのCGmodeは1でなければならない．

▼EGCを拡張モードへ切り換えるポート

　Exビットは，mode F/F(アドレス6AH)においてReg Write Enable中でなければ変更できない．またモード切り替えは，GDC描画中に行ってはならない．
　以下にNormal，互換，拡張の各モードでのCGモードおよびExビットの状態を示す．

▼Normal，互換，拡張モードでのCGモードとExビット

■CGウィンドウ

CGウィンドウは，メモリ空間の一部に割り当てられた窓であり，この窓を通して，文字フォントのREAD／WRITEを実行することができる．CGウィンドウ搭載機種については，「第1部　システム概要　1.3　機種別仕様」を参照のこと．

ウィンドウに割り当てる文字は，次のI/Oポートに出力する．

▼CGウィンドウ制御ポート

●ノーマルモード時

▼CGウィンドウのフォント格納パターン(全角文字)

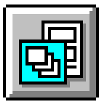
▼CGウィンドウのフォント格納パターン(一部全角文字)

▼CGウィンドウのフォント格納パターン(半角文字, 88モードANK)

▼CGウィンドウのフォント格納パターン(80モードANK)

●ハイレゾモード時

▼*CGウィンドウのフォント格納パターン(ハイレゾ全角文字)*



注意：・CGウィンドウは，0A4000Hから0A4FFFH(ハイレゾモード時，0E4000Hから0E4FFFH)までの空間に割り当てられているが，0A4020H(同0E480H)以上のアドレスは同じパターンの繰り返しとなる．
・CGウィンドウに対してDMA転送してはならない．
・前記コードはテキストVRAMに格納するコードと同一である．
・ユーザー定義文字にフォントを登録する場合も，前記ポートに7620H-2000Hから765FH-2000Hをセットした後，メモリライトを行う．
・CGのアクセスは次のライトオペレーションにより2つのモードがある．

命 令	I/O アドレス	R/W
WRITE mode F/F	68H	W

WRITE mode F/F	DATA							
	D7	D6	D5	D4	D3	D2	D1	D0
ビットマップモード	0	0	0	0	1	0	1	1
コードアクセスモード	0	0	0	0	1	0	1	0

モード	テキスト表示	CGウィンドウアクセス
ビットマップ	無	随時
コードアクセス	有	GDC VSNC中のみ

ただし，WRITE 1st byte code，2nd byte codeはモードにかかわらず随時行える．

VSYNC=1は12.5ms中，152μsである．

また，ANK CGの読み出しは，モードにかかわらずVSYNC中のみ可能．

- CGウィンドウのメモリアクセスは2waitである．
- コードアクセスモードでフォントの読み取りがVSYNC中で終わらないときは，一時的にビットマップモードにし，表示開始までにコードアクセスモードに戻すのはかまわない．表示開始はVSYNCの立上がりから395μsである．

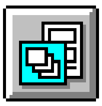
■キャラクタジェネレータ制御命令（ノーマルモードのみ）

漢字キャラクタジェネレータ(KCG)，ANKキャラクタジェネレータ(ANK-CG)を制御する命令を示す.

命　令	I/O ポートアドレス	R/W	D7	D6	D5	D4	D3	D2	D1	D0	備考
ライト文字コード第2バイト	A1	W	← 文字コード第2バイト →								
ライト文字コード第1バイト	A3	W	← 文字コード第1バイト →								
ライトラインカウンタ	A5	W	0	0	L/R	RC4	RC3	RC2	RC1	RC0	(*1)
リード文字パターン	A9	R	CGリードパターン ← 左　右 →								
ライト文字パターン	A9	W	CGライトパターン ← 左　右 →								

(*1) L/Rは全角漢字左（1），右（2）を指定する．
RC0～RC4はキャラクタパターンの上から何ラインをか2進数で指定する．ただし，CGのパターンは16ライン固定なのでRC4は0としておく（未定義でよい）．

▼*リードライトする文字パターン*



●漢字コードアクセスモード

CGおよびCGカウントレジスタ(CGをCPUがアクセスするときにアドレスをセットしておくレジスタ)のアクセス方式の切り替えは，漢字コードアクセスモードの選択によって行う.

・ビットマップの選択 …… MOV AL，0BH
　　　　　　　　　　　　　OUT 68H，AL
・コードアクセスの選択 … MOV AL，0AH
　　　　　　　　　　　　　OUT 68H，AL

ビットマップモートではCG，CGカウントレジスタのアクセスはいつでもよい.

コードアクセスモードはCG，CGカウントレジスタのアクセスはGDCのVSYNC=1中に行うことが必要である.

ただし，VSYNC=1であることを検出しても，ソフトウェアがCGをアクセスしたときはすでにVSYNC=0となっている可能性がある．これを避けるためにはVSYNC=0直後のVSYNC=1を検出するか，CRTVの割り込みを利用する．VSYNC=1の時間は最小190μsである.

ANK-CGのアクセスは，モードにかかわらずVSYNC中とする.

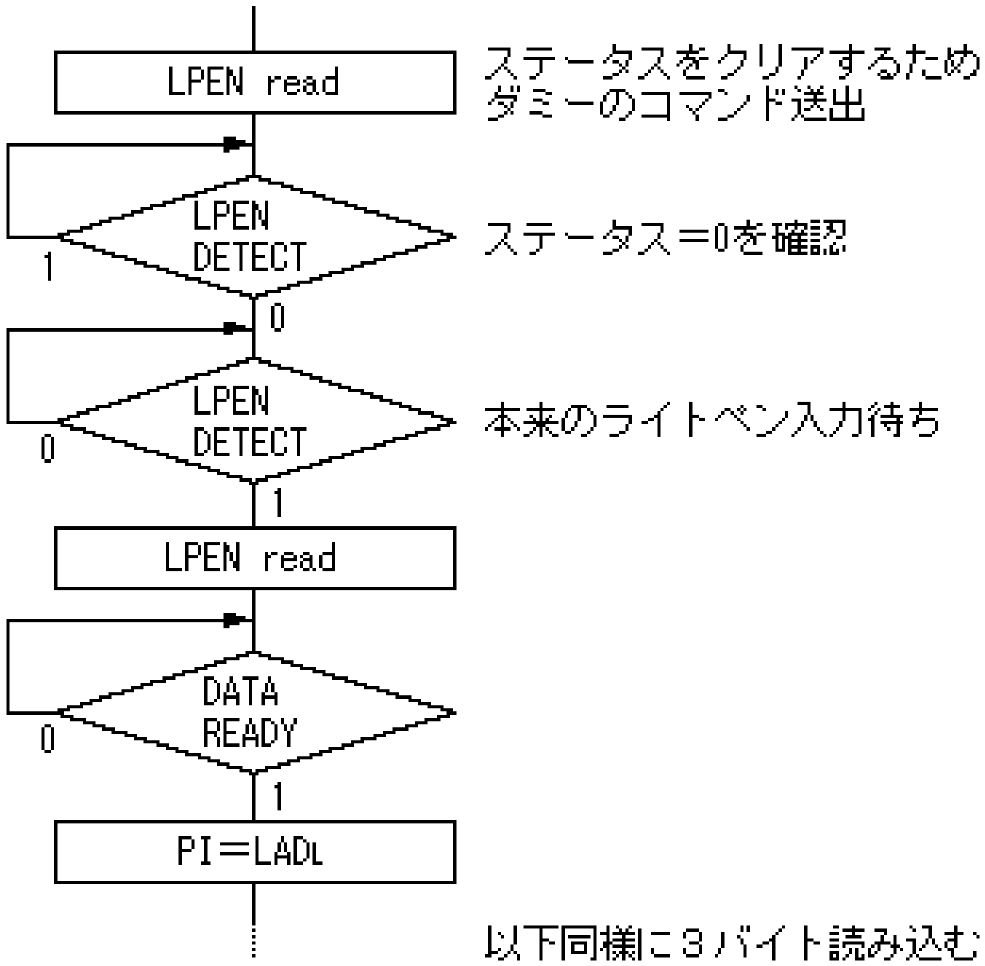
●漢字ROMボードの有無の検出

画面メモリの第2バイトに"00"と"FF"の両極性が読み書きできるか否かにより判定できる.

■ライトペン（ノーマルモードのみ）

ライトペンはモノクロ出力を持つ機種でのみ使用可能である.

・ライトペンは40／80字モードにかかわらず，GDC表示アドレスで報告される.
40字モード時は1字にGDCの2つの表示アドレスが対応しているので，そのどちらかが報告される．したがってソフトウェアではアドレスの最下位ビットを無視することにより，文字との対応をとる.
・ライトペンの検出アドレスは，検出部でのリニアな遅延および内部処理でのデジタルな遅延のため，実際の値より4文字以上大きな値をとるので，ソフトウェアで補正する必要がある.
PC-9800シリーズでは-6で処理している.
・ライトペンデータの読み込みは次の様なフローで行う.



■スーパーインポーズ（ノーマルモードのみ）

スーパーインポーズ機能は，PC-9801，E，F1，F2，F3，M2，M3以外の機種のうち，デジタルRGB出力を持つ機種でのみ使用可能(オプション).

本体のディップスイッチSW1のビット2をONにすることにより，RGB出力コネクタ(デジタル)のDOT CLOCK端子が入力端子となる．スーパーインポーズボードは，リセット時にこの端子の信号によってスーパーインポーズを行うか否かを判定する．

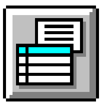
CLOCK 端子	スーパーインポーズモード
出力（DOT CLOCK）	スーパーインポーズを行わない．
入力（ボードから見て常に1）	スーパーインポーズを行う．

■プラズマディスプレイ（ノーマルモードのみ）

プラズマディスプレイは，PC-9801，E，F1，F2，F3，M2，M3以外の機種のうち，デジタルRGB出力を持つものでのみ使用可能(オプション).

プラズマディスプレイ使用時は，CLOCKとのスキューを保障したRGB信号を出力する．そのために，プラズマディスプレイ使用時は，本体のディップスイッチSW1のビット3をONにしなければならない．本体は次に示すポートにより，SW1のビット3をセンスする．

▼ *プラズマディスプレイ接続の識別*



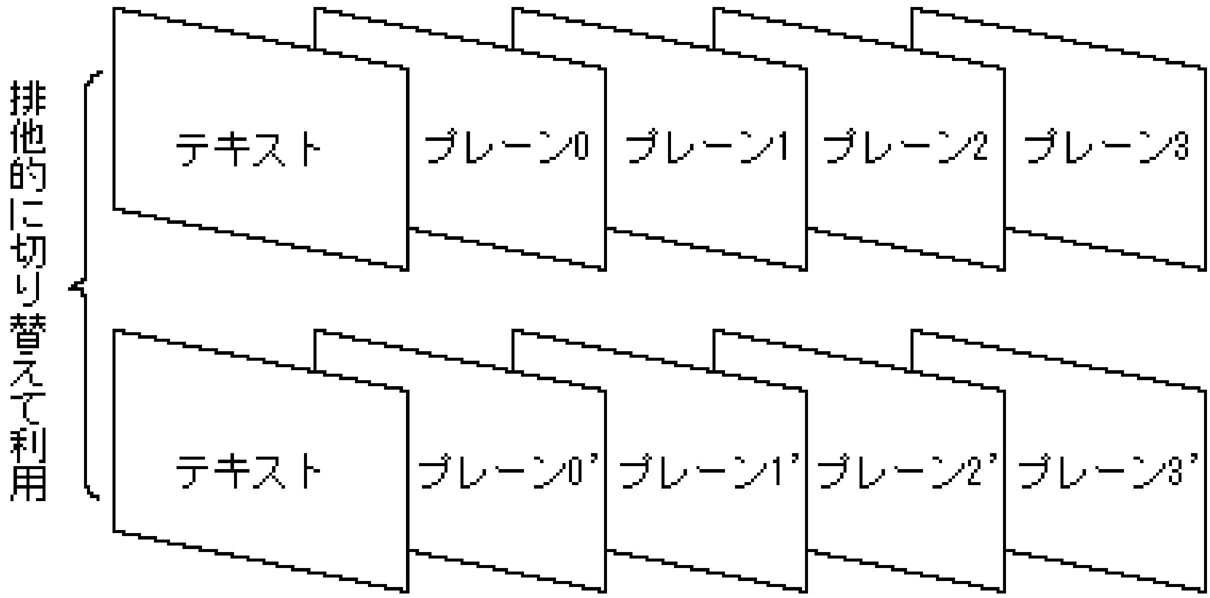
7.5　256色モード

■機能概要

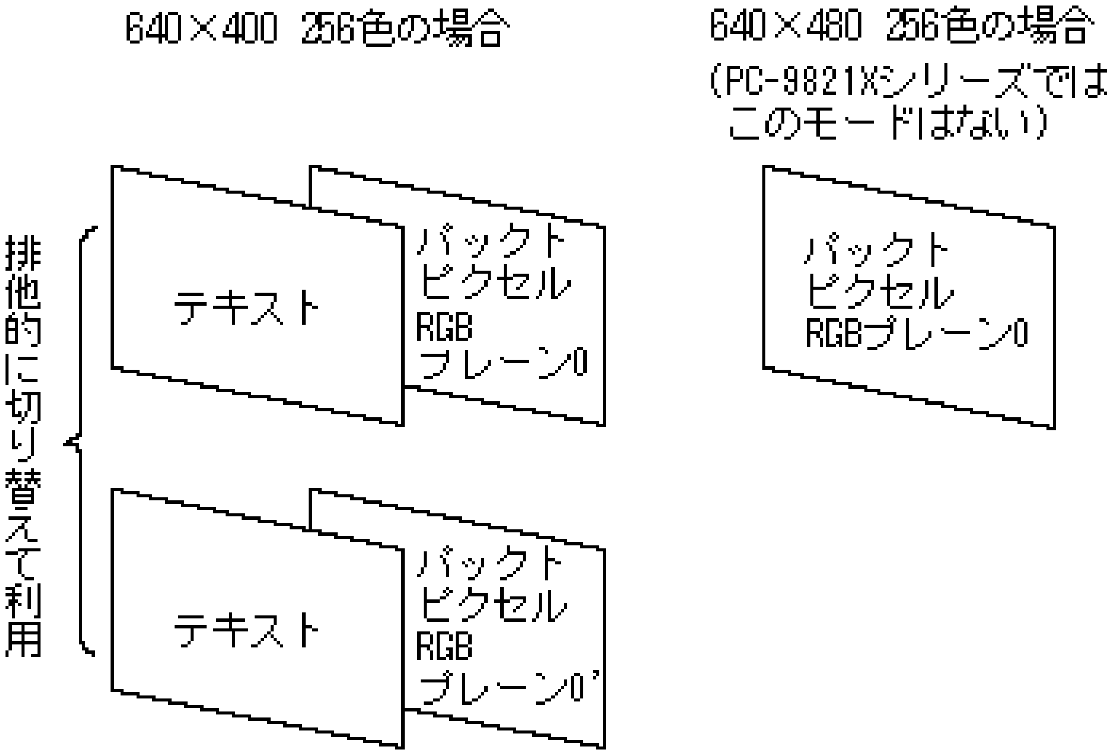
PC-9821Aシリーズ,Xシリーズ，98MULTi，PC-9821Np,Ne,Ns,Esでは16色モードと256色モードの2つのCRTモードを持つ.

256色モードでは16色モードのグラフィックとは排他的に512Kバイトの拡張グラフィックVRAMを搭載し，256色表示機能を実現している.

●16色表示時



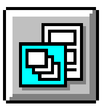
●256色表示時



■256色表示

PC-9821Aシリーズ,Xシリーズ，98MULTi,PC-9821Np,Ne,Ns,EsはPC-9800シリーズ共通の表示画面(テキスト，グラフィック)および，256色表示可能な拡張グラフィック画面を持っている.

▼*パックドピクセルモード時のG-VRAMの利用*



●パレット

拡張グラフィック用のパレットは表示画面に対し，256個存在する.

1677万色中256色同時発色8bitパレット×1×256

第8章

フロッピーディスク

8.1　1MBフロッピーディスク

■概　要

1MBフロッピーディスクインターフェイスは，ディスクドライブを4台まで制御することができる．制御はμPD765Aフロッピーディスクコントローラ(FDC)によって行われている．

データ転送はDMAによって行われ，フロッピーディスクに対するデータセット／データ読み取りはDMAコントローラμPD8237によって行われる(ノーマルモード:チャネル#2，ハイレゾモード:チャネル#1)．またFDCは，READ DATAグループ，WRITE DATAグループのコマンドの処理が終了すると，CPUに対して割り込み(INT 42H)を発生し，リザルトステータスおよびパラメータの読み取りを要求する．

1MBフロッピーディスクインターフェイスは，PC-9801，M2，M3では本体に標準実装されているが，PC-9801E，F1，F2，M3，U2，VF2ではオプションの拡張ボードの(PC-9801-15)によってサポートされる．また，その他の機種では，1MB／640KB両用インターフェイスが実装されているため，PC-9801-15は基本的には不要である．

拡張ボード上には，IPLローダおよび基本入出力プログラム用ROMが実装されており，ROMアドレスおよび割り込みレベルをディップスイッチによって決定するようになっている．ただし，ディップスイッチの設定はシステム固定されているものであり，むやみに変更すべきものではない．なお，ボード上にはROMの動作を禁止

するためのジャンパスイッチも搭載されている．

　PC-9801-15は，回路の構成上，μPD70116CPUの10MHzモードでは動作不可能である．また，1MB／640KB両用のインターフェイスが実装されている機種にPC-9801-15を実装する場合には，本体のディップスイッチ3-1を固定モードにし，スイッチ3-2を640KBモードにする必要がある．PC-9801E，F，U，VF，VM0，VM2，VM4，UV，CV，PC-98XA以外の機種では，拡張スロットにDMA#2の制御信号が出ていないため，PC-9801-15は使用不可能である．

■I/Oアドレスと命令

▼*1MB FDD I/FのI/Oアドレスと命令一覧*

■レジスタの説明

●ライトコントロールレジスタ

・D_7ビット:RST … Reset

μPD765AのRESET端子の入力信号となるレジスタであり，μPD765Aを初期化するのに使用する．初期化はμPD765Aへのコマンド，パラメータの転送シーケンスやリザルトステータス転送シーケンスが乱れた時等に使用することができる．なお，初期化は電源投入直後およびRESETスイッチ押下時にハードウェアで行われる．

・D_6ビット:FRY … Forced Ready

μPD765AのRDY端子の入力信号となるレジスタであり，ディスクドライブのRDY信号との論理和である．このビットはドライブの接続状態，ドライブの電源投入状態をチェックするために使用される．

ディスクドライブとのインターフェイスには，ドライブが接続されているか否か，電源が投入されているか否かの上位を直接示す信号線は無い．そこでドライブにリキャリブレート動作をさせてTrack00信号が返って来たら，そのドライブは接続かつ電源投入状態であると判定する(ドライブはディスクが挿入されていなくてもリキャリブレート動作を行う)．この際，μPD765AはRDY端子がOFFであるとリキャリブレートコマンドを実行しない．そこでFRYビットによって強制的にRDY端子をONにすることにより，リキャリブレートコマンドを実行させることができる．

なお通常のシークや読み出し／書き込みコマンド実行時はFRYビットはOFFにしておくこと．さもないとNot Readyを検出できなくなる．

・D_4ビットDMAE … DMA Enable

DMAチャネルを使ってデータ転送を行う時，DMAコントローラからのDRQ信号，DACK信号を許可するフリップフロップである．DMA使用時のみONにし，使用しないときはオフとすること．

●リードスイッチ／シグナル

・D_7，D_6ビット:FINT1，FINT0

1MBフロッピーディスクインターフェイス基板に搭載されているディップスイッチSW1のS_7，S_6ビットの状態を読み取る．システム既定値は，FINT1=0(ON)，FINT0=1(OFF)となる．

・D_5ビット:DMACH

同上のディップスイッチSW1のS3ビットの状態を読み取る．システム既定値は0(ON)となる．

8.2　640KBフロッピーディスク

■概　要

640KBフロッピーディスクインターフェイスは，ディスクドライブを4台まで制御することができる．制御はμPD765Aフロッピーディスクコントローラ(FDC)によって行われている．

データ転送はDMAによって行われ，フロッピーディスクに対するデータセット／データ読み取りはDMAコントローラμPD8237によって行われる(PC-98XAのみチャネル#2，その他はチャネル#3)．またFDCは，READ DATAグループ，WRITE DATAグループのコマンド処理が終了すると，CPUに対して割り込み(INT 41H)を発生し，リザルトステータスおよびパラメータの読み取りを要求する．640KBフロッピーディスクインターフェイスは，PC-9801F1，F2，F3，U2，VF2では本体に標準実装されているが，その他の機種ではオプションの拡張ボード(PC-9801-09，PC-9801のみPC-9801-08)によってサポートされる(98NOTEシリーズでは，640KBフロッピーディスクインターフェイスはサポートされない)．

拡張ボード上には，IPLローダおよび基本入出力プログラム用ROMが実装されており，ROMアドレスおよび割り込みレベルをディップスイッチによって決定するようになっている．ただし，ディップスイッチの設定はシステムで固定されているものであり，むやみに変更すべきものではない．なお，ボード上にはROMの動作を禁止するためのジャンパスイッチも搭載されている．

PC-9801-09は，回路の構成上，μPD70116CPUの10MHzモード，μPD70136Aの16MHzモードでは動作不可能である．また，1MB／640KB両用インターフェイスが実装されている機種にPC-9801-09を実装する場合には，本体のディップスイッチ3-1を固定モードにし，スイッチ3-2を1MBモードにしたうえ，ボード上のジャンパスイッチによりボード上ROMの動作を禁止する必要がある．

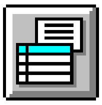
PC-9801-09をPC-9801DA,DS,DX,FA,FS,FX,US,98MATE,98MULTiの拡張スロットに実装する場合，本体内蔵ドライブを1MBフロッピーディスクに固定する他に，

CPUをμPD70116 8MHzのモードに指定し，DMAクロックを互換モードにする必要がある．よって，μPD70116 8MHz相当の動作モードを持たない機種では利用できない．

注意：640KBフロッピーディスクインターフェイスのボード上にはディップスイッチがあり，DMAチャネルおよび割り込みレベルの変更が可能だが，PC-98XAでは，640KBフロッピーディスクインターフェイスに専用スロットを用意することによりDMAチャネル2を使用している．ディップスイッチはチャネル3の設定のままで使用すること．

■I/Oアドレスと命令

▼*640KB FDD I/FのI/Oアドレスと命令一覧*



■レジスタの説明

●ライトコントロールレジスタ

・D_7ビット:RST … Reset

μPD765AのRESET端子の入力信号となるレジスタであり，μPD765Aを初期化するのに使用する．初期化はμPD765Aへのコマンド，パラメータの転送シーケンスやリザルトステータス転送シーケンスが乱れた時等に使用することができる．なお，初期化は電源投入直後およびRESETスイッチ押下時にハードウェアで行われる．

・D_6ビット:FRY … Forced Ready(PC-9801U2のみ)

μPD765AのRDY端子の入力信号となるレジスタであり，ディスクドライブのRDY信号との論理和であるる．このビットはディスクの接続状態，ディスクの電源投入状態をチェックするのに使用される．

ディスクドライブとのインターフェイスには，ディスクが接続されているか否か，電源が投入されているか否かの状態を直接示す信号線は無い．そこでディスクにリキャリブレート動作をさせてTrack00信号が返ってきたら，そのディスクは接続かつ電源投入状態であると判断する(ドライブは媒体が挿入されていなくてもリキャリブレート動作を行う)．この際，μPD765AはRDY端子がOFFであるとリキャリブレートコマンドを実行しない．そこでFRYビットにより強制的にRDY端子をONにすることにより，リキャリブレートコマンドを実行させることができる．

なお，通常のシークや読み出し／書き込みコマンド実行時はFRYビットはOFFにしておくこと．さもないとNot Readyは検出できなくなる．

・D_5ビット:AIE … Attention Interrupt Enable(PC-9801U2のみ)

アテンションインタラプトを許可するビットである.

ただし，実際の動作はAIE=1の時　FRYのセット，リセットを可にし，

AIE=0の時　FRYのセット，リセットを無効にする.

F A R Y	A I E	動作
0	0	FRYは前の状態のまま
1	0	FRYは前の状態のまま
0	1	FRY=0にリセット
1	1	FRY=1にセット

・D_4ビット:DMAE … DMA Enable

DMAチャネル#2または#3を使ってデータ転送を行う時，DMAコントローラからのDRQ信号，DACK信号を許可するフリップフロップである．DMA使用時のみONにし，使用しないときはOFFとすること.

・D_3ビット:MTON … MOTOR ON

ディスクドライブのMOTOR ON端子の入力信号を保持する.

本FDCボードで制御されるすべてのディスクドライブのモータを同時にON／OFFするのに使用する.

・D_2ビット:TMSK … Timer Interrupt Mask

FDCからのタイマ割り込みをマスクするためのレジスタであり，本ビットを“0”にすることにより，FDCからのタイマ割り込みはマスクされる.

パワーON直後は“0”であり，タイマ未使用時は“0”にしておくこと.

このビットを“1”にしてからタイマをトリガすると，タイムアウト以前に割り込み信号が1回出るので注意すること.

・D_0ビット:TTRG … Timer Trigger

VFOのTRIG IN端子の入力信号であり，ディスクドライブのモータON／OFF制御の時間設定用タイマのトリガとして使用する．前記TMSKビットが“1”で，かつこのビットを“1”にすると，約100ms後，本ボード上のスイッチによって設定された割り込み信号(この場合はIR10)が“1”になる.

このタイマ機能は，トリガ入力後100ms以内に再びトリガを入力すれば，後のトリガが有効になるリトリガ機能を持つ.

ディスクドライブのモータをOFFにするためには，前記MTONビットを“0”にすればよい．次にモータON／OFF制御の具体例を示す.

▼*640KB FDD スピンドルモータOFF処理フロー*

▼*640KB FDD スピンドルモータON処理フロー*

▼*640KB FDD スピンドルモータ制御のタイミングチャート*

●リードスイッチ／シグナル

・D_7，D_6ビット:FINT1，FINT0

640KBフロッピーディスクインターフェイス基板に搭載されているディップスイッチSW1のS_7，S_6ビット(割り込みレベル選択スイッチ)の状態を読み取る．システム既定値は，FINT1=0，FINT0=1(INT4=IR10選択)となる．

・D_5ビット:DMACH

同上ディップスイッチSW1のS_3ビットの状態を読み取る．システム既定値は1(DMAチャネル3選択)となる．

・D_4ビット:RDY

フロッピーディスクドライブのRDY端子の状態を読み取る．

フロッピーディスクドライブとのインターフェイスには，ドライブが接続されているか否か，電源が投入されているか否かの状態を示す信号線はない．そこでドライブにリキャリブレート動作をさせて，Track00信号が返って来たら，そのドライブは接続かつ電源投入状態であると判定する(ドライブはディスクが挿入されていなくてもリキャリブレート動作を行う)．この際，μPD765AはRDY端子がOFFであるとリキャリブレートコマンドを実行しない．そこで，640KBフロッピーディスクインターフェイスでは(PC-9801U2を除き)μPD765AのRDY端子は“1”に固定してある．このビットは，通常のシークや読み出し／書き込みコマンドを実行する場合にディスクドライブのReadyをチェックするためのものである．

デバイス接続状態，デバイス電源ON／OFF状態，マウント状態のチェック方法の例を次図に示す．

▼*640KB FDD デバイス接続状況，媒体の挿入状況の認識処理フロー*

8.3　1MB／640KB両用フロッピーディスク

■概　要

1MB／640KB両用フロッピーディスクインターフェイスは，PC-9801VM0，VM2，VM4，UV2以降の本体に標準実装されるもので，外付けユニット，オプションなどではサポートされていない．

このインターフェイスは，内蔵するディスクドライブを2台と外付けの1MBディスクドライブ2台(内蔵ドライブの無いモデルの場合，外付けのドライブを4台まで)を制御することができる．ただし，1MB／640KB両用インターフェイスとしての機能は，内蔵ドライブの2台に対してのみに限られる．

ただし，PC-9821Ap2,As2,Anでは外部フロッピーディスクドライブを増設する場合には，1MBフロッピーディスクインターフェイスPC-9821A2-E02を，PC-9801BA,BX,BA2,BS2,BX2,PC-9821Bシリーズ,PC-9801Xシリーズでは PC-9801-87を，PC-9821Cs2,Ce2ではPC-9821C2-E02を利用する必要がある．

このインターフェイスは，前述の1MBインターフェイスと同等の機能を持った1MBモードと，640KBインターフェイスと同等の機能を持った640KBモードの2つのモードを持つ，ノーマルモードにおいては，動作モードの切り替えはアドレスの切り替えによって行われ，FDCのI/Oアドレスを切り替えると同時にモードが切り換わる．ハイレゾモードでは，モード切り替えはI/Oポートアドレス094HのD$_5$ビットのみによって行われ，I/Oポートアドレスは固定されている．割り込み，DMAなどの制御は，前述のインターフェイスに準じるが，本インターフェイスで使用するチャネル，割り込みは以下のようになる．

	ノーマルモード		ハイレゾモード
	1MB モード	640KB モード	
DMA チャネル	2	3	1
割り込みレベル	IR11 (INT42)	IR10 (INT41)	IR11 (INT42)
I/O ポート	1MB FDC 専用	640KB FDC 専用	共用

PC-9801NLは標準添付の外付け3.5インチフロッピーディスクドライブ1台と拡張のフロッピーディスク2台を制御できる.

■ディップスイッチ

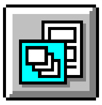
1MB／640KB両用インターフェイスを実装している機種では，本体のディップスイッチを，使用するフロッピーディスクの構成に応じて設定する必要がある(PC-98XAを除く).

<table>
<tr><th>スイッチ</th><th>設定</th><th colspan="2">意味</th></tr>
<tr><td rowspan="2">SW1-4</td><td>OFF</td><td colspan="2">内蔵FDD2台に対し番号#1，#2
外付 〃 〃 #3，#4</td></tr>
<tr><td>ON</td><td colspan="2">内蔵FDD2台に対し番号#3，#4
外付 〃 〃 #1，#2</td></tr>
<tr><td rowspan="2">SW3-1</td><td>OFF</td><td colspan="2">自動切り替えモード
(I/O ポート 0BEH の PORT EXC ビットが有効)</td></tr>
<tr><td>ON</td><td colspan="2">固定モード</td></tr>
<tr><td rowspan="2">SW3-2</td><td>ON</td><td>640KB モード</td><td rowspan="2">上記固定モード時に2台の内蔵FDDに対するモード設定</td></tr>
<tr><td>OFF</td><td>1MB モード</td></tr>
</table>

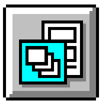
　なお，ディップスイッチSW1-4の状態は，ノーマルモードではI/Oポート94H(CCH)のTYPビットにより読み出すが，ハイレゾモードではI/Oポート0063H(マウスポートB)のFDUビットにより読み出す．また，ハイレゾモードでは，SW3-1，SW3-2に相当する設定はない．

●ドライブを内蔵するタイプ

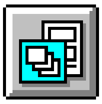
▼*増設FDDの接続パターンとディップスイッチの設定値(1)*



▼*増設FDDの接続パターンとディップスイッチの設定値(2)*

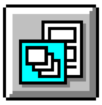


▼*増設FDDの接続パターンとディップスイッチの設定値(3)*



●ドライブを内蔵しないタイプ

▼*FDDの接続パターンとディップスイッチの設定値(4)*



■モータ制御

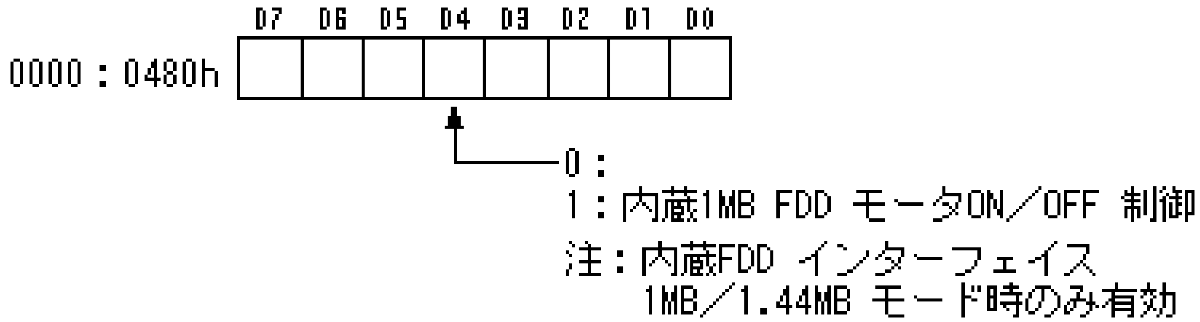
PC-9801VXまでは，内蔵フロッピーディスクドライブが1MBインターフェイス時には常時モータON，640KBインターフェイス時にはモータON／OFF制御を行っていたが，以下の機種では，1MBインターフェイス時にもモータON／OFF制御が可能になった．

モータオン／オフ制御可能機種：PC-9801FA以降の機種，98NOTEシリーズおよび，PC-9801UX21，UV41，RA，RX，LS，EX，ES，LX，RS，RL，T，DX，DA，DS，CS，UF，UR

またモータON／OFFが可能となった初期の機種*以外では，モータON後の最初のFDDアクセスは各ユニット毎にReadyのチェックを行う必要がある．ディスクBIOSでは，モータONからReadyまでの監視を，SenseDeviceStatusコマンドで約1秒間行っている．FDDアクセスが15秒以上なかった場合はモータOFFする(98NOTEの場合には2秒以上なかった場合にモータOFF)．

*PC-9801UX21，UX41，RA，RS，RX，LS，EX，ES，LX，RL，DA，DS，DX，PC-9801RL

モータON／OFF制御の有無は，システム共通事項で判断可能である．



PC-9801FA以降の機種では，モータが停止している場合でもDISK_RESULTのST値が変化しない．フロッピーディスクに直接アクセスする場合には，以下の実施が必要である．

1. BIOSの「IDの読み出し」コマンドを発行する．
2. モータONのI/Oを常に発行する．

■リキャブレーションの実施

以下の時にリキャブレーションコマンドを実施する．またオフトラックした時にも，エラーリカバリ処理としてリキャブレートする．

●PC-9801FA以降の機種，98NOTEシリーズ

・装置電源が投入されているとき，モータをOFFし再度モータをONにした後の最初のアクセス時．
・装置電源が投入されているとき，媒体を排出後，再度媒体を挿入した後の最初のアクセス時．

■1.44MBフロッピーディスク

以下の機種の3.5インチフロッピーディスクインターフェイスでは640KB／1MB／1.44MBの3つのモードがサポートされている．ただし，5インチフロッピーディスクインターフェイスでは従来通り，640KB／1MBのみがサポートされている．

PC-9821Af以降の機種

PC-9801BA	PC-9821Ap
PC-9801BX	PC-9821As
PC-9801NS/R	PC-9821Ae
PC-9801NX/C	PC-9821Ce
PC-9821Ne	

■I/Oアドレスと命令（ノーマルモード）

▼*1MB/640KB FDD I/FのI/Oアドレスと命令一覧(ノーマルモード)*

■レジスタの説明

●ライトモードチェンジレジスタ

・D_0ビット:PORT EXC … Port Exchange
　このインターフェイスを，ソフトウェアから見た場合のI/Oポートアドレスを設定する.

1:1MBインターフェイスと同等のアドレス
0:640KBインターフェイスと同等のアドレス

・D_1ビット:FDD EXC … FDD Mode Exchange
　本制御部に接続される1MB／640KB両用フロッピーディスク装置を，1MB／640KBのどちらのモードで使用するかを設定する.

1:1MBモード
0:640KBモード

・D_2ビット:EMTON … Enable MoTor ON
　フロッピーディスクインターフェイスに対する「ライトコントロールレジスタ」(ポート94H)のMTONビット(D_3ビット)を有効にする.

1:1MBインターフェイス(94)のMTONビットを有効にする.
0:1MBインターフェイス時，常にモータオン状態にする.

　EMTONを“1”にし，ライトコントロールレジスタのMTONビット(D_3ビット)を“1”としたときにモータがONになる.
　なお，PC-9801LV，CV，UV11，UF，UR，CSでは，立ち上げた時にディップスイッチ2-7をON(既定値)にしておくことにより，「ライトコントロールレジスタ」のMTONビットが有効になる.

●リードモードステータスレジスタ

D_0, D_1ビットに関しては，ライトモードチェンジレジスタと同意.

・D_2ビット:FIX … Fix mode

ディップスイッチ3-1の状態. PORT EXCビットを無効とする固定モードと，有効とする自動切り替えモードの状態を読み取る.

1:固定モード

0:自動切り替えモード

・D_3ビット:DSW … Dip SWitch

自動切り替えモード時のFDDの立上り状態を読み取る.

1:1MBモード

0:640KBモード

●ライトコントロールレジスタ

各ビットの機能は，前述の1MBインターフェイスまたは640KBインターフェイスと同等である.

●リードスイッチ／シグナル

・D_4ビット:RDY

ディスクドライブのReady端子の状態を読み取る(640KBインターフェイスと同等).

・D_3，D_2ビット:TYP1，TYP0

このインターフェイスに接続されるフロッピーディスクドライブは4台までであるが，そのディスクドライブの種別を番号(#1，#2，#3，#4)に対応させて読み取る.

TYP1は，#3，#4のディスクドライブの種別

TYP0は，#1，#2のディスクドライブの種別

1:1MB／640KB両用

0:1MB

VF

TYP1	TYP0	種別
0	0	外付 1MB のみ
1	0	内蔵 両用
0	1	外付 1MB

他

TYP1	TYP0	種別
1	0	内蔵 両用
0	1	外付 1MB

■I/0アドレスと命令（ハイレゾモード）

特に解説の無いレジスタ，ビットはノーマルモードと同様.

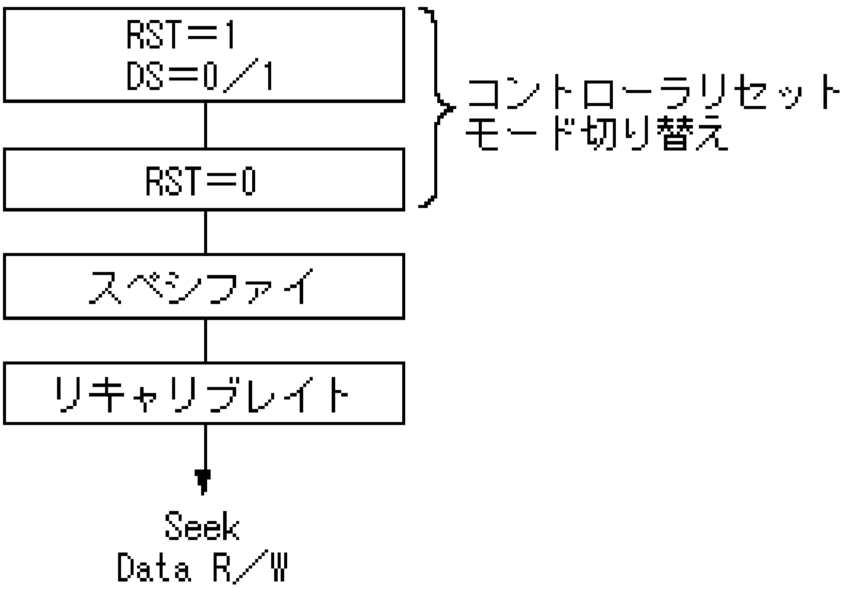
▼*1MB/640KB FDD I/FのI/0アドレスと命令一覧(ハイレゾモード)*

■レジスタの説明

●ライトコントロールレジスタ

・D_5ビット：HD … High Density
1MBモードか640KBモードかを指定する.
HD=0：1MBモード
HD=1：640KBモード

HDビットによってドライブのモードを切り替えた時，必ずコントローラリセットおよびリキャリブレートを実行すること．切り替えのフローを次に示す.



デバイス接続状態，デバイス電源ON／OFF状態，媒体マウント状態のチェック方法の例を次図に示す．

▼1MB/640KB FDD デバイス接続状況，媒体の挿入状況の認識処理フロー

●リードコントロールレジスタ

・D_7ビット：MODE

内蔵ドライブ(1MB／640KB両用)があるか否かを示す．

MODE=0：内蔵ドライブあり

1：内蔵ドライブなし

・D_5ビット：HD … High Density

ライトコントロールレジスタで設定されたHDビットの状態を示す．

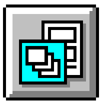
8.4　320KBフロッピーディスク

■概　要

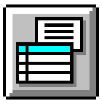
PC-9801，E，F1，F2，F3，M2，M3には，320KBフロッピーディスクインターフェイスが実装されており，PC-8001，PC-8801の各シリーズで使用可能なPC-80S31等を接続することができる．なお，前記以外の機種では，320KBFDはサポートしていない．

320KBFDは，CPU，およびRAMを内蔵したインテリジェントフロッピーディスク装置であり，PC-9800シリーズとは互いにμPD8255を介して接続される．ポートAはデータ受信，ポートBはデータ送信，ポートCは制御線として使用され，制御は3線ハンドシェイク方式で行われる．

▼*320KB FDD I/FとCPUの結線図*

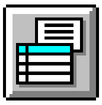


▼*320KB FDD I/Fの信号名*



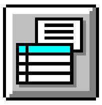
■I/Oアドレスと命令

▼*320KB FDD I/FのI/Oアドレスと命令一覧*



■コマンドシーケンス

▼*320KB GFF I/Fのコマンドシーケンス*



8.5 RAMドライブ

■概　要

98NOTE，PC-9801P(P80/Pを除く)には，RAMドライブが実装されている．

RAMドライブとは，1Mバイト／640Kバイト両用フロッピーディスクを1.25Mバイトの RAMで実現したものである．BIOSレベルで内蔵フロッピーと同じ取り扱いが可能となっているため，アプリケーション側からは1.25MバイトのRAMドライブ専用メモリ空間をフロッピーディスクドライブとして取り扱うことができる．

PC-9821Ne，NX/C,NS/A,NL/R,Npでは1Mバイト／640Kバイトに加えて1.44Mバイトも扱えるようになった．1.44Mバイト／1Mバイト／640Kバイト用フロッピーディスクを1.44MバイトのRAMで実現したものである．従来同様，BIOSレベルで内蔵フロッピーと同じ取り扱いが可能となっているため，アプリケーション側からは1.44MバイトのRAMドライブ専用メモリ空間をフロッピーディスクドライブとして取り扱うことができる．

●RAMドライブ用メモリバックアップ時間

98NOTE，PC-9801P(P80/Pを除く)のRAMドライブ用メモリの内容は，バッテリパックでバックアップすることが可能となっている．バックアップスイッチをONにすることによりメモリバックアップを行う．

なお，バッテリパック交換時は，本体内蔵のサブバッテリでRAMドライブ用メモリおよびシステムメモリのバックアップを行う．したがって，バッテリパックの交換を行ってもRAMドライブの内容は数時間は保持される．

内蔵バッテリの容量がなくなりRAMドライブの内容が消えた場合，およびバックアップスイッチがOFFになっている場合には，本体電源ON(または，リセット)時にBEEP音と共に，以下のメッセージが画面に表示される．

この場合はRAMドライブを再び利用するためには，初期化する必要がある．

第9章

固定ディスク

9.1　仕　様

PC-9800シリーズの固定ディスクには，PC-98H53R等に代表されるSASI準拠の固定ディスクと，PC-HD300等に代表されるSCSI準拠の固定ディスクがある．これら2つのタイプの固定ディスクは，同時に装備することができ，SASI準拠のタイプでは同時に2ユニットまで，SCSI準拠のタイプでは，同時に4ユニットまで制御することが可能である．ただし，OS／2 Ver1.21A，PC-UX／V(Rel3.2A以降)を利用する場合は，同時に7ユニットまで制御することができる．

以下の機種では，標準で本体内に固定ディスク(SASI準拠)を装備している．

PC-9801F3	:10MB	PC-9801M3	:20MB
PC-9801VM4	:20MB	PC-9801VX4	:20MB
PC-9801VX41	:20MB	PC-9801UX41	:20MB
PC-9801RA5	:40MB	PC-9801RX4	:20MB
PC-9801LS5	:40MB	PC-9801EX4	:20MB
PC-9801ES5	:40MB	PC-9801LX4	:20MB
PC-9801LX5	:40MB	PC-9801LX5C	:40MB
PC-9801RA51	:40MB	PC-9801RS51	:40MB
PC-9801RX51	:40MB	PC-9801T model W5	:40MB
PC-9801T model S5	:40MB	PC-9801T model F5	:40MB
PC-9801DX5	:40MB	PC-9801DX/U5	:40MB
PC-9801DS5	:40MB	PC-9801DS5/U5	:40MB

PC-9801DA5	:40MB	PC-9801DA5/U5	:40MB
PC-9801UR/20	:40MB		
PC-98XA model 3	:20MB	PC-98XA model 31	:20MB
PC-98XL model 4	:20MB	PC-98XL^2	:40MB
PC-98RL model 5, 51	:40MB	PC-98GS model1, 2	:40MB

以下の機種では，標準で本体内に固定ディスク(SCSI準拠)を装備している．

PC-9801DA7	:100MB	PC-9801DA/U7	:100MB
PC-9801T model W7	:100MB	PC-9801T model F71	:100MB
PC-9801FA5	:40MB	PC-9801FA/U5	:40MB
PC-9801FA7	:100MB	PC-9801FA/U7	:100MB
PC-9801FS5	:40MB	PC-9801FS/U5	:40MB
PC-9801FX5	:40MB	PC-9801FX/U5	:40MB
PC-9801FS7	:100MB	PC-9801FS/U7	:100MB
PC-9821Xt/C10W	:1GB	PC-9821Xa/C10W	:1GB

PC-9821Xtでは，本体内蔵の固定ディスクのほかに専用HDDベイに固定ディスクを2台まで増設できる．

以下にHDDベイ用増設固定ディスクドライブを示す．

SV-98/2-E02	:(1GB)
SV-98/2-E01	:(2GB)

以下の機種では，標準で本体内に固定ディスクを装備している．

これらの機種では増設用コネクタがないため，固定ディスクの増設はできない．PC-9801-27インターフェイスボードも使用できない．

PC-9801NS-20	:20MB	PC-9801NS/E20	:20MB
PC-9801NS/E40	:40MB	PC-9801NC40	:40MB
PC-9801CS5，CS5／W	:40MB		

PC-9801NS/T40	：40MB	PC-9801NS/T80	：80MB
PC-9801NS/L40	：40MB		
PC-9801US40	：40MB	PC-9801US80	：80MB
PC-9801NA40	：40MB	PC-9801NA120	：120MB
PC-9801NA40/C	：40MB	PC-9801NA120/C	：120MB
PC-9801BA/U6	：80MB	PC-9801BX/U6	：80MB
PC-9821Ap/U7, U7W	：120MB	PC-9821Ap/M7, M7W	：120MB
PC-9821Ap/U9, U9W	：510MB	PC-9821As/U7, U7W	：120MB
PC-9821As/M7, M7W	：120MB	PC-9821As/U8, U8W	：240MB
PC-9821Ae/U7, U7W	：120MB	PC-9821Ae/M7, M7W	：120MB
PC-9801NS/R40	：40MB	PC-9801NS/R120	：120MB
PC-9821Af/U9W	：510MB	PC-9821Af/M9W	：510MB
PC-9821Ne120	：120MB	PC-9801NX/C120	：120MB
PC-9821Ap2/U8W	：340MB	PC-9821Ap2/C9W, C9T	：510MB
PC-9821As2/U7W	：170MB	PC-9821As2/U8W	：340MB
PC-9821Ts120/W	：120MB		
PC-9821Cs2 model S2	：170MB	PC-9821Cs2 model S3	：340MB
PC-9821Ce2 model S2,S2D	：170MB		
PC-9801NL/R	：120MB		
PC-9821Np/340W	：340MB	PC-9821Np/540W	：540MB
PC-9821Np/810W	：810MB		
PC-9801NS/A120	：120MB	PC-9801NS/A340	：340MB
PC-9821Ns/340W	：340MB	PC-9821Ns/540W	：540MB
PC-9821Ns/810W	：810MB		
PC-9821Ne2/340W	：340MB	PC-9821Nd/340W	：340MB
PC-9821Xs/U7W	：210MB	PC-9821Xs/C8W	：340MB
PC-9821Xp/U8W	：270MB	PC-9821Xp/C8W	：340MB
PC-9821Xn/U8W	：270MB	PC-9821Xn/C9W	：540MB
PC-9821Xe/U7W	：210MB		

PC-9821Es/340N	:340MB	PC-9821Es/340U	:340MB
PC-9821Xe/540W	:540MB		

以下の機種では，標準で本体内に固定ディスクを装備している.

これらの機種で固定ディスクの増設を行う場合はファイルベイ用の増設用固定ディスクドライブを利用する. PC-9801-27インターフェイスボードも使用できない.

PC-9801BA2/U7	:120MB	PC-9801BS2/U7	:120MB
PC-9801BX2/U7	:120MB		
PC-9821Bp/U7W	:170MB	PC-9821Bp/U8W	:340MB
PC-9821Bs/U7W	:170MB	PC-9821Be/U7W	:120MB
PC-9821Bf	:340MB		
PC-9821Xa/U8W	:270MB	PC-9821Xa/C9W	:540MB
SV-98 model 1	:510MB		

以下にファイルベイ用増設固定ディスクドライブを示す.

PC-HD170D	:(170MB)
PC-HD240D	:(240MB)
PC-HD340D	:(340MB)
PC-HD510D	:(510MB)

以下の機種では，標準で本体内に固定ディスクを装備している. SCSIインターフェイスを内蔵しているため，SCSI準拠の固定ディスクの増設が可能である. PC-9801-27インターフェースボードは使用できない.

PC-9821 modelS2	:40MB	PC-9821Ce modelS2	:120MB

前記以外の機種では，PC-9801-27インターフェイスボードを実装することにより，外部にSASI準拠の固定ディスクを2台接続することができる(ラップトップ型の機種では，I/O拡張ユニット等が必要).

　以下の機種では，本体に内蔵する形式の専用の固定ディスクも用意されている．
　これらのオプションは，PC-9801-27インターフェイスボードの機能を含んでいるため，実装後は固定ディスク内蔵の機種と同様に，外部に増設用固定ディスクを1台接続することができる．

PC-9801UX21	……	PC-9801UX-31	(20MB)
PC-9801VM11 PC-9801RA2，21 PC-9801RX2，21 PC-9801RS21 PC-98RL model 2，21	……	PC-9801RA-34 PC-9801RA-35／L／U	(20MB) (40MB)
PC-9801EX2 PC-9801ES2	……	PC-9801ES-34	(20MB)
PC-9801DX2，/U2	……	PC-9801RA-34 PC-9801RA-35U	(20MB) (40MB)
PC-9801DA2，/U2 PC-9801DS2，/U2		PC-9801RA-34 PC-9801RA-35／35L／35U PC-9801DA-35	(20MB) (40MB) (40MB)
PC-9801T model W2	……	PC-9801T-35	(40MB)
PC-98XA model 1，11	……	PC-98XA-06	(20MB)
PC-98XL^2	……	PC-98XL^2-31	(20MB)

　なお，PC-98XL^{2}を除き，本体に内蔵する40MBの固定ディスクは，固定ディスクのディップスイッチの設定により，20MB×2に分割して使用することができる．分割した場合，外部に拡張用固定ディスクを接続することはできない．

　以下の機種では，本体に内蔵する形式の専用の固定ディスクが用意されている．これらの固定ディスクを内蔵した場合，PC-9801-27インターフェイスボードは使用できない．

PC-9801NS/E PC-9801NC	……	PC-9801NS/E-34	(20MB)
		PC-9801NS/L-35	(40MB)
		PC-9801NS/E-35/U	(40MB)
		(PC-9801N-26が必要)	
PC-9801NS/T PC-9801US	……	PC-9801NS/E-34	(20MB)
		PC-9801NS/E-35/U	(40MB)
		PC-9801NS/T-36	(80MB)
		PC-9801NS/L-35	(40MB)
		(PC-9801N-26が必要)	
PC-9821modelS1 PC-9801NA, NA/C PC-9801NS/R PC-9801Ce modelS1	……	PC-9801NS/E-34	(20MB)
		PC-9801NS/E-35/U	(40MB)
		PC-9801NS/T-36	(80MB)
		PC-9801NA-37	(120MB)
		PC-9801NS/L-35	(40MB)
		(PC-9801N-26が必要)	
PC-98DO+	……	PC-98DO+-35	(40MB)
PC-9801CS2	……	PC-9801CS-35	(40MB)
PC-9801BA/U2, /M2 PC-9801BX/U2, /M2	……	PC-9801B-36	(80MB)
		PC-9801B-37	(120MB)
		PC-9801B-38	(240MB)
PC-9821Ap/U2, /M2 PC-9821As/U2, /M2 PC-9821Ae/U2, /M2	……	PC-9821A-E05	(120MB)
		PC-9821A-E06	(240MB)
		PC-9821A-E07	(510MB)
PC-9821Ap2/U2, /M2 PC-9821As2/U2, /M2 PC-9821An/U2, /M2	……	PC-HD170A	(170MB)
		PC-HD240A	(240MB)
		PC-HD340A	(340MB)
		PC-HD510A	(510MB)

PC-9821Ne PC-9801NX/C PC-9821Ts PC-9801NS/A	……	PC-9801NS/E-34	(20MB)
		PC-9801NS/E-35/U	(40MB)
		PC-9801NS/T-36	(80MB)
		PC-9801NA-37	(120MB)
		PC-9801NS/L-35 (PC-9801N-26が必要)	(40MB)
		PC-HD80N	(80MB)
		PC-HD240N	(240MB)
		PC-HD340N	(340MB)
PC-9821Ce model S1	……	PC-HD170C	(170MB)
		PC-HD240C	(240MB)
		PC-HD340C	(240MB)

以下の機種では，本体に内蔵する形式の専用の固定ディスクが用意されている．

これらの機種で固定ディスクの増設を行う場合はファイルベイ用の増設用固定ディスクドライブを利用する．PC-9801-27インターフェイスボードは使用できない．

PC-9801BA2/U2，/M2 PC-9801BS2/U2，/M2 PC-9801BX2/U2，/M2 PC-9821Xa/U1	……	PC-HD170B	(170MB)
		PC-HD240B	(240MB)
		PC-HD340B	(340MB)
		PC-HD510B	(510MB)

SCSI準拠の固定ディスクは，PC-9801-55／L／U／92　SCSIインターフェイスボードを実装することにより，接続可能となる．

以下の機種では，本体に内蔵する形式の専用の固定ディスク(SCSI準拠)も用意されている．

これらのオプションは，SCSIインターフェイスボードの機能を含んでいるため，実装後は固定ディスク内蔵の機種と同様に，外部に増設用固定ディスクを接続することができる．

PC-9801RA21 PC-9801RS21	……	PC-9801RA-37	(100MB)
PC-9801RA21 PC-9801RS21 PC-9801DX2, /U2 PC-9801DS2, /U2 PC-9801DA2, /U2 PC-98RL model 2, 21	……	PC-9801RA-37 PC-9801DA-37	(100MB) (100MB)
PC-98RL model 2, 21	……	PC-98RL-37	(100MB)

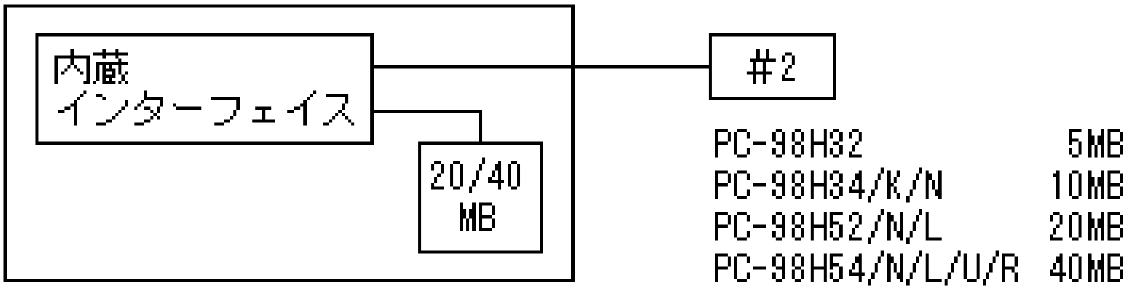
PC-9801FA2, /U2, FS2, /U2, FX2, /U2, PC-9821Aシリーズでは, PC-9801FA-02, PC-9821A-E10　SCSIインターフェイスボードを実装することにより, 以下の固定ディスク(SCSI準拠)を内蔵することができる.

内蔵の固定ディスクの実装は, 本体全面から簡単に行うことができる構造になってる(インターフェイス部は, 従来同様, 本体背面にコネクタが出る.)

PC-9801FA-35　　　　　　　:40MB
PC-9801FA-37　　　　　　　:100MB
PC-9801FA-39　　　　　　　:300MB

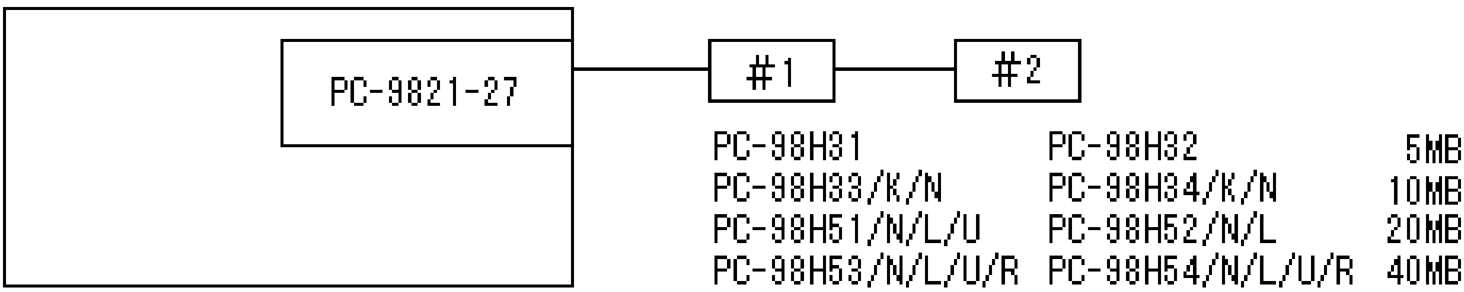
9.2　SASI準拠固定ディスク

●固定ディスク内蔵型



注：内蔵型インターフェイスは，以下の点が9801-27と異なっている．
　　・バスが外に出ていないため，１台目用の固定ディスクは接続できない．

●固定ディスク外付け型



前記のいずれの場合にも，固定ディスクの増設を行う際には，インターフェイスボード上のディップスイッチの設定が必要である．

■インターフェイスボード

本体内に実装するインターフェイスは，基本的にPC-9801-27インターフェイスボードと同等の機能を持つが，PC-98XA model 3，31／XL model 4／XL^{2}に実装されているインターフェイスと，PC-98XA-06のインターフェイス部は，PC-9801-27と一部仕様が異なっている．

▼PC-9801-27ボードとPC-98XA, XL, XL^{2}内蔵 I/Fとの機能差一覧

■I/0アドレスと命令

▼SASI I/FのI/0アドレスと命令一覧

固定ディスクインターフェイスのボード上には，接続される固定ディスクの種別を設定するディップスイッチがあり，OCRのNRDSWビットに0を書き込むことにより，ISRから読み取ることができる．

▼接続固定ディスクの識別

■レジスタの説明

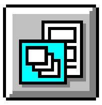
●ODR

ODRには，内部バスに送出すべきコマンドディスクリプタブロック(CDB)のコマンドバイトをセットする．また出力データを伴ったコマンドの場合，出力データもこのポートを経由して内部バスに送出される．プログラムI/Oモード時には，内部バスが「データ出力状態」にあることを確認しながら，プログラムによりデータをセットする．DMAモード時には，コントローラが「データ出力状態」を検出し，データがDMA転送される．

選択状態に先だって，本ポートにコントローラ番号(01H)をセットすること．

●OCR

▼*SASI I/F OCRレジスタ*



・CHEN：CHannel ENable
CHENを1にすると，内部バスへのデータの出力が許可される．
内蔵型インターフェイスには存在しない．

・NRDSW：ReaD SWitch
NRDSWによりISRの各ビットが切り替えられる．

・SEL：SELect
SELが1のとき，内部バスのSEL信号がONになる．

・RST:ReSeT

RSTを1から0にしたとき，内部バスのRST信号が400nSecのパルス幅でONになる.

内部バス自身のリセットは行われない.

・DMAE:Direct Memory Access Enable

DMAEをセットすると「DMAモード」となる.

DMAモード時には，内部バスのデータ出力状態またはデータ入力状態を検出すると，DRQ信号をシステムバスに対してアクティブにする．このときあらかじめDMAC(8237)のパラメータ設定が適切になされていない場合，システムストールに陥る可能性があるので注意が必要.

DMACがところ定数のデータ転送を終了し，TC信号を出力すると，プログラムからはアクセスできないDMAE F/Fがセットされ，以後のDRQの発生は禁止される.

DMAE F/Fがリセット状態で，なおデータ転送要求がある場合，INTEが1ならばINT F/FがONになる．DMAを必要とするコマンドごとに，このコマンドの実行に先立って，必ずDMAE F/Fをセットし直す必要がある.

DMAEが0のときはプログラムI/Oモードとなる.

プログラムI/Oモート時には，DRQは発生されない.

プログラムにより内部バスを監視し，データ入力状態であればIDRよりデータを引き取り，データ出力状態であればODRにデータを出力する.

なお，INTE=1の場合は，最初のデータ転送要求時にINT F/Fがセットされる.

・INTE:INTerrupt Enable

この信号が1のとき，割り込みの発生が許可される.

内部バスのステータス状態を検出すると，INT F/FがONになる．また，DMAE F/Fリセット時には，データ入／出力状態を検出するとINT F/FがONになる.

この信号が0のとき，INT F/Fはリセット状態である.

●ISR

　ISRの各ビットの意味は，OCRのNRDSWビットによって切り替えられる.

▼SASI I/F OCRのNRDSWビット=0時のISRの意味

▼SASI I/F OCRのNRDSWビット=1時のISRの意味

・INT：INTerrupt
　INT F/Fの状態を示す. INT F/FはOCRのINTEビットが0のときはリセット状態である. 1のときInterrupt状態である.

・IXO：Input$\overline{\text{Output}}$
・CXD：Command$\overline{\text{Data}}$
・MSG：MeSsaGe
・BSY：BuSY
・ACK：ACknowledge
・REQ：REQuest
　前記の各ビットは内部バス制御信号の状態を示す.

■固定ディスクユニットの物理構造

▼固定ディスクの容量とユニットの物理構造

9.3　SCSI準拠固定ディスク

PC-9801-55/L/U,PC-9801-92 SCSIインターフェイスボードを拡張スロットに装備し，ソフトウェアとして日本語MS-DOS(Ver3.3以降)または日本語MS OS／2(Ver1.0)を使用することにより，以下の固定ディスクを4ユニットまで使用することが可能になる(100MBの場合は，日本語MS-DOS(Ver3.3A)以上が必要).

PC-HD020	(20MB)
PC-HD040/L/LB/U/UB/R/R2/RB/RB2	(40MB)
PC-HD100/R/R2/R3/RB/RB2/RB3	(100MB)
PC-HD120N	
PC-HD130/U	(130MB)
PC-HD170R/R2/RB/RB2	(170MB)
PC-HD240E/EB	(240MB)
PC-HD300/U/R/R2/R3/RB/RB2	(300MB)
PC-HD340E/EB	(340MB)
PC-HD400R/R2/RB/RB2	(400MB)

注意：PC-HDxxxxBモデルはSCSIインターフェイスボード付属

これらは，本体内蔵型の固定ディスクや，PC-9801-27を経由した固定ディスクとの共存が可能である.

9.4　2.5インチ内蔵固定ディスク

98NOTEおよび，PC-9821Esに内蔵の2.5インチ固定ディスクは低消費電力化をはかるために，モータのON／OFF制御の指定が98NOTEメニューからできるようになっている．

モータのON／OFF制御については専用のワンショットタイマを使用し，ソフトウェア割り込みにより行う．この制御を実現するために，ソフトウェア割り込みINT2を使用している．

2.5インチ内蔵固定ディスクは従来のものとハードウェア的に異なる．（NSとその他の機種用の固定ディスクもハードウェア的に異なる．）ただし，ソフトウェアインターフェイスは，従来のPC-9801-27(SASIインターフェイス)経由の固定ディスクと同じに見える．

したがって，ソフトウェアから内蔵固定ディスクをアクセスする場合，BIOSまたはOSが提供するインターフェイスを利用することにより，問題なくアクセスできる．（固定ディスクのモータ制御を行っている場合も同様．）

ハードウェアを直接操作している場合には，動作保証ができないため，必ずBIOSを経由してアクセスを行うこと．

9.5　1.8インチ内蔵固定ディスク

PC-9801Pに内蔵の1.8インチ固定ディスクは低消費電力化をはかるために，モータのON／OFF制御の指定が98ペンメニューからできるようになっている．

モータのON／OFF制御については専用のワンショットタイマを使用し，ソフトウェア割り込みにより行う．この制御を実現するために，ソフトウエア割り込みINT2を使用している．

PC-9801Pでは電源投入時に電圧を切り替えるための数回のCPUリセットが発生するが，固定ディスクへのハードウェアリセットは，固定ディスクの誤作動をさけるため電源投入時1回のみ発生する．また，リセットスイッチ押下時，固定ディスクへのハードウェアリセットは発生しない．

第10章

マウス

10.1　仕　様

　PC-9801，E，F1，2を除きPC-9800シリーズでは，ポインティングデバイス「マウス」用インターフェイスを標準で内蔵している(マウスユニットはオプション)．PC-9801，E，F1，2では，PC-9871Kを使用する．

　使用LSI …………　8255A相当

●ジョイスティック

　PC-9821Ap，As，Ae，Af，PC-9821，PC-9821Ceではマウス変換コネクタ(PC-98D0^{+}-11)を使用することによりジョイスティックを利用することができる．

●ポート番号

ハイレゾモード

▼*マウス I/FのI/Oアドレス(ハイレゾモード)*

ノーマルモード

▼*マウス I/FのI/Oアドレス(ノーマルモード)*

●割り込み周期 ： 8.33ms （120Hz既定値）

ハイレゾモードは，8.33ms固定となる．

ノーマルモードでは，I/Oポート0BFDBHに次の値を書き込むことにより割り込み時間を設定する．

値(16進)	T1	T0	周波数	時 間
00	0	0	120Hz	8.3mS
01	0	1	60Hz	16.7mS
02	1	0	30Hz	33.3mS
03	1	1	15Hz	66.7mS

●割り込みレベル

ハイレゾモードはINT2固定.

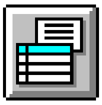
ノーマルモードではINT6が既定値であるが，本体のスイッチカバー内ジャンパ等により変更可能(PC-9801BA,BX,BA2,BS2,BX2,PC-9821シリーズおよび98NOTEではINT6固定).

ジャンパ番号	割り込み名	8259割り込みレベル
1	INT0	IR 3
2	INT1	IR 5
3	INT2	IR 6
4	INT3	IR 9
5	INT4	IR10
6	INT5	IR12
7	INT6	IR13

10.2　I/Oアドレスと命令

■命令一覧（ノーマルモード）

▼*マウス I/FのI/Oアドレスと命令一覧(ノーマルモード)*



■レジスタの説明

●ポートA

・D_7ビット：LEFT
　0で左側のスイッチが押されている.

・D_5ビット：RIGHT
　0で右側のスイッチが押されている.

・D_3～D_0ビット：MD3～0
　SXY，SHLで選択されたマウス用カウンタのデータ

●ポートB

・D_6ビット:RAMKL
　ディップスイッチ3-6(バンク8，9RAMKILL)の設定状態
　　0=バンク8，9の内部RAMを切り離す.
　　1=バンク8，9の内部RAMを接続する.

・D_1ビット:SPDSW
　80286／386クロック切り替えスイッチの設定状態(PC-9801RX2，RX4，EX2，EX4，LX2，LX4，LX5，LX5C，DAのみ)

80286CPU	0=12MHz	
	1=10MHz	
386CPU	0=20MHz	
	1=16MHz	

●ポートC

・D_7ビット:HC
　0から1になったとき，そのときのカウンタの値が読み出しバッファにコピーされた後クリアされ，新たにカウントを開始する.

・D_6ビット:SXY
　MD3～0に出力するデータを選択する.

・D_5ビット:SHL

SXY	SHL	データ
0	0	X軸方向 下位4ビットデータ
0	1	〃 上位 〃
1	0	Y軸方向 下位 〃
1	1	〃 上位 〃

・D_4ビット:INT
　0でマウスのタイマ割り込みを許可する.

・D_3ビット:NODSW
　ノーマル／ハイレゾモードの設定状態
　　0=ハイレゾモード
　　1=ノーマルモード

・D_2ビット:CPUSW

ディップスイッチ3-8(80286，386，486，Pentium／70116切り替え)の設定状態

0=80286，386，486，Pentium

1=70116，70136

・D_1ビット:SW1-6

ディップスイッチ1-6

RS-232C同期モード設定状態

・D_0ビット:SW1-5

ディップスイッチ1-5

RS-232C同期モード設定状態

●タイマ

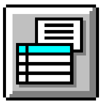
・D_1，D_0ビット:T1，T0

割り込み周期選択

ポートCの下位4ビットは，ライトモードによりマウスモードを93Hに設定した場合にのみ読み出すことができる．PC-9801VF，VM等では，マウスモードを“10010xxx”と定義しているため，従来のマウスドライバを使用した場合に読み出せない．

■命令一覧（ハイレゾモード）

▼*マウス I/FのI/0アドレスと命令一覧(ハイレゾモード)*



■レジスタの説明

特に記載がないものはノーマルモードと同じである.

・D_3ビット：MODSW

ノーマル／ハイレゾリューションモードの設定状態

0=ハイレゾリューションモード

1=ノーマルモード

・D_1，D_0ビット：RS-2，RS-1

RS-232C同期モード設定状態

PC-98XL／XL^2／RL …… ディップスイッチ1-6，1-5

PC-98XA ……………… ディップスイッチ1-10，1-9

・D_7ビット：FDU

外付け1MB FDのユニット番号を#1・#2にするか#3・#4にするかの切り替え信号(ディップスイッチ1-4:PC-98XAには無い).

1=外付けFD#3，#4(既定値)

0=外付けFD#1，#2

・D_0ビット：MOD81

ハイレゾリューションモード時のシステムクロックのモード設定（PC-98XAには無い）.

本フラグによりクロック切り替えスイッチをソフトセンスする.

1=8MHz

0=5／10MHz

第11章

プリンタ

11.1　仕　様

使用LSI ……　μPD8255／μPD71055*

*PC-9801FA以降の機種および，PC-9801NS，T，DX，UF，UR，DA，DS，NS/E，CS，NC，PC-98GS

ポート割り当て

ポートA ……… データ出力

ポートB ……… プリンタステータスの読み取り

ポートC ……… データストローブ信号(DATA・STB)および割り込み要求信号(IR81)の発生

PC-9801BA2以降の機種ではフルセントロニクス仕様のハーフピッチ36ピンパラレルインターフェイスを装備している．

ただし，プリンタインターフェイス変換コネクタ(PC-9821-K02)を利用することにより，セントロニクス準拠としての使用が可能である．

それ以外の機種ではノーマルモードにおいては，セントロニクス準拠のD-sub14ピンパラレルインターフェイスを装備している．

ハイレゾモードにおいては，フルセントロニクス仕様となっており，ノーマルモードにおいては，セントロニクス準拠の仕様となっている．

フルセントロニクス／セントロニクス準拠の切り替えはソフトウェアにより行う．

セントロニクス準拠時に使用しない信号線は，クランプまたは無視される．

データバスへは，16ビットの内下位8ビットと接続されている．

ノーマルモードでは，割り込みの設定はソフトウェアにより行う必要があるので，有効利用はできない．

PC-9821Aシリーズでは，オプションの98ハイレゾボード(PC-9821A-E02)を実装した場合には，表示モードに関係なく，ボード上のプリンタインターフェイスが有効となり，本体側のインターフェイスは無効となる．ハイレゾリューションモード時は，フルセントロニクスインターフェイスとして動作する．

■8255モードセットコマンド

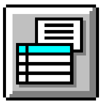
	I/O ポートアドレス	コマンド
ノーマルモード	46H	82H
ハイレゾリューションモード	46H	A2H

11.2　I/Oアドレスと命令

■命令一覧（ノーマルモード）

ポートAはモード0出力である.

▼*プリンタ I/FのI/Oアドレスと命令一覧(ノーマルモード)*



■レジスタの説明

●ライトシグナル

・D_1ビット:RST287(RST387)

CPUリセット発生時，NDPまたはCPU内蔵のNDP機能をリセットするかどうかの指定.

このビットは80286／386／486／Pentium CPU動作時のみ意味を持つ.

0:リセットしない

1:リセットする

●リードシグナル1

・D_7，D_6ビット:TYP1，TYP0

　システムのタイプを設定するストラップスイッチの状態を示す.

TYP1	TYP0	システムタイプ
0	0	PC-9801
1	1	PC-9801U2
0	1	未定義
1	0	上記以外の機種

・D_5ビット:MOD

　システムクロックのスピードを示す.

　　0:5／10MHz

　　1:8MHz

　このビットは，クロック切り替えスイッチの設定がそのまま見えるのではなく，実際に動作しているクロックの状態を示す.

・D_4ビット:LCD

　プラズマディスプレイ使用／未使用の状態を示す．LCD=0の時，プラズマディスプレイ使用モードとなる.

・D_3ビット:HGC

　機能拡張状態を示す．HGC=0の時，拡張機能使用を示す.

　16色表示機能の使用，高速描画機能の使用等を行っているかの状態表示を行う.

・D_1ビット:CPUT

動作CPUの種別を示す.

0:80286／386／486／Pentium

1:70116

このビットは，ディップスイッチSW3-8の設定がそのまま見えるのではなく，動作中のCPUにしたがった値となる(スイッチの設定はマウスポートCから見える).

・D_0ビット:VF

PC-9801VF2でのみ1

その他の機種では0

●ライトモード

モード設定の順序により，セントロニクスインターフェイスの$\overline{PSTB}$が出て，誤動作することがあるため，モード設定時，$\overline{PSTB}$をマスクする必要がある．「第5章システムポート」参照のこと.

■命令一覧（ハイレゾモード）

ポートAはモード1出力である(ただし，ストローブはソフトウェアにより発生させる).

▼*プリンタ I/FのI/Oアドレスと命令一覧(ハイレゾモード)*

●印字データ出力

プリンタ制御信号の内，$\overline{\mathrm{PSTB}}$，ACK，INTR信号は8255のポートAのモード1で規定されるコントロールポートで制御される.

▼*プリンタ-CPU間の信号線とタイミングチャート*

第12章

RS-232C

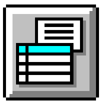
12.1　仕　様

使用LSI ……… μPD8251A

調歩同期式全二重／半二重，同期式半二重のいずれか1チャネルの通信が可能である．

通信速度はμPD8253タイマに対する指示により与えられる．

▼*RS-232C I/F 通信方式と通信速度*



また，同期方式の切り替えは本体のディップスイッチで行う．

RS-232Cインターフェイスからの割り込みはTXRDY，TXEMPTY，RXRDYの3種の原因により発生し，各割り込みはシステムポート(μPD8255)のPC2，PC1，PC0(Interrupt Enable F/F)により制御が可能である．MODEM信号のうち，CS，CD，CIはシステムポートのPB6，PB5，PB7で読み取ることができる(PC-9801では，CI信号はサポートせず)．他の信号はμPD8251のコントロール／ステータスで制御できる．

送受信データはデータバスの下位8ビットに乗せられる．

注意：ステータスの更新はステータスに影響を与える事象が起こってから最大28クロック（μPD8251の入力クロック）周期の遅延がある.
したがってステータス更新までに必要な最大遅延時間は以下のようになる.
I/Oポートを参照する場合は注意すること.

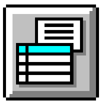
動作条件	8251入力クロック	最大遅延時間（*1）
システムクロック8MHz	1.9968MHz	14.03μS
システムクロック5/10MHz	2.4576MHz	11.40μS
PC-9801BA2以降，PC-9821Af，Ne	9.8304MHz	2.85μS

(*1)28クロック

12.2　I/Oアドレスと命令

■命令一覧

▼*RS-232C I/FのI/Oアドレスと命令一覧*



■レジスタの説明

●モードセット

・調歩同期モード

D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
S2	S1	EP	PEN	L2	L1	B2	B1

ボーレート
- 00：同期モード
- 01：×1
- 10：×16
- 11：×64

キャラクタ長
- 00：5ビット
- 01：6ビット
- 10：7ビット
- 11：8ビット

パリティイネーブル
- 0：ディセーブル
- 1：イネーブル

偶数パリティ発生／チェック
- 0：奇数
- 1：偶数

ストップビット数
- 00：無効
- 01：1ビット
- 10：1.5ビット
- 11：2ビット

・同期モード

D7	D6	D5	D4	D3	D2	D1	D0
SCS	ESD	EP	PEN	L2	L1	0	0

キャラクタ長
　00：5ビット
　01：6ビット
　10：7ビット
　11：8ビット

パリティイネーブル
　0：ディセーブル
　1：イネーブル

偶数パリティ発生／チェック
　0：奇数
　1：偶数

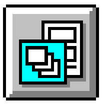
外部同期検出
　0：SYNDET＝出力
　1：SYNDET＝入力

単一キャラクタ同期
　0：ダブルSYNCキャラクタ
　1：単一SYNCキャラクタ

注：外部SYNCモードでは，二重キャラクタSYNCにプログラムすると，
　　TXにのみ影響を与える．

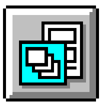
●コマンドセット

▼*RS-232C I/F μPD8251コマンドセット*



●ステータスリード

▼*RS-232C I/F μPD8251ステータスリード*



12.3　拡張RS-232Cインターフェイス

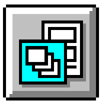
■概　要

PC-9800シリーズではオプションによりRS-232Cインターフェイスを増設することができる．RS-232Cインターフェイスを増設する場合，PC-9861／K（RS-232C拡張(第2～第3回線用)インターフェイスボード）を拡張スロットに実装する必要がある．ハイレゾモード動作時，ボード上のROMは必ずKILLにしておくこと．

- チャネル数　2CH
- ボーレート　75～9600bps（ディップスイッチによる設定）
- RS-232Cインターフェイスは，制御部にμPD8251A相当を使用

■ブロック図

▼*拡張RS-232C I/F ブロックダイアグラム*



■I/Oアドレスと命令

▼拡張RS-232C I/FのI/Oアドレスと命令一覧

割り込みレベル			
		INT レベル	
IR1	IR2	CH2	CH3
0	0	INT0	INT0
0	1	INT1	INT4
1	0	INT2	INT5
1	1	INT3	INT6

第13章

GP-IB

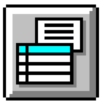
13.1　仕　様

　PC-9800シリーズにはIEEE-488のインターフェイスを持つ各種計測器や周辺装置と接続できるGP-IBインターフェイスボードがオプションで提供されている(PC-9801-29／K／N).
　インターフェイスLSIとしてμPD7210が使用されている.

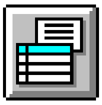
13.2　I/Oアドレスと命令

■命令一覧

▼*GP-IB I/FのI/Oアドレスと命令一覧(1)*

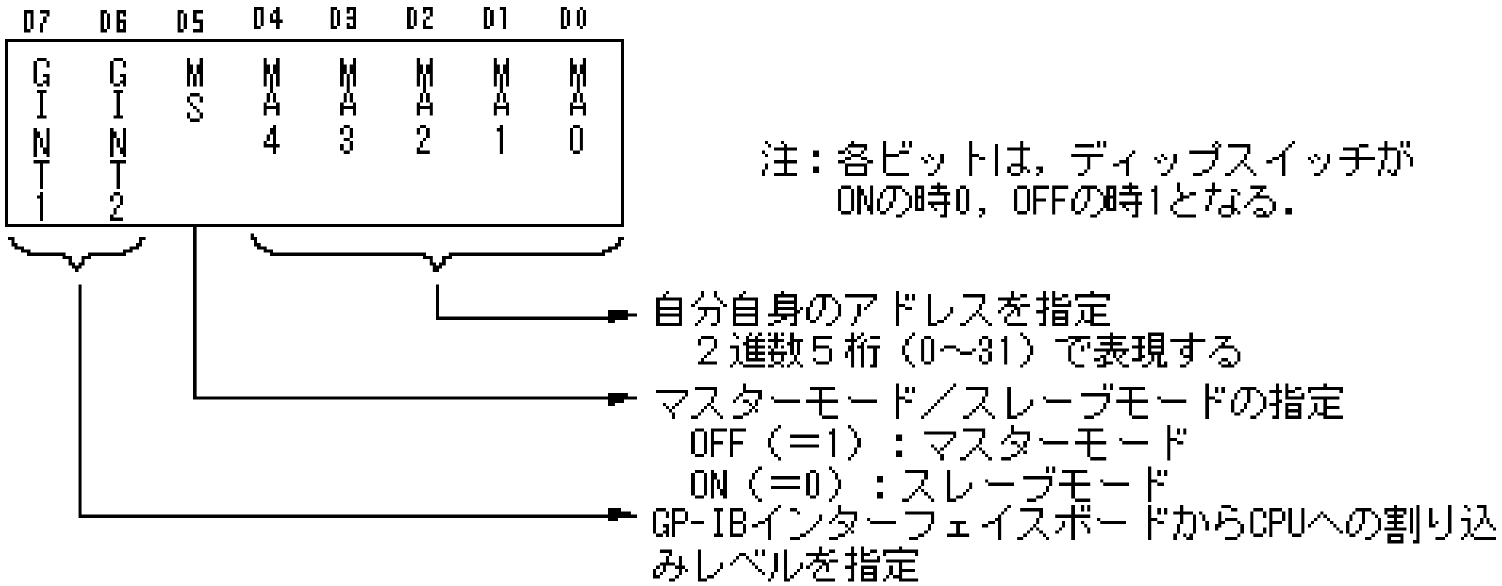


▼*GP-IB I/FのI/Oアドレスと命令一覧(2)*



■レジスタの説明

●リードスイッチ

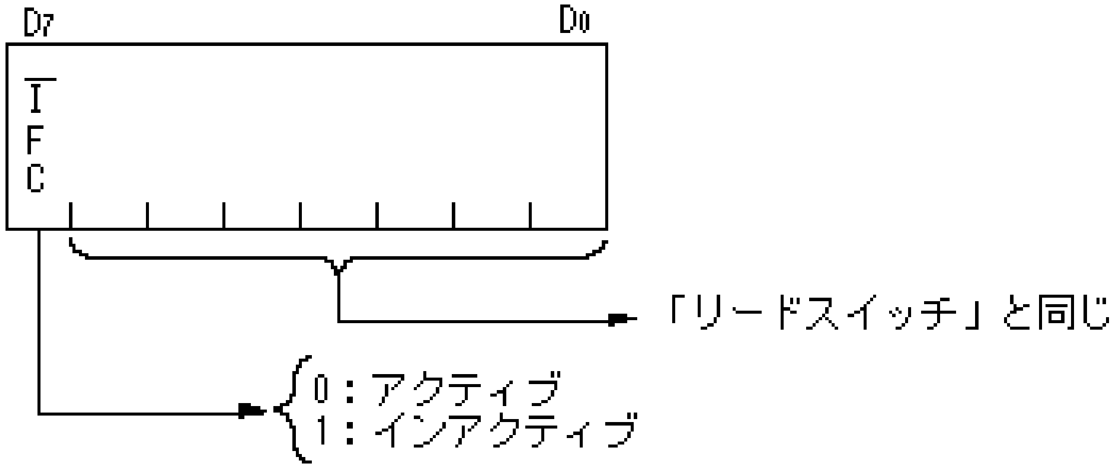


注：各ビットは，ディップスイッチがONの時0，OFFの時1となる.

GINT1	GINT2	割り込み名	バススロット信号名
0	0	INT 0	IR 31
0	1	INT 4	IR 101
1	0	INT 5	IR 121
1	1	INT 6	IR 131

←システム既定値（INT 5 / IR 121 の行）

●リードIFC



●初期設定

・ステート移行禁止時間の設定

N_F=5(F_3，F_2，F_1，F_0=0101)

・Aux.(B)レジスタ

B_2=1　ひき続くデータ送出の2バイト目以降のハンドシェイクのT_1として「T_1(高速)」を用いる.

B_2=0　INT端子のアクティブレベルとして，「INT(アクティブハイ)」を指定.

・T/R2，T/R3(トランスミット/レシーブ制御2，3)端子の機能選択

TRM0=1 ⎫　　T/R2=CIC
　　　　　⎬ →
TRM1=1 ⎭　　T/R3=PE

第14章

サウンド

14.1　仕　様

　サウンド機能は拡張スロットにサウンド／ジョイスティック用インターフェイスボードPC-9801-26／K(PC-9801U2は専用スロットにPC-9801U-03)を実装することにより実現される(PC-9801UV2，UV21，UX21，UX41，CV21，UV11，EX2，EX4，DX，UF，UR，DA，DS，CS，US，PC-98DO，DO$^+$，PC-98GSはサウンドインターフェイス標準実装，ジョイスティックは使用不可)．

　このボードは，サウンド用LSI兼ジョイスティックインターフェイスとしてYM-2203と，コントロールプログラムを内蔵するROM 16KByteを実装している．

　また，インターフェイスコネクタとしてジョイスティック用端子を2個と，サウンド用外部端子(モノラル)をもっている．

音源(YM-2203)

　　FM音源　　3和音(モノラル)

　　SSG音源　 3和音(モノラル)

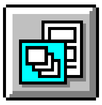
出力

　　本体内蔵スピーカー

　　LINE-OUT(モノラル)

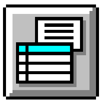
■ブロック図

▼*サウンド I/Fのブロック図*



14.2　I/Oアドレスと命令

▼サウンド I/F(YM-2203)のI/Oアドレスと命令一覧



■YM-2203の制御

　YM-2203のマスタクロックは，3.9936MHzとする．したがって，リセット動作を保証するために，マスタクロックの分周数を6以外に指定してはならない．

●ROM

　インターフェイス上のROMのアドレスはC8000H～D7FFFH間の16KB(16KB境界に整列)，既定値としてはCC000H～CFFFFHを使用する．またROM機能の禁止スイッチを持つ．

●割り込み

　YM-2203出力の割り込み信号は，反転しIR131またはIR121に接続される．
　どちらの信号を使用するかはジャンパスイッチにより設定し，ソフトウェアはその設定をYM-2203のI/OポートA(内部アドレス0EH)の最上位ビット(IRST0)により判断する．
　“0”の場合がIR131(INT6)，“1”の場合がIR121(INT5)を使用することを表わす．
　通常はIR131(INT6)を使用する(PC-9801-26／K以外ではIRST1は常に“1”でINT4，INT0は使用できない)．
　なお，ソフトウェア上の互換を保つため，ソフトウェアは次のように判断する．

▼サウンド I/F YM-2203内部IRST1,2の値と割り込みレベル，IRQ

■ジョイスティックインターフェイス

YM-2203のI/Oポートを使用する.

▼*サウンド I/F ジョイスティックI/F(YM-2203内部I/Oポート)*

●入　力

・D_7, D_6ビット:IRST0, 1
「■YM-2203の制御　●割り込み」参照

・D_5～D_0ビット:TRG1, TRG2, RIGHT, LEFT, DOWN, UP
ジョイスティックの入力

●出　力

・D_7ビット:OUTE
出力イネーブル, “1”でOUT11, 12, 21, 22を“H”状態にする.
ジョイスティックを使用するときは, 必ず“1”に保つ.

・D_6ビット:LNSL
入力セレクト, “0”でジョイスティック1を“1”でジョイスティック2を選択する.

・D_5～D_0ビット:OUT23, 13, 22, 21, 12, 11
汎用入出力ポートの出力

■サウンド出力

　サウンド用外部端子に外部接続用のケーブルを接続すると，本体のスピーカからは，サウンド／ジョイスティックインターフェイスで生成されたサウンドは出力しなくなる(ただし，PC-9801-26／KのLINEOUT1はこの限りではない)．ただしBEEP音は本体のスピーカから出力される．

　この本体のスピーカはボリュームを持つが，サウンド用外部端子の出力レベルは固定である．

14.3　PC-9821

PC-9821Aシリーズ，98MULTiではPC-9801DA等で採用されていたFM音源チップ(YM-2203)と上位互換であるYM-2608を搭載している．そのほか，様々な音源に対応している．

PC-9821Xシリーズ，PC-9821NpではPCM録音/再生機能のみWindows上でサポートされる．

■概要

音源

・YM-2608
　従来のPC-9801シリーズで採用されているYM-2203上位互換がある.
　　　FM音源　　　　6和音(ステレオ)
　　　SSG音源　　　 3和音(モノラル)
　　　リズム音源　　6音(ステレオ)

・CD-DA(市販音楽CD音)
・PCM音源
・LINE-IN(ステレオ)
・マイクロホン(モノラル)

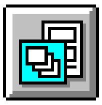
出力

・LINE-OUT(ステレオ)
・ヘッドホン(ステレオ)

●内蔵サウンド機能識別方法

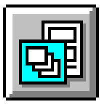
　I/Oポート(A460H)を読み込むことにより，内蔵サウンド機能が有効か調べることができる.

▼サウンド I/F(PC-9821系YM-2608)　サウンドI/F H/W接続認識



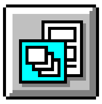
■ブロック図

▼*サウンドI/F(PC-9821系YM-2608)ブロック図*



注意：ブロック図のVOL1～VOL5は各々独立したソフトウェアコントロールが可能
　　　各々ステレオでLINE-OUT端子(×1)から出力可能.

▼*サウンドI/F(PC-9821Xシリーズ，PC-9821Np)ブロック図*



■PCM録音／再生機能

　PC-9821Aシリーズ，Xシリーズ，98MULTi,PC-9821Npは，音声(ステレオ)のデジタルサンプリング機能を内蔵している．サンプリングデータはCPUを介しメインメモリ内に展開される.

　サンプリングレートは下記から選択可能である.

　(PC-9821Xシリーズ,PC-9821Npは*がついているもののみ)

44.1KHz*
33.08KHz
22.05KHz*
16.54KHz
11.03KHz*
8.27KHz
5.52KHz
4.13KHz

■YM-2608

YM-2608はPC-9800シリーズで採用されているYM2203の上位互換を実現している.

I/Oアドレスは以下のようになる.

(PC-9821Xシリーズ,PC-9821Npでは採用されていない)

	2203 互換部	2608 拡張部
ライトアドレス	188	18C
リードステータス	188	18C
データポート	18A	18E

第15章

ウィンドウアクセラレータボード

15.1　ウィンドウアクセラレータボードA／B

■概要

ウィンドウアクセラレータボードA(PC-9821A-E01)およびウィンドウアクセラレータボードB(PC-9801-85)は，S3社製86C928を搭載することにより，マルチレゾリューションでの1677万色中256色表示，GUIの高速処理を実現している．

■動作環境

●対応機種

・ウィンドウアクセラレータボードA(PC-9821A-E01)
　PC-9821Aシリーズ(拡張スロット#3または#4に実装)
・ウィンドウアクセラレータボードB(PC-9801-85)
　PC-9801シリーズ，386SX CPU以上搭載機種
　98NOTEでは動作不可.
　I/O拡張ユニット(PC-9811N/L，PC-9801N-08，PC-9808LV-08，PC-H98-U2)では動作不可.
　PC-H98シリーズではPC-H98S model8を除き動作不可.

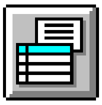
●OS

日本語Microsoft Windows(Ver3.1，3.0B，3.0A)

ただし，Ver3.0Aを使用する場合には，日本語Microsoft Windows(Ver3.0A)拡張ドライバセット(PS98-1214-31／51／81)が必要.

●解像度

▼*ウィンドウアクセラレータ 解像度と発色数*



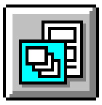
本体側の持つ解像度および表示色にも切り替え可能.

●入出力仕様

アナログRGB入力·······D-SUB15ピン，ピン横3列構成
アナログRGB出力·······D-SUB15ピン，ピン横2列構成

●ケーブル接続

▼*ウィンドウアクセラレータ ケーブル接続図*



15.2　フルカラーウィンドウ アクセラレータボードA,B

■概要

フルカラーウィンドウアクセラレータボードA(PC-9821A-E09)およびフルカラーウィンドウアクセラレータボードB(PC-9801-91)はS3社製86C928を搭載している．ウィンドウアクセラレータボードA／Bの機能を包含し，さらに1280*1024ドットの解像度およびフルカラー表示機能(解像度，VRAM搭載量により表示可能な色数は異なる)をサポートし，ウィンドウを高速に実行するためのオプションボードである．

■動作環境

●対応機種

・フルカラーウィンドウアクセラレータボードA(PC-9821A-E09)
　PC-9821Aシリーズ(拡張スロット#3または#4に実装)
・フルカラーウィンドウアクセラレータボードB(PC-9801-91)
　PC-9801シリーズ，386SX CPU以上搭載機種
　98NOTE，PC-9801LSでは動作不可.
　I/O拡張ユニット(PC-9811N/L，PC-9801N-08，PC-9808LV-08，PC-H98-U2)では動作不可.
　PC-H98シリーズではPC-H98S model8を除き動作不可.
　また，フルカラーウィンドウアクセラレータボードA/Bにオプションの増設VRAMサブボードを増設する場合，消費電力が2スロット分になるため，他の拡張スロットの内1つが使用不可となる.

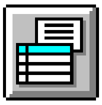
●OS

日本語Microsoft Windows Ver3.1

ただし，ウィンドウアクセラレータボードドライバはボード添付のドライバを使用.

●解像度

▼*フルカラーウィンドウアクセラレータ（増設VRAM）解像度と発色数*



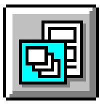
●入出力仕様

アナログRGB入力·······D-SUB15ピン，ピン横3列構成

アナログRGB出力·······D-SUB15ピン，ピン横2列構成

●ケーブル接続

▼*フルカラーウィンドウアクセラレータ　ケーブル接続図*



15.3　ウィンドウ アクセラレータボードA2

■概要

ウィンドウアクセラレータボードA2(PC-9821A-E11)は，Matrox社製MGA-Ⅱを搭載することにより，マルチレゾリューションでの1677万色中256色表示，GUIの高速処理を実現している.

■動作環境

●対応機種

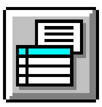
PC-9821Aシリーズ(拡張スロット#3または#4に実装)

●OS

日本語Microsoft Windows(Ver3.1，3.0B，3.0A)
ただし，Ver3.0Aを使用する場合には，日本語Microsoft Windows(Ver3.0A)拡張ドライバセット(PS98-1214-31／51／81)が必要.

●解像度

▼*ウィンドウアクセラレータ　解像度と発色数*



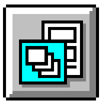
本体側の持つ解像度および表示色にも切り替え可能.

●入出力仕様

アナログRGB入力‥‥‥‥D-SUB15ピン，ピン横3列構成
アナログRGB出力‥‥‥‥D-SUB15ピン，ピン横2列構成

●ケーブル接続

▼*ウィンドウアクセラレータ ケーブル接続図*



15.4　ウィンドウ アクセラレータボードB3

■概要

ウィンドウアクセラレータボードB3(PC-9801-96)は，CIRRUS LOGIC社製GD5428を搭載することにより，640×480ドットでの1677万色色表示，GUIの高速処理を実現している．

■動作環境

●対応機種

拡張スロットを標準装備しているCPU386SX以上搭載機種

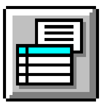
●OS

日本語Microsoft Windows(Ver3.1)

ただし，Ver3.0Aを使用する場合には，日本語Microsoft Windows(Ver3.0A)拡張ドライバセット(PS98-1214-81)が必要．

●解像度

▼*ウィンドウアクセラレータ　解像度と発色数*



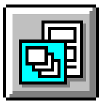
本体側の持つ解像度および表示色にも切り替え可能．

●入出力仕様

アナログRGB入力········D-SUB15ピン，ピン横3列構成
アナログRGB出力········D-SUB15ピン，ピン横2列構成

●ケーブル接続

▼*ウィンドウアクセラレータ ケーブル接続図*



15.5　フルカラーウィンドウアクセラレータボードX

■概要

　フルカラーウィンドウアクセラレータボードX(PC-9821X-B01)は，Matrox社製MGA-Ⅱを搭載している，PCIバス専用のウィンドウアクセラレータボードである．
　これにより，高速描画，マルチレゾリューションでの1677万色中256色表示を実現している．
　また，オプションの増設VRAM(PC-9821X-B01-01:2MB)を追加することにより，1280×1024でのフルカラー表示も可能となっている．

■動作環境

●対応機種

PC-9821X/U1

●OS

日本語Microsoft Windows Ver3.1
　ただし，ウィンドウアクセラレータボードドライバはボード添付のドライバを使用．

●解像度

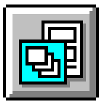
▼*フルカラーウィンドウアクセラレータ(増設VRAM)　解像度と発色数*

●入出力仕様

アナログRGB入力········D-SUB15ピン，ピン横3列構成
アナログRGB出力········D-SUB15ピン，ピン横2列構成

●ケーブル接続

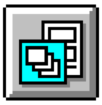
▼*フルカラーウィンドウアクセラレータ ケーブル接続図*



15.6　ディスプレイ

各解像度による使用可能なディスプレイを以下に示す.

▼*解像度とディスプレイ*



第3部
外部インターフェイス仕様

第1章

拡張用スロットバス

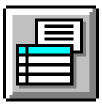
1.1　外部仕様

■バスコネクタ

●バススロット信号

・80286／386／486／Pentiumタイプバス
PC-9801FA以降の機種
PC-9801VX01, VX21, VX41, UX, RA, RX, EX, ES, RS, T, DX, DS, DA,
PC-9801VM21(スロット#2,3,4)／VX0,2,4(スロット#2,3,4)
PC-9801LS, LX(PC-9801LV-08を接続した場合)
PC-98XA, XL, XL^2, RL, GS

▼*拡張用スロット バスの信号線(80286,386,486,Pentiumタイプバス)*



8086／70116タイプとは以下の点が異なる.

▼拡張用スロット 8086／70116タイプバスとの差分

▼拡張用スロット B28, B36, B38の機種による差分

注意：PC-98XAでは, 次に示す信号がスロットによって異なる.

▼拡張用スロット PC-98XAの拡張用スロットでのB28, 35, 36, 37, 38, 40

・8086／70116タイプバス

PC-9801，E，F，M，U2，VF，VM0，VM2，VM4，UV，CV，UF，UR，PC-98DO，DO^{+}

PC-9801VM21, 11(スロット#1)／VX0, 2, 4(スロット#1)

PC-9801LV21, 22(PC-9801LV-08を接続した場合)

▼拡張用スロット バスの信号線(8086, μPD70116タイプバス)

・ノート型拡張バス

98NOTEでは，本体背面に拡張バスコネクタを提供している.

本コネクタには，以下の装置が接続可能である.

a) I/O拡張ユニット(PC-9801N-08)

98NOTEでPC-9800シリーズの拡張スロットに実装可能なボードを3枚利用できるようにするためのユニット.

b) 増設用フロッピーディスクユニット

専用のフロッピーディスク増設ケーブル(PC-9801N-15)を使用，または，I/O拡張ユニットの中継ボックス経由で以下の装置が接続可能.

- PC-9831-MF2
- PC-9831-VW2
- PC-9831-MW
- PC-FD511(R)／512(R)／311(R)／312(R)

以下の装置は接続不可能である.

- 8インチ標準フロッピーディスクユニット(PC-9881N等)
- デジタルRGB／モノクロCRTディスプレイおよびデジタルRGB／モノクロCRTディスプレイ端子を使用する機器
- アナログRGBカラーCRTディスプレイ(N5913L,PC-KD854等)*

*PC-9801NS/E, NC, NS/T, NA, NA/C,NS/R, NX/Cでは接続可能(オプションのCRTパック装着時). PC-9801NS/L, PC-9821Neではオプションの CRTケーブルが必要.

●バスコネクタ利用上の注意

・PC-9801VM21，VX0，VX2，VX4において，8086／μ70116タイプのスロット用に開発されたCPUを搭載しているボード(NEC製品としては，PC-9801-16 68000ボード，PC-UXボード)およびDMAコントローラを搭載しているボード(NEC製品では該当するボード無し)は，スロット#1にのみ実装可能であり，70116CPUのもとでのみ利用可能である．80286／386／486／Pentiumタイプのスロットには実装不可である．
・8086／μ70116タイプのスロット用のI/Oボードは80286／386／486／Pentiumタイプのスロットにも実装可能．
・以下のボードは，RAM640KB標準実装の機種の拡張スロットに実装してはならない．
　メモリバンク08・09以外に設定されたPC-9801，E，F，M，U，UV，VF，VM，CV用RAMボード(PC-980153／Lを除く)

　PC-98XA-01，01K　RAMボード

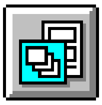
・80286／386／486／Pentium CPU搭載機種では，8086／μ70116CPU専用に開発された，ソフトウェアコマンドによりスタートするのではなく，POWER ONで自動スタートするボードも搭載してはならない．
・8086／μ70116CPU専用に設計されたROM搭載ボードは，アドレスの上位4ビットをデコードしていないため，80286／386／486／Pentium CPU搭載機種ではAB191信号にAB201～AB231=0000(1MB以下の空間)の条件を含んだ信号を供給し，1MB以上の空間をもつ新メモリボードを実装したときのみAB191の本来の信号を供給するようになっている(PC-98XAでは考慮されていない)．

AB191(B25)信号の仕様

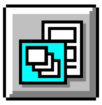
マイクロスイッチON時	CPUの出力するアドレス信号.
マイクロスイッチOFF時	バンク0Cおよびバンク0Dアクセス時のみ1. RAM KILLスイッチがONの時はバンク08, バンク09アクセス時も1になる.

この信号の切り替えは，スロット毎についているマイクロスイッチにより自動的に行えるが，バックボード上のジャンパスイッチによって，いずれかに固定することもできる．なお，マイクロスイッチおよびスイッチバーの形状は，機種，ボードにより異なるものがある(機能は同等)．

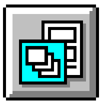
▼拡張用スロット　マイクロスイッチとジャンパスイッチ



▼拡張用スロット　8086，μPD70116専用ボード挿入時のAB191



▼拡張用スロット　新型(スイッチバー付き)ボード挿入時のAB191



PC-98XAの外部CPU／DMA搭載ボード，およびアドレス24ビットフルデコードのボードを使用するときは，マイクロスイッチをONにする必要がある．スイッチバーのないPC-98XA用のボードは，ジャンパスイッチにより信号を選択すること．

●ピンコネクション

▼拡張用スロット　ピンコネクション(バックビュー)

●拡張用スロット位置

▼背面図 PC-9821Xt

▼背面図 PC-9821Xa

▼背面図 PC-9821Xn, Xp, Xs, Xe

▼背面図 PC-9821Np, Ns, Ne2, Nd, Ne

▼側面図 PC-9821Es

▼背面図 PC-9821An, Ap2, As2, Af

▼背面図 PC-9821Cs2

▼背面図 PC-9821Bf, Bp2, Bs2, Be2, PC-9801BA2, BX2

▼背面図 PC-9801NS/A

▼背面図 PC-9801NL/R

▼背面図 PC-9821Ts

▼背面図 PC-9821Ne

▼背面図 PC-9801N, NV, NS, NS/E, NC, NS/T, NA, NA/C, NS/R, NX/C

▼背面図 PC-9801P拡張コネクタボックス

▼背面図 PC-9821Ce

▼背面図 PC-9821Ap, As, Ae

▼背面図 PC-9801BA, BX

▼背面図 PC-9821 model S1, S2

▼背面図 PC-9801US

▼背面図 PC-9801NS/L

▼背面図 PC-9801NL

▼背面図 PC-9801FA, FS, FX

▼背面図 PC-9801T

▼背面図 PC-9801UF, UR

▼背面図 PC-9801CS

▼背面図 PC-9801DA, DS, DX

▼背面図 PC-9801ES, EX

▼背面図 PC-9801CV21

▼背面図 PC-9801RA, RX, VM11

▼背面図 PC-9801UV11

▼*背面図 PC-9801UX21, 41*

▼*背面図 PC-9801VX, VM21*

▼*背面図 PC-9801UV2*

▼*背面図 PC-9801U2*

▼*背面図 PC-9801VM0, VM2*

▼*背面図 PC-9801VF2*

▼*背面図 PC-9801M2*

▼*背面図 PC-9801F1, 2*

▼*背面図 PC-9801E*

▼*背面図 PC-9801*

▼*背面図 PC-98DO*

▼*背面図 PC-98DO^{+}*

▼*背面図 PC-98GS model 1, 2*

▼*背面図 PC-98XA*

▼*背面図 PC-98XL*

■信号の概要

・AB001～AB191 アドレスバス
アドレスバスはAB001～AB231の24ビットで構成されており，最大16Mバイトのアドレス空間をもつ．ただし，以前からあるPC-9800シリーズ用のROM搭載オプションボードではAB201～AB231をデコードしていないため，80286，386，486，PentiumCPU搭載機種の拡張用スロットの基部にマイクロスイッチ(およびジャンパスイッチ)を設け，旧来のボードが挿入されている場合には，AB201～AB231=0のときにのみAB191がアクティブになるようにしている．マイクロスイッチ(またはジャンパスイッチ)がONになっている場合には，AB191には本来のアドレス信号が出される(PC-98XAでは考慮されていない)．

・BHE0 バスハイ イネーブル
データバスの上位半分にデータを出力することを許可したり，上位半分の側に接続されているデバイスをCPUがアクセスすることを示す信号である．下位半分側に対してはAB001が同様の働きをする．

・DB001～DB151 データバス
データバスはDB001～DB151の16ビットで構成されている．

・IOR0 IOリード
IOアクセスのリードストローブ信号である．I/OをリードするサイクルにLowになる．

・IOW0 IOライト
IOアクセスのライトストローブ信号である．I/Oにデータを出力するサイクルにLowになる．

・MRC0　メモリリード
メモリアクセスのリードストローブ信号である．メモリをリードするサイクルにLowになる．

・MWC0　メモリライト
メモリアクセスのライトストローブ信号である．メモリにデータを書き込むサイクルにLowになる．

・MWE0　メモリライトイネーブル
Lowの時，拡張メモリに対して書き込みタイミングを供給する．

・RFSH0　リフレッシュ
Lowの時，バスをリフレッシュのために占有することを示す信号である．

・IR31, IR51, IR61（以上，マスタPIC），IR91, IR101, IR111, IR121, IR131（以上，スレーブPIC）　割り込み要求信号
要求信号のポジティブエッジによって，CPUに対してマスカブル割り込みをかけることができる．拡張スロットに接続される入出力装置の割り込みには次表のものがある．
IR91, IR101, IR111, IR131は各デバイス用にリザーブされている．
IR91はオープンコレクタ出力としてプルアップ抵抗を使用する．他はスリーステートバッファを使用する．

信号名	接続装置	備考
IR 31		INT0
IR 51		INT1
IR 61		INT2
IR 91	固定ディスク	INT3
IR101	640KB フロッピーディスク	INT41
IR111	1MB フロッピーディスク	INT42
IR121		INT5
IR131	マウス	INT6

・IOCHK0　ノンマスカブルインタラプト信号

本信号のネガティブエッジにより，CPUにノンマスカブルの割り込みをかけることができる.

ノンマスカブルインタラプトはソフトウェアからのマスク制御ができないハードウェアからの割り込みである. 実際には，拡張メモリパリティエラー(リード時)検出に使用しており，NMI-F/Fのセット／リセットによりこの割り込みを許可／禁止できるようになっている(PC-9801U2ではパリティエラー検出を行っていない).

コマンド	機能
OUT 52	NMI F/F のセット(許可)
OUT 50	〃　　リセット(禁止)

なお，システムポート(μPD8255A)のMCKENが“1”のときには(NMI-F/Fの1,0にかかわらず)同じシステムポートをリードすることによりEMCK1またはIMCKが1であることをチェックすることができる.

・INT0 (マスカブル)インタラプト

インタラプトコントローラμPD8255AのINT出力信号である.

各割り込み要求にμPD8259Aが応答したときにアクティブになる.

・NMI0　(ノンマスカブル)インタラプト

ノンマスカブル割り込みがあったときにアクティブになる信号である.

・SCLK1 Systemclock

CPUクロック　8／16Mモード　………… 7.9872MHz
　　　　　　　10／12／20Mモード …… 9.8304MHz
　　　　　　　5Mモード　……………… 4.9152MHz

・S18CLK1(307.2KHz)
クロックはSCLKとS18CLK1(307.2KHz)が供給される.

・POWER0 電源確定信号
電源ON／OFF時，DC+5V電源出力が+4.57V以上になった場合に有効になる.

・RESET0　リセット信号
RESET0はDC+5V電源が4.75V以下になるか，本体のリセットSWの押下で有効になる.

・DRQ00,DRQ10,DRQ20,DRQ30 DMA要求信号(DMARequest)
・DACK00,DACK30 DMAアクノリッジ信号(DMAAcknowldege)
上で解説されている信号の種類とそれを使用するデバイスの対応は，第2部「第2章　DMAコントローラ」を参照のこと.

・WORD0　ワード／バイト
内部DMAに接続するI/Oデバイスがワード転送かバイト転送かを示す信号. ワード転送のとき，DACK信号と同期させて，この信号をLowにしなければならない. スリーステート出力とする(ノーマルモードでは未使用. バイト転送のみ可能).

・DMATC0 DMAターミナルカウント
DMA転送の際に，最終ワード／バイトの時，Lowになる.
信号のレベル変化を検出すること. 信号の立ち上がり／立ち下がりエッジを利用した場合の動作は保証されない.

・CPUENB10 CPUイネーブル信号
CPUがバスを使用しているときにアクティブとなる.

・IORDY1 I/Oレディ
CPUおよび内部DMAに対するウェイト要求信号．スリーステート出力とする．
CPUがI/Oをアクセスする時，システム内部で自動的にWaitが入る．このバスサイクルで長さが十分であれば，デバイス側で本信号を操作する必要はない．
IORDY信号のLow幅の最大時間は7μs以下とする．

・GND　グランド
・+5V　+5V電源ライン
・+12V　+12V電源ライン
・-12V　-12V電源ライン
・V1,V2　オプション用電源ライン
次にPC-9801VX0,2,4から採用した信号線を示す．これらの信号は80286／386／486／PentiumCPU動作時のみ有効となる．

・AB201～AB231　アドレスバス
AB001～AB191は，8086／70116でアクセス可能であるが，それ以上のアドレスバスをアクセスすることができない．80286／386／486／PentiumではAB001～AB191に加えてAB201～AB231のアドレスバスがアクセス可能である．PC-9801，E，F，M，U，UV，VF，VM，CV，LVではAB201～AB231は未接続である．

・EXHRQ10/EXHRQ20　ホールドリクエスト信号
外部CPU／DMAからのバス要求信号．

・EXHLA10/EXHLA20　ホールドアクノリッジ信号
外部CPU／DMAへのアクノリッジ．

・SBUSRQ1　バス解放要求信号
内部DMA，リフレッシュ制御回路から外部CPU／DMAに対するバス解放要求信号．

・NOWAIT0　ノーウェイト信号
メモリを0Waitで動かすときの要求信号.

・SALE1　上位アドレスバスラッチ信号
アドレスバスAB171～AB231のラッチ要求信号.

・INTA0　外部CPUデータ要求信号
外部CPUから8259／71059PICに対するデータ要求信号.

・MACS0　メモリボード自己アクセス信号
オプションのメモリボードが，自身に対してアクセスされていることを示すために出力する信号．I/O拡張ユニットで使用する．オープンコレクタ出力とする．
この信号を定義していないメモリボードのI/O拡張ユニットでの動作は保証されない.

以下は，8086／70116タイプの拡張スロット(8086／70116CPU動作時のみ有効)に供給されている信号である.

・LOCK0ロック信号
CPUのLOCK信号.

・S00～S20CPUステータス信号
CPU(Maximamモード)のステータス信号.

・CPKILL0
内部CPUをバスから切り離し，アドレス出力を禁止する.

・RQ/GT0　リクエスト／グランド信号

CPUのMaximumモードのRQ/GT信号である．NDP未実装，あるいは，PC-9801UV，VMの8MHz（PC-9801E，F，Mでは5MHz）モードのときはRQ/GT1（PC-9801E，F，MではCPUのRQ/GT0）端子に直接接続され，PC-9801UV，VMのNDP 10MHz（PC-9801E，F，Mでは8MHz）時はNDPのRQ/GT1端子を介してCPUと接続される（ストラップによる）．

▼*CPU-NDP間のRQ/GT信号結線図（PC-9801）*

▼*CPU-NDP間のRQ/GT信号結線図（PC-9801E，F，M）*

▼*CPU-NDP間のRQ/GT信号結線図（PC-9801VF，VM，U，UV）*

・DMAHLD0 DMAホールド

内部DMAの要求をすべてインアクティブにし，内部DMAが動作しないようにする信号である．主として外部DMAがバスを占有するために使用する．

DMAHLD0は，RAMのリフレッシュを止めるので，長時間（約140クロック以上）アクティブにしてはならない．

・HRQ00　ホールドリクエスト信号

CPUのホールドを要求する信号である．CPUはホールド要求されるとWaitの状態になる．

CPUを確実にホールドするためには，内部のS4からS0までHRQ00をアクティブにする必要がある．

・HLDA00　ホールドアクノリッジ

CPUのホールドアクノリッジ信号である．

1.2　DC特性

■DC特性

●PC-9801, E, F, M, U, VF, VM, UV, CV, UF, UR, PC-98DO, DO^{+}

▼*拡張スロット DC特性(PC-9801, E, F, M, U, VF, VM, UV, CV, UF, UR, DO, DO^{+})*

●前記以外

▼*拡張スロット DC特性(前記以外)*

■電源容量

●PC-9801, E, F1, F2, F3, M2, M3, U2, VF2, VM0, VM2, VM4, UV2

▼*拡張スロット 電源容量(PC-9801, E, F, M, U2, VF2, VM0, VM2, VM4, UV2)*

●前記以外

▼*拡張スロット 電源容量(前記以外)*

1.3　AC特性

80286／386／486／Pentiumタイプのスロットは80286／386／486／Pentium CPUに対して最適化がなされているため，次の点に注意する必要がある．詳細については後述のタイムチャートを参照すること．

■I/Oアクセス

80286／386／486／PentiumではSCLK1のデューティー比が1:1になっている点に注意すること．

■メモリアクセス

80286／386／486／Pentiumタイプのバス信号は，タイミングが変更されているため，8086／70116専用に設計されたメモリ(RAM／ROM)は動かない．

また，8086／70116専用に設計されたオプションをそのまま本システムに実装した場合，メモリパリティエラー，データ化けを起こし，最悪の場合には本体(データアドレスバッファ)が破壊される可能性もあるため注意すること．

メモリアクセス時の注意事項は次の通り．

- アドレスバスの上位7ビットは本体側ではラッチされていないため，メモリ側でアドレスデコードした後，SALE1信号によりラッチすること．
  また，自分のアドレスであったときMACS0信号を駆動すること(MACS0は拡張ユニットで使用する)．
- メモリアクセスを0wait(バスサイクル2クロック)で動作させることができる場合，NOWAIT0信号を駆動すること．
- DRAMに対するアクセスを行う場合は，ディレイドライトサイクルモードを使用すること．

■外部CPUおよび外部DMA

8086／70116タイプのバスにおいて，外部CPUおよび外部DMAは，SCLKに同期して制御信号を出力する必要がある等の制限があったが，80286／386／486／Pentiumタイプのバスでは，EXHRQ10またはEXHRQ20信号によりバス使用を要求し，EXHLA10またはEXHLA20信号により，許可が与えられた後は，独自のタイミングで動信できるよう考慮されている．

EXHRQ10とEXHRQ20の違いは，EXHRQ20の優先度が高いことを除けば，機能的に同じである．

外部CPUおよび外部DMAを使う場合，次の点に注意すること．

・EXHLA信号が入力された時，本体側の次の制御信号はスリーステート状態になっているため，任意のタイミングでこれらの信号を駆動すること．ただし，拡張バス上にアドレスを出力した後，SALE，コマンド線(MRC0等)等を出力するタイミングは，本体のタイムチャートに準じて時間をとること．

〈駆動信号〉	AB001～AB231,BHE0,DB001～DB151,IOR0,IOW0,MRC0,MWC0,MWE0,SALE1
〈外部CPUのみ〉	CPUENB0,INTA0
〈外部DMAのみ〉	WORD0

・SBUSRQ1信号を監視し，1のときはただちにEXHRQを解除し，バスの使用を中止すること．SUBSRQ1信号は，メモリリフレッシュおよび内部DMAの転送要求があるとき1となる．
・外部CPU／DMAはI/O拡張ユニットではサポートされない．

・外部CPUおよび外部DMAは以下の信号で区別される．システムはそれらの信号線の状態およびバス上のアドレスにより，データバスDB001～DB071またはDB081～DB151上のデータを他方のデータバス上にコピーする機能を持つ．そのデータコピー機の動作条件を以下に示す．

	16ビット外部CPU	8ビット外部DMA	16ビット外部DMA
CPU ENB0駆動	'L'	Hi-Z	Hi-Z
WORD0駆動	ー	Hi-Z	'L'
使用データバス	DB001～DB071 DB081～DB151	DB001～DB071	DB001～DB071 DB081～DB151
データコピー機能 (システム機能)	コピーせず	DB001～DB071 ↑↓コピー DB081～DB151	コピーせず

注：8ビット外部CPUの定義はない．

■ROM・RAM回路例

図1,2は0E5000～0E5FFFの4KバイトにROMを載せる場合の回路例(ハイレゾモード時)である．ここでROMを0E5000～0E5FFFまでの間に設定する場合，同じ内容がFE5000～FE5FFFにも見えるように設計しなければならない．また，この範囲内のメモリアクセス時にはMACS0信号は出さないようにする．

図1はROMのアドレスデコード回路である．回路AはAB231～AB171のデコード回路であり，これはアドレスデコード後SALE1信号でラッチする必要がある．回路BはAB161～AB121のデコード回路でありこの信号はラッチしないようにする．

デコード回路の設計で注意しなければならないのは，回路の遅延時間である．CPU80286,8MHz動作時を例にとってみると，AB201～AB231からBNKDEC1までの遅延時間をtab，SALE1からBNKDEC1までの遅延時間をtsb，AB161～AB121からADDEC1までの遅延時間をtaa，MRC0からMRC1までの遅延時間をtmmとすると，

$$\mathrm{tab(max)-tmm(min)=tabx(max),\ \ tabx(max)\leqq 105ns}$$
$$\mathrm{tsb(max)-tmm(min)=tsbx(max),\ \ tsbx(max)\leqq 35ns}$$
$$\mathrm{taa(max)-tmm(min)=taax(max),\ \ taax(max)\leqq 25ns}$$

となるように検討しなければならない．

▼*図1　ROMデコード回路例*

▼*図2　ROM回路例*

図1ではtab(max)=83ns，tsb(max)=30ns，taa(max)=25ns，tmm(min)=3nsであるから，

83ns-3ns=80ns≦105ns
30ns-3ns=27ns≦35ns
25ns-3ns=22ns≦25ns

となり上記条件を満足する．

図2は，ROMデータの出力回路である．ここで注意する点はアドレス確定からデータ出力要求時間までの時間がきびしく，この回路では200nsでアクセス可能なROMを使用する必要があることである．これより遅いROMを使用する場合は一時IORDY1をLOWにしてCPUにウエイトをかける必要がある．IORDY1の使用法は「1.1　外部仕様」を参照すること．

注意：ノーマルモードにおいて0C0000H～0DFFFFHをアクセスする場合には，自動的にWAITが挿入される．

RAMを0E5E00～0E5FFFの範囲に載せる時もROMを載せる時と同様な注意が必要となる．ただし，アドレスデコードの遅延時間に関する件はRAMの種類により次のようにする．

●D-RAM

D-RAM回路作成時は，RAS信号，CAS信号の基となる信号を作成する時，ROMの時と同様に遅延時間を考慮して作成しなければならない．

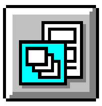
●S-RAM

図3のように$\overline{CS}$信号の確定が$\overline{WE}$信号の立ち下りに対しセットアップ時間を必要とする場合，$\overline{CS}$信号作成回路の遅延が次の式を満足する必要がある．tab，tsb，taaはROMデコード回路のtab，tsb，taaにそれぞれ対応するものとする．$\overline{WE}$信号に対する$\overline{CS}$のセットアップ時間をtsとすると，

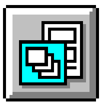
tab(max)-tmm(min)+ts=tabx(max)，tabx(max)≦105ns
tsb(max)-tmm(min)+ts=tsbx(max)，tsbx(max)≦35ns
taa(max)-tmm(min)+ts=taax(max)，taax(max)≦25ns

となる．
図4のように$\overline{CS}$信号の確定が$\overline{WE}$信号の立ち下りに影響されなく，しかも$\overline{WE}$信号をアドレスデコード信号でマスクしない場合は，ROMのデコード回路であげた3式を満足する必要はない．ただし，$\overline{WE}$信号をアドレスデコード信号でマスクする場合は3式を満足しなければならない．

▼*図3 RAMチップの信号入力タイミング1*



▼*図4 RAMチップの信号入力タイミング2*



1.4　タイミングチャート

■PC-9801, E, F1, F2, F3, M2, M3, U2, VF2, VM0, VM2, VM4, UV2

ここに記載した数値は，場合により異なることがある．参考として利用すること．

●System clock

▼*System clock タイミングチャート(T/C)*

PC-9801

▼*System clock T/C補足(PC-9801)*

PC-9801E，F，M

▼*System clock T/C補足(PC-9801E, F, M)*

PC-9801U，UV，VF，VM

▼*System clock T/C補足(PC-9801U, UV, VF, VM)*

●CPU IO/Memory Read Cycle

＊I/Oリード	5MHz-1wait	8MHz-2wait
メモリリード	5MHz-No wait	8MHz-1wait

▼*CPU I/O, Memory Read Cycle T/C(PC-9801, E, F, M)*

PC-9801

▼*CPU I/O, Memory Read Cycle T/C補足(PC-9801)*

PC-9801E, F, M

▼*CPU I/O, Memory Read Cycle T/C補足(PC-9801E, F, M)*

PC-9801U, UV, VF, VM

＊I/Oリード	8MHz-2wait	10MHz-3wait
メモリリード	8MHz-1wait	10MHz-1wait

▼*CPU I/O, Memory Read Cycle T/C(PC-9801U, UV, VF, VM)*

▼*CPU I/O, Memory Read Cycle T/C補足(PC-9801U, UV, VF, VM)*

●CPU IO/Memory Write Cycle

＊I/Oライト	5MHz−1wait	8MHz−2wait	10MHz−3wait
メモリライト	5MHz−No wait	8MHz−1wait	10MHz−1wait

▼*CPU I/O,Memory Write Cycle T/C*

PC−9801

▼*CPU I/O,Memory Write Cycle T/C補足(PC−9801)*

PC−9801E, F, M

▼*CPU I/O,Memory Write Cycle T/C補足(PC−9801E,F,M)*

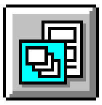
PC−9801U, UV, VF, VM

▼*CPU I/O,Memory Write Cycle T/C補足(PC−9801U,UV,VF,VM)*

●DMA, DRQ, DACK, WORD0, DMATC0

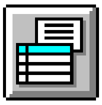
*DMAC8237のクロックは直接拡張バスからは見えない.

▼*DMA DRQ, DACK, DMATC T/C(PC-9801, E, F, M)*



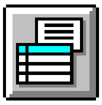
PC-9801

▼*DMA DRQ, DACK, DMATC T/C補足(PC-9801)*



PC-9801E, F, M

▼*DMA DRQ, DACK, DMATC T/C補足(PC-9801E, F, M)*

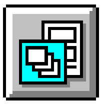


PC-9801U, UV, VF, VM

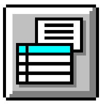
*DMAC8237のクロックは直接拡張バスからは見えない.

** 　の領域で変化させてはいけない.

▼*DMA DRQ, DACK, DMATC T/C(PC-9801U, UV, VF, VM)*



▼*DMA DRQ, DACK, DMATC T/C補足(PC-9801U, UV, VF, VM)*



●DMA IOR／IOW Cycle

PC－9801

▼*DMA I/O Read, I/O Write Cycle T/C(PC-9801)*

▼*DMA I/O Read, I/O Write Cycle T/C補足(PC-9801)*

PC－9801E, F, M

▼*DMA I/O Read, I/O Write Cycle T/C(PC-9801E, F, M)*

▼*DMA I/O Read, I/O Write Cycle T/C補足(PC-9801E, F, M)*

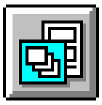
PC－9801U, UV, VF, VM

▼*DMA I/O Read, I/O Write Cycle T/C(PC-9801U, UV, VF, VM)*

▼*DMA I/O Read, I/O Write Cycle T/C補足(PC-9801U, UV, VF, VM)*

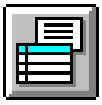
●HRQ00, DMAHLD0, HLDA00, CPUENB10, S0, S1, S2, LOCK0

▼*DMA HRQ, DMAHLD, HLDA, CPUENB, S0/1/2, LOCK T/C*



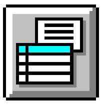
PC−9801

▼*DMA HRQ, DMAHLD, HLDA, CPUENB, S0/1/2, LOCK補足(PC-9801)*



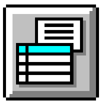
PC−9801E, F, M

▼*DMA HRQ, DMAHLD, HLDA, CPUENB, S0/1/2, LOCK補足(PC-9801E, F, M)*



PC−9801U, UV, VF, VM

▼*DMA HRQ, DMAHLD, HLDA, CPUENB, S0/1/2, LOCK補足*



●RQGT0, CPKILL0, IOCHK0, NMI0, IR31～IR131, INT0

▼*INT RQGT, CPKILL, IOCHK, NMI, IR31～IQ131, INT0 T/C*

PC−9801

▼*INT RQGT, CPKILL, IOCHK, NMI, IR31～IQ131補足(PC-9801)*

PC−9801E, F, M

▼*INT RQGT, CPKILL, IOCHK, NMI, IR31～IQ131補足(PC-9801E, F, M)*

PC−9801U, UV, VF, VM

▼*INT RQGT, CPKILL, IOCHK, NMI, IR31～IQ131補足(PC-9801U, UV, VF, VM)*

■前記以外

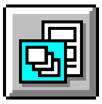
*印の信号は入力タイミングを示しており，値は入力規格値である．

SCLK1信号はクロックジェネレータから出力されるPCLKとは逆相であり，バスに現われる極性である．なお，80286 12MHz時のSCLK1はCPUのクロックと同期しておらず，タイミングの基準としては使用できない．

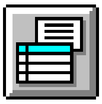
別記無き場合，数字単位はnsとする．

●System clock

▼*System clock T/C*



▼*System clock T/C補足*



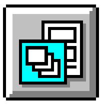
●CPU IO/Memory Cycle

以下はCPUのメモリ・I/Oアクセスの基本サイクルであり，IORDY1信号，NOWAIT0信号を使用しない場合のタイミングである．なおPC-98XAでのメモリアクセスは，拡張バス上で1WAIT，I/O拡張ユニットで2WAIT，I/Oアクセスで3WAITで動作している．また，I/O拡張ユニット上のメモリアクセスのうち，アドレスが0E5000H～0F3FFFH，FE5000H～FF3FFFHのメモリをアクセスした場合，I/O拡張ユニットのディップスイッチによって3WAITで動作する領域を設定することができる．

MACS0信号は拡張ボードがメモリの使用宣言を行う信号であり，AB231からAB171をデコードし，ラッチを通さずに，オープンコレクタを使用して出力する．ただし，0E5000H～0F3FFFH，FE5000H～FF3FFFHのメモリはMACS0信号を出力する必要はない．

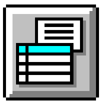
80286／386／486／Pentium　Memory Cycle

▼*80286,386,486,Pentium Memory Cycle T/C*



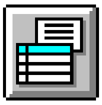
PC-98XL(XA)

▼*80286,386,486,Pentium Memory Cycle T/C補足(PC-98XL,XA)*

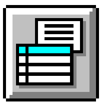


PC-98XA／XL以外　100000H～0EFFFFFHマイクロスイッチON時

▼*80286,386,486,Pentium Memory Cycle T/C補足(PC-98XL,XA以外)*



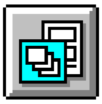
▼*80286,386,486,Pentium Memory Cycle T/C補足(486,Pentium)*



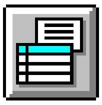
80286／386／486／Pentium　IO　Cycle

0C0000H～0DFFFFH，FC0000H～FDFFFFH，080000H～09FFFFH　RAM KILL時

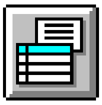
▼*80286,386,486,Pentium I/O Cycle (RAM KILL) T/C*



▼*80286,386,486,Pentium I/O Cycle T/C補足(80286,386)*



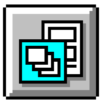
▼*80286,386,486,Pentium I/O Cycle T/C補足(486,Pentium)*



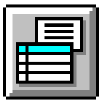
70116／70116H／70136A Memory Cycle

0C0000H～0DFFFFH，080000H～09FFFFH　RAM KILL時

▼*μPD70116,μPD70116H,μPD70136A Memory Cycle (RAM KILL) T/C*



▼*μPD70116,μPD70116H,μPD70136A Memory Cycle T/C補足*



80286／386／486／Pentium　IO Cycle

▼*80286,386,486,Pentium I/O Cycle T/C*

▼*80286,386,486,Pentium I/O Cycle T/C補足(80286,386)*

▼*80286,386,486,Pentium I/O Cycle T/C補足(486,Pentium)*

70116／70116H／70136A IO Cycle

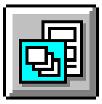
▼*μPD70116,μPD70116H,μPD70136A I/O Cycle T/C*

▼*μPD70116,μPD70116H,μPD70136A I/O Cycle T/C補足*

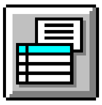
CPU IORDY入力タイミング

　70116／70116H／70136A／80286／386／486／Pentium，8／10／12／16／20MHzすべて共通.

▼*CPU IORDY T/C*



▼*CPU IORDY T/C補足*



●内部DMAタイミング

DMAタイミング

▼*内部DMA T/C*

▼*内部DMA T/C補足(80286,386,μPD70116/H,μPD70163A)*

▼*内部DMA T/C補足(486,Pentium)*

DMA IORDY1入力タイミング

▼*DMA IORDY T/C*

▼*DMA IORDY T/C補足*

●リフレッシュタイミング

80286／386／486／PentiumタイプバスのRFSH0記号は，8086／70116タイプバスのようなアドレスイネーブル信号ではなく，これ自体がストローブ信号となっている．

PC-98XA

▼*RFSH(リフレッシュ) T/C(PC-98XA)*

▼*RFSH T/C補足(PC-98XA)*

PC-98XA以外

▼*RFSH(リフレッシュ) T/C(PC-98XA以外)*

▼*RFSH T/C補足(80286,386,μPD70116/H,μPD70136A)*

▼*RFSH T/C補足(486,Pentium)*

●外部DMAタイミング

外部DMA(外部CPU)はI/O拡張ユニット上では動作不可能である.

ここではEXHRQ20,EXHLA20で示しているがEXHRQ10,EXHLA10も優先順位が違うだけでタイミングは同じである.

外部DMA(外部CPU)のアドレス出力はEXHLA20(10)がLOWの間に行われなければならない.

MWE0信号は，外部DMA(外部CPU)モードでは，本体の内部回路で出力されないため，外部DMA(外部CPU)ボード作成，出力する必要がある．出力はスリーステート出力とする.

MRC0,MWC0,IOR0,INTA0信号の出力もスリーステートバッファを用いる．外部CPUモードにおいては，CPUENB0信号をスリーステートバッファでLOWに出力しなければI/Oアクセスができないので注意すること.

SALE1信号は必要によりスリーステートバッファで出力可能である.

また，図のようにIORDY1信号が出力されるので，この時コマンドの終了を待つように回路を作成する必要がある.

▼拡張バス上における外部DMAの動作タイミング

80286，8MHz時

▼*拡張バス上の外部DMA T/C(80286,8MHz)*

▼外部DMA時のIORDY1信号のタイミング

80286，8MHz時

▼*拡張バス上の外部DMA IORDY T/C(80286,8MHz)*

▼外部DMAの動作シーケンス

80286，8MHz時

▼*拡張バス上の外部DMA 動作シーケンス T/C(80286,8MHz)*

1.5　DMA転送能力

DMAチャネルは3チャネル用意されているが，これらのチャネルは同時に動作できるとは限らない．複数のDMAチャネルを動作させる際には，次の4つの項目について考慮しなければならない．

・3チャネル分の転送能力には限りがあるので，優先順位の低いDMAチャネルの転送レートが低下する．
・優先順位の低いDMAチャネルの，一つのDMA転送から次のDMA転送までの時間が長くなる．
・CPUのバスアクセスのうち，特にバスサイクルの長い場合(たとえばグラフィックチャージャをアクセスする場合)も，上記の問題が発生する．
・チャネル1をメモリリフレッシュに使用している機種では，特にチャネル0を使用する場合は上記によりメモリリフレッシュが不十分となり，プログラムの暴走につながる恐れがある．

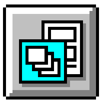
以上を考慮すると，次の配慮が必要である．

・ファイル系のDMA転送は同時に行わない(固定ディスク，1MBFD，640KBFD)．
・グラフィックチャージャに対するリピート命令によるアクセス中は，ファイル系のDMA転送を行わない．

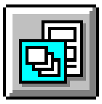
1.6　拡張スロット部品寸法

ユニバーサルボード

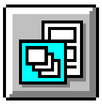
▼*ユニバーサルボード 寸法*



▼*ユニバーサルボード A部詳細*

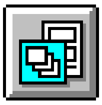


▼*ユニバーサルボード B部詳細*

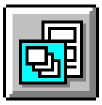


スイッチバー

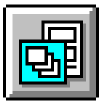
▼*スイッチバー 外観図*



▼*スイッチバー α部詳細*

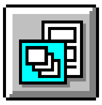


▼*スイッチバー β部詳細*



スロットカバー

▼*スロットカバー 3面図*



第2章

キーボードインターフェイス

2.1　インターフェイス信号とコネクタの形状

●PC-9801

▼*KBD I/F 端子番号と信号線(PC-9801)*

●上記以外

▼*KBD I/F 端子番号と信号線(PC-9801以外)*

2.2　信号の機能

▼*KBD I/F 信号の機能*

2.3　キーボードの動作

・キーボードインターフェイスのDATAラインは，キーボードリセット後，18μs以上経過しないと確定しない．

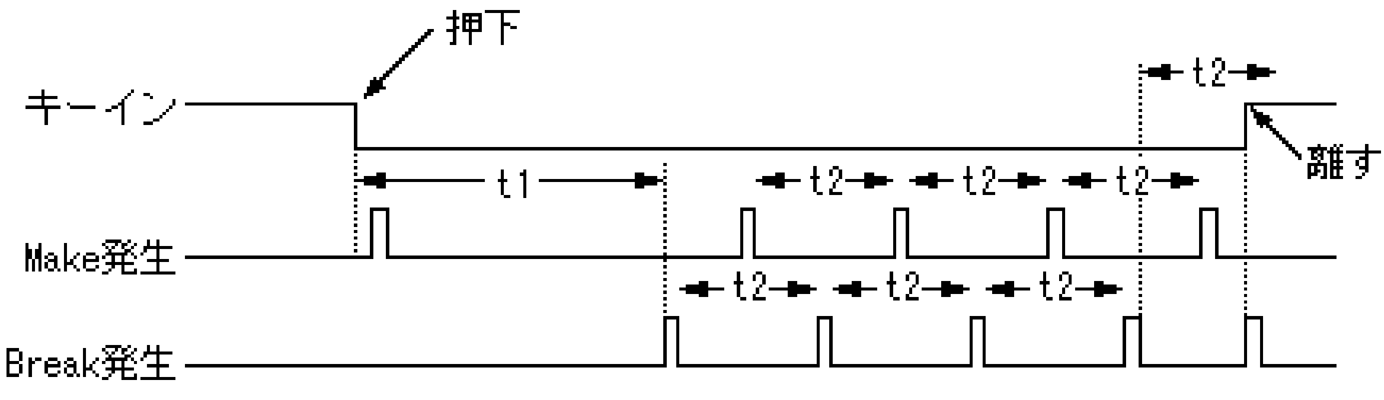
・キーボードは $\overline{RST}$=0で初期状態にセットされる．ただし，13μs以上 $\overline{RST}$=0にする必要がある．

・キーボードは， $\overline{RDY}$=0の時，8251ACにシリアルデータを送信可能である．
8251ACが，キーボードからの1キャラクタ分のデータをRDバッファに引き取ると，$\overline{RDY}$=1となる．CPUが，8251ACから，1キャラクタ分のデータを引き取ると， $\overline{RDY}$=0となる．キーボードは，この様な($\overline{RDY}$=1→ $\overline{RDY}$=0)シーケンスを認識した後に，次の1キャラクタ分のデータを，8251ACに転送してくる．
キーボードに対するコマンドのKBDE(キーボード送信ディスエーブル)をセットすることにより， $\overline{RDY}$=1となり，キーボードからのデータ送信は禁止される．

・キーボードは， $\overline{RDY}$=0かつ次に示す条件の時，次の動作をする．

条件		動作
$\overline{RDY}$=0	$\overline{RTY}$=0	直前に転送したシリアルデータと同じデータを，再度転送する．
	$\overline{RTY}$=1	新しいシリアルデータを転送する．

・キー入力時のリピート機能は，キーボード側が行う．キーが押下されて，Makeデータを発生した後，約0.5秒後までにそのキーが離されない場合，キーボードはそのキーのBreakデータとMakeデータを発生する．その後，キーが離されるまで，60msごとに1度，Break,Makeデータを発生する．60msたたないうちにキーが離された場合，Breakデータのみ発生される．



t1≒0.5(S)　t2＝60(ms)

・キー入力方式およびMake,Breakデータ，発生タイミング
キー入力方式は，Nキーロールオーバーとする．
キー押下とMake,Break発生のタイミングは次に示すようになる．

▼*KBD I/F ロールオーバー時 Make,Break発生のT/C*

▼*KBD I/F ロールオーバー時 SHIFT併用 Make,Break発生のT/C*

■転送タイミングチャート

▼*KBD I/F CPU-KBD I/Fのデータ転送 T/C*

▼*KBD I/F CPU-KBD I/Fのデータ転送 T/C補足*

■リセット後のタイミングチャート

▼*KBD I/F リセット T/C*

▼*KBD I/F リセット T/C補足(T1, T2)*

▼*KBD I/F リセット T/C補足(T3, T5)*

第3章

CRTインターフェイス

3.1　インターフェイス信号とコネクタの形状

●アナログ15ピンコネクタ

▼*CRT I/F 端子番号と信号線(アナログRGB)*

●デジタルRGBコネクタ

▼*CRT I/F 端子番号と信号線(デジタルRGB)*

●モノクロコネクタ

▼*CRT I/F 端子番号と信号線(モノクロ)*

●アナログ9ピンコネクタ

PC－98XA，XL

▼*CRT I/F 端子番号と信号線(アナログ:PC-98XA,XL)*

●デジタルRGB／モノクロ両用コネクタ

▼*CRT I/F 端子番号と信号線(デジタルRGB,モノクロ両用)*

注意：本コネクタは，ケーブル側コネクタを接続していない状態では，モノクロディスプレイ用ピン信号割り当となっている．

3.2　信号の機能

信号名	方向 本体←→CRT	機　能
$\overline{\text{HSYNC}}$	→	カラーディスプレイ用の水平同期信号
$\overline{\text{VSYNC}}$	→	カラーディスプレイ用の垂直同期信号
R	→	カラーディスプレイの赤の映像信号
G	→	カラーディスプレイの緑の映像信号
B	→	カラーディスプレイの青の映像信号
CLOCK	→	21.0526/14.318MHz のクロック出力
VIDEO	→	モノクロディスプレイのコンポジット映像信号 水平，垂直同期信号が含まれている
LPEN	←	ライトペンの入力信号
AR	→	アナログRGBディスプレイの赤の映像信号
AG	→	〃　緑　〃
AB	→	〃　青　〃
YS	→	ハイレベル出力
SYNC	→	複合同期信号
AUDIOL	→	音声信号
AUDIOR	→	音声信号
AV	→	映像・音声信号群の切換信号

注意：AUDIOL／AUDIOR信号はPC-8800シリーズとの互換性のためにアサインされているが，実際には使用されていない．

3.3　タイミングチャート

●カラーディスプレイ（アナログRGB，デジタルRGB）

▼*CRT I/F カラーディスプレイ 水平同期 T/C*

▼*CRT I/F カラーディスプレイ 垂直同期 T/C*

●モノクロディスプレイ

▼*CRT I/F モノクロディスプレイ 水平同期 T/C*

▼*CRT I/F モノクロディスプレイ 垂直同期 T/C*

●ノーマルモード

▼*CRT I/F 同期信号補足(ノーマルモード)*

●ハイレゾリューションモード

▼*CRT I/F 同期信号補足(ハイレゾモード)*

第4章

フロッピーディスクインターフェイス

4.1　1MBFDインターフェイス

■インターフェイス信号とコネクタの形状

▼1MB FDD I/F 端子番号と信号線

■信号の機能

▼1MB FDD I/F 信号の機能

▼1MB FDD I/F DC電源コネクタ 端子番号と電圧(PC-9801のみ)

■タイミングチャート

●シーク系タイミング

▼*1MB FDD I/F シーク系コマンド T/C*

●リードデータ系タイミング

▼*1MB FDD I/F リードデータ系コマンド T/C*

●ライトデータ系タイミング

▼*1MB FDD I/F ライトデータ系コマンド T/C*

4.2　640KBFDインターフェイス

■インターフェイス信号とコネクタの形状

▼640KB FDD I/F 端子番号と信号線

■信号の機能

▼640KB FDD I/F 信号の機能

■タイミングチャート

●シーク系タイミング

▼*640KB FDD I/F シーク系コマンド T/C*

●リードデータ系タイミング

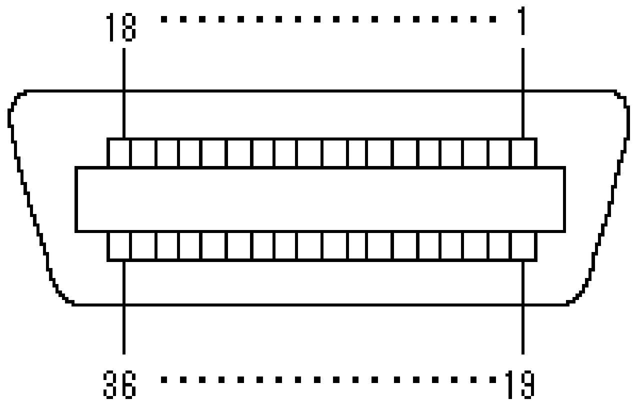
▼*640KB FDD I/F リードデータ系コマンド T/C*

●ライトデータ系タイミング

▼*640KB FDD I/F ライトデータ系コマンド T/C*

4.3　320KBFDインターフェイス

端子番号	信号名	端子番号	信号名	ピンコネクション
1	PB0	19	PA0	
2	PB1	20	PA1	
3	PB2	21	PA2	
4	PB3	22	PA3	
5	PB4	23	PA4	
6	PB5	24	PA5	
7	PB6	25	PA6	
8	PB7	26	PA7	
9	GND	27	PC4	
10	GND	28	PC5	
11	GND	29	PC6	
12	GND	30	PC7	
13	GND	31	PC0	
14	GND	32	PC1	
15	GND	33	PC2	
16	GND	34	PC3	
17	GND	35	$\overline{RESET}$	
18	GND	36	GND	



第5章

固定ディスクインターフェイス

5.1　インターフェイス信号とコネクタの形状

●本体内蔵型の場合

▼*HDD I/F 本体内蔵型 端子番号と信号線*

●PC-9801-27固定ディスクインターフェイスボード

▼*HDD I/F PC-9801-27(SASI I/F) 端子番号と信号線*

5.2　信号の機能

固定ディスクユニットのインターフェイス信号は，データ信号と制御信号に大別される（固定ディスクを本体内に内蔵するモデルの場合，内部バスは外部には出ていない）．

・データ信号は，8本のデータ信号で構成され，バイト単位のデータが転送される．
　データ転送の制御は後述のREQ/ACK信号を用いた，ハンドシェーク方式による．

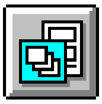
・制御信号は次に示す8本がある．

▼*HDD I/F 信号の機能*

5.3　タイミングチャート

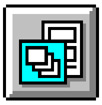
●Reset

▼*HDD I/F Reset T/C*



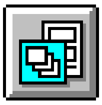
●Selection Phase

▼*HDD I/F Selection Phase T/C*



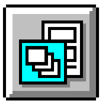
●Command Phase

▼*HDD I/F Command Phase T/C*



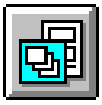
●Data Phase （DMA mode）

▼*HDD I/F Data Phase （DMA mode）T/C*

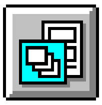


●Data Phase (Program I/O mode)

▼*HDD I/F Data Phase (Program I/O mode:読み込み時)T/C*

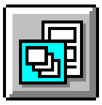


▼*HDD I/F Data Phase (Program I/O mode:書き込み時)T/C*



●Completion Phase & Message Phane

▼*HDD I/F Completion & Message Phsse T/C*



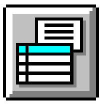
第6章

プリンタインターフェイス

6.1　セントロニクス準拠 プリンタインターフェイス

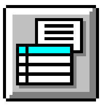
■インターフェイス信号とコネクタの形状

▼*プリンタ I/F セントロニクス準拠 端子番号と信号線*



■信号の機能

▼*プリンタ I/F セントロニクス準拠 信号の機能*



6.2　フルセントロニクス
プリンタインターフェイス

■インターフェイス信号とコネクタの形状

▼*プリンタ I/F フルセントロニクス 端子番号と信号線*

■信号の機能

▼*プリンタ I/F フルセントロニクス 信号の機能*

■タイミングチャート

▼*プリンタ I/F タイミングチャート*

第7章

RS-232Cインターフェイス

7.1　インターフェイス信号とコネクタの形状

▼*RS-232C　I/F　端子番号と信号線*

■PC-9801NL，NS/L，PC-9821Ne

▼*RS-232C　I/F　端子番号と信号線(PC-9801NL，NS/L，PC-9821Ne)*

7.2　PC-9801U／VF／VMでの回路図

▼*RS-232C　I/F　各信号線の回路図(PC-9801U，VF，VM)*

第8章

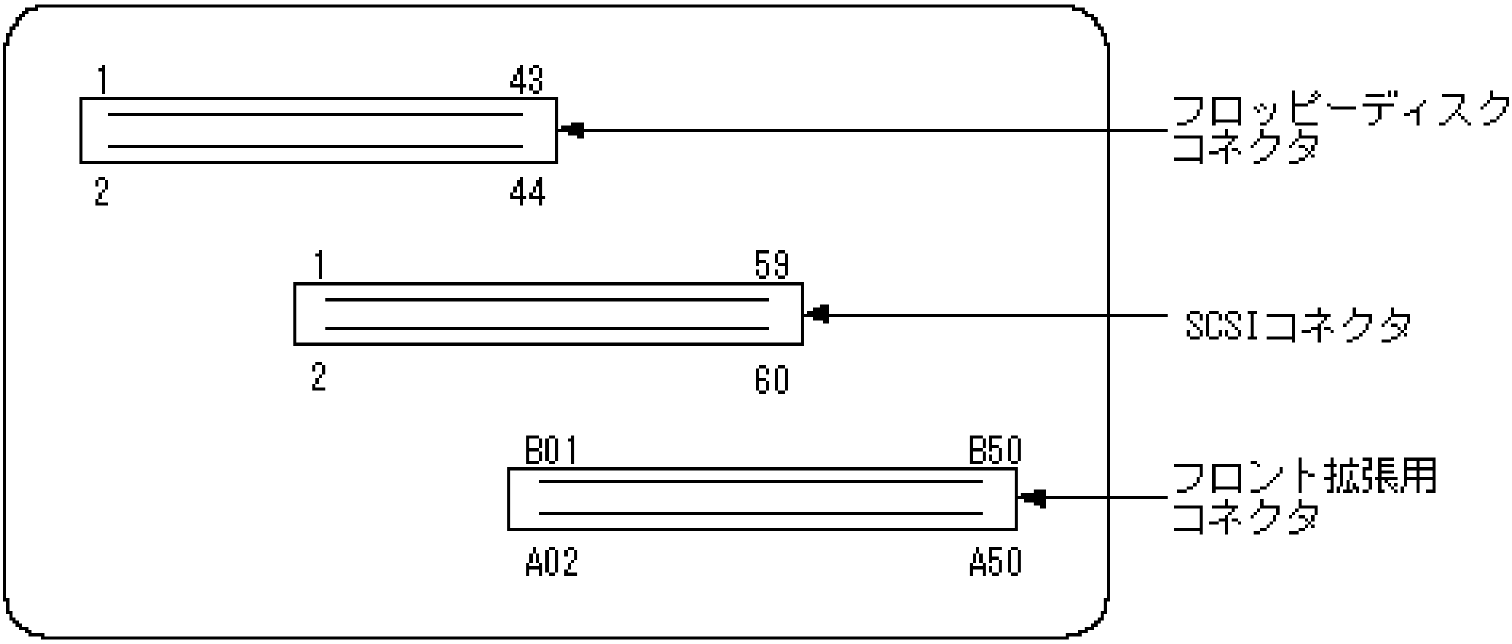
ファイルスロット

8.1　概要

PC-9801FA，FS，FX，PC-9821Aシリーズでは，ファイルスロットを搭載している．これにより前面から各オプション機器を簡単に接続することができる．

接続可能な装置は，SCSI機器，フロッピーディスクドライブ，バスマスタ機能の無いオプションボードなどである．

PC-9821Aシリーズではフロッピィディスクコネクタに，1.44MB制御用の信号が追加されている．



注意：各電源コネクタは同時に使用できないため，必ず排他利用すること．

8.2　フロッピーディスクコネクタ

■バススロット信号一覧

▼ファイルスロット FDDコネクタ 端子番号と信号線

■信号仕様

　各信号およびタイミングチャートは，本体背面の1MBフロッピーディスクインターフェイスと同等である．
　ここでは，追加された信号についてのみ記述する．

・FDIN30(FDIN2M30)　フロッピーディスクオプション認識信号
　ローのとき，ファイルスロットにフロッピーディスクオプションが実装されたことを認識する．これにより，本体背面の1MBフロッピーディスクインターフェイスは，ドライブ番号#4(ソフトウェアディップスイッチ1-4変更時は#2)のみ認識する．
・DSKCHG　メディアIN/OUT信号
　フロッピーディスク挿入時，ただちにハイ，排出されることによりただちにローとなる．
・FDIN2M30　3モードFD識別信号
　ローの時，ファイルスロットに3モード対応フロッピーディスクドライブが実装されたことを認識する．
・F2M3　アクセスモード切り替え信号
　ローの時，ファイルスロット用3モード対応フロッピーディスクドライブに対して，1.44MBモードでアクセスすることを通知する．

■電源容量

電圧	電流容量
+5V	1.0A(最大 5sec 以下) 0.7A(Typ.)
+12V	1.5A(最大 5sec 以下) 1.2A(Typ.)

8.3　SCSIコネクタ

■バススロット信号一覧

▼*ファイルスロット SCSIコネクタ 端子番号と信号線*

■信号仕様

各信号およびタイミングチャートは，本体背面のSCSIインターフェイスと同等である．

ここでは，追加された信号についてのみ記述する．

・FILEINO　SCSIオプション信号

ローの時，ファイルスロットにSCSIオプションが実装されたことを認識する．

実装時には冷却ファンの回転数が速くなる(ハイの時プルアップ抵抗は不要)．

■電源容量

電圧	電流容量
+5V	1.5A(最大 5sec 以下) 1.0A(Typ.)
+12V	2.0A(最大 5sec 以下) 1.0A(Typ.)

■制限事項

ファイルスロットのSCSIコネクタおよび，専用SCSIスロットにおいては以下の制限がある.

・SCSIインターフェイス(ホスト*)は，SCSI周辺機器(ターゲット)を内蔵する場合，内蔵するターゲットの動作保証電圧確定後，4秒以上後にSCSIバスリセット信号を出す.
・SCSIインターフェイス(ホスト*)は，SCSIバスリセット後2.5秒以降にセクションフェーズに入り，-SEL信号をアクティブにする.
・セレクションタイムアウト遅延を最小500ミリ秒とする.

*ホスト:SCSIインターフェイスボード(PC-9801FA-02等)

■専用SCSIインターフェイス

PC-9821AシリーズおよびPC-9801FA,FS,FXフロッピーディスクモデルに，ファイルスロット用SCSIオプション製品を実装する場合，専用のSCSIインターフェイスボード(PC-9821A-E10もしくはPC-9801FA-02)が必要となる.

8.4　フロントコネクタ拡張用コネクタ

●バススロット信号一覧

▼ファイルスロット　フロント拡張用コネクタ　端子番号と信号線

■信号仕様

各信号およびタイミングチャートは，本体背面の拡張スロットバスと同等である.

以下に，削除された信号を記述する.

EXHRQ10 (B40)
EXHRQ20 (B47)
EXHLA10 (B42)
EXHLA20 (B46)
V1 (A02)
V1 (B02)
V2 (A03)
V2 (B03)

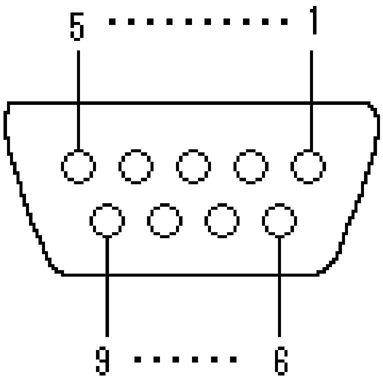
■電源容量

電圧	電圧変動率	電流容量
+5V	± 5%	0.8A
+12V	± 10%	0.06A
-12V	± 10%	0.07A

第9章

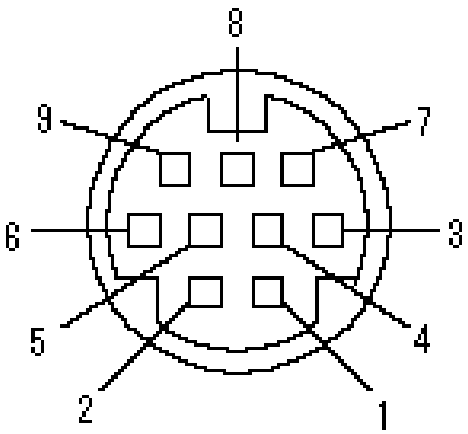
その他のインターフェイス

9.1　マウスインターフェイス

端子番号	信号名	ピンコネクション
1	+5V	
2	XA	
3	XB	
4	YA	
5	YB	
6	LEFT	
7	NC	
8	RIGHT	
9	GND	

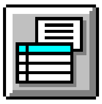
信号名	説明
XA，XB YA，YB	マウスからのエンコーダ入力
LEFT RIGHT	マウス上にあるボタンの入力． ボタンを押すと０になる．
NC	未接続

■PC-9801NL，NS/L，PC-9821Ne

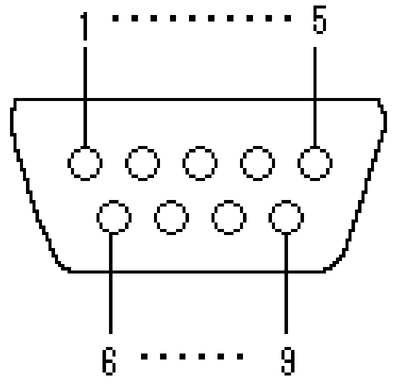
端子番号	信号名	ピンコネクション
1	+5V	
2	XA	
3	XB	
4	YA	
5	YB	
6	LEFT	
7	NC	
8	RIGHT	
9	GND	

9.2　GP-IBインターフェイス

▼*GP-IB I/F 端子番号と信号線*



9.3　ジョイスティック インターフェイス

端子番号	信号名	ピンコネクション
1	FWD	
2	BACK	
3	LEFT	
4	RIGHT	
5	+5V	
6	TRG1	
7	TRG2	
8	OUTPUT	
9	GND	

端子番号	信号名	方向	機能
1	FWD	I	ジョイスティックレバー上方向からの入力信号
2	BACK	I	ジョイスティックレバー下方向からの入力信号
3	LEFT	I	ジョイスティックレバー左方向からの入力信号
4	RIGHT	I	ジョイスティックレバー右方向からの入力信号
5	+5V		電源
6	TRG1 (OUT1)	I/O	トリガボタン1からの入力信号
7	TRG2 (OUT2)	I/O	トリガボタン2からの入力信号
8	OUTPUT (OUT3)	O	ジョイスティックのコモン出力
9	GND		Ground

第10章

PCIバス

PC-9821Xt,XaではPCI(Perifheral Component Interconnect)バスが搭載され，対応拡張スロットが用意されている.
PCIバスの仕様はSPEC2.0準拠となっている.

PCI対応製品には以下のものがある.

・フルカラーウィンドウアクセラレータボードX(PC-9821X-B01)
・SCSI-2インタフェースボード(PC-9821X-B02)
・B4680インタフェースボード(SV-98/2-B05)
・B4680インタフェースボード(SV-98/2-B06)

以下に機種別のPCIスロットの使用状況を示す.

▼*PCIバス使用状況*

以下にPCIバスのDC特性を示す.

▼*PCIバスDC特性*

第11章

プラグ&プレイ

PC-9821Xシリーズはプラグ&プレイとなっており，プラグ&プレイに対応した拡張ボードを利用することができる．

Windowsインストールモデルでは，プラグ&プレイを実現するためのソフトウェア/データファイルがインストール済みである(フレームモデルはオプション)．

11.1　概説

プラグ&プレイとは，ユーザの拡張を容易にする環境を整備していくためのコンセプトである．

プラグ&プレイが実現されることにより，本体，オプションボード等の各ハードウェアが必要とするシステム資源(割り込みチャネル，I/Oポートアドレス，拡張ROMアドレス)をユーザの介在無しにシステム側が管理し，ユーザはハードウェアを意識せずに拡張が可能となる．

●動作環境

・MS-DOS Ver5.0A

・Microsoft Windows 3.1

11.2　拡張ボードにおける プラグ&プレイのメリット

PC-9821Xシリーズで提供されるプラグ&プレイサポートソフトウェアおよび，プラグ&プレイ対応拡張ボードを利用することにより，次のようなメリットが得られる.

・プラグ&プレイ対応オプションボードにおける動作環境設定が不要になる.
　→プラグ&プレイ対応オプションボードにおけるスイッチ設定操作(割り込みチャネル，IOポートアドレス，拡張ROMアドレス)が不要

注意：従来のボードは，従来通りユーザがボード上のディップスイッチ/ジャンパスイッチを設定

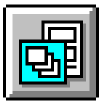
・システム資源(割り込みチャネル，IOポートアドレス，拡張ROMアドレス等)をソフトウェアにより管理可能となる.
　→使用しているシステムの資源を画面上で確認できる.
　（従来はユーザがシステム資源の管理をしなければならない.
　サードパーティー製の従来ボードは画面の指示に従い入力する)

11.3　プラグ&プレイ関連ソフトウェア

Windowsインストールモデルでは，プラグ&プレイを実現するためのソフトウェア/データファイルがインストール済みである.

・コンフィグレーションマネージャ(CM)
・コンフィグレーションユーティリティ(CU)
・リソースデータファイル

▼*プラグ&プレイ関連ソフトウェア*



■コンフィグレーションマネージャ

コンフィグレーションマネージャ(CM)は，プラグ&プレイに対応した汎用拡張スロット(Cバス)用ボードのH/Wリソース(割り込みチャネル，IOポートアドレス，拡張ROMアドレス等)の自動割り当てを実現する.

注意：・自動設定可能なボードはプラグ&プレイ対応ボードのみ.
・プラグ&プレイ未対応のボードを使用する場合には，コンフィグレーションユーティリティを使用し，設定値を指定した後に，従来同様ボード上のスイッチ等で設定を行う必要がある.
・本ソフトは各ボードのハードウェア設定を行うためのものであり，各ボードを制御するソフトウェアドライバの自動組み込み等はおこなわない.

■コンフィグレーションユーティリティ

コンフィグレーションユーティリティ(CU)により，設定値の確認変更が可能となる.

- 自動割り当てされた設定値の確認，変更が可能.
  現在の設定値の確認，プラグ&プレイ対応ボードの設定変更が可能.
- プラグ&プレイ未対応ボードの設定すべき値の確認，マニュアルでの設定可能な値の確認が可能.
- プラグ&プレイ対応ボード(PCIボード，プラグ&プレイ対応Cバス用ボード，PCカード)と未対応ボードの混在使用時のH/Wリソースの重なりを避けることが可能.
- MS-DOS用とWindows用が用意されている.

■リソースデータファイル

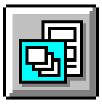
リソースデータファイルは，既存ボード(プラグ&プレイ未対応)のセットアップデータ(割り込みチャネル，IOポートアドレス，拡張ROMアドレス等)を記述したファイルである．

・プラグ&プレイサポートソフトウェアを使用している環境で，プラグ&プレイ未対応の従来オプションボードをセットアップする場合に本ファイルが参照され，自動的にH/Wリソースのぶつかり合いのチェックが行われ，設定可能な資源が決定される．
→ユーザは，決定された設定値に従いボード上のスイッチ等を設定するだけでよく，本体や他のボードとのぶつかり合いがないかを考えなくても良い．

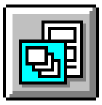
注意：各ボード上で資源(割り込みチャネル，IOポートアドレス，拡張ROMアドレス等)の衝突が発生しないように管理することが目的であり，ボード上のスイッチの設定は従来通り必要である．

11.4　拡張ボード設定フロー

▼*拡張ボード設定フロー（プラグ&プレイ対応）*



▼*拡張ボード設定フロー（プラグ&プレイ未対応）*



第4部
PC98-LT

第1章

他機種との相違

1.1　CPU

CPU ……………　CMOS 16ビットマイクロプロセッサ　μPD70216(V50)
μPD70116(V30)互換
実装周辺機能
・Clock Generator
・Programmable Wait Control Unit
・Refresh Control Unit
・Timer Counter Unit
・Serial Control Unit
・割り込みControl Unit
・DMA Control Unit

クロック ………　7.9872MHz(約8MHz)
125.2nsec／クロック
デューティ比　1:1

データバス幅 …　16ビット

1.2　スイッチ

■ハードウェアスイッチ

PC-9800シリーズのディップスイッチに相当するものはない.

・パワースイッチ
　電源をON／OFFするためのスイッチ.
・電源自動切断機構
　ディスプレイのパネルを倒した時点で電源をOFFにするためのスライドスイッチ.
・リセットスイッチ
　システム全体の初期化を行うためのプッシュスイッチ．本体正面より見て左側面奥にある.
・バックアップメモリスイッチ
　長期保存時などにバッテリの消耗を防ぐため，学習RAMからバッテリを切り離すためのスライドスイッチ．通常はONのままで使用する．本体底面にある(model 11／21／22は本体正面より見て左側奥にある).

■メモリスイッチ

バッテリバックアップされた学習RAMの一部に，PC-9800シリーズのメモリスイッチSW1～SW8に相当するメモリスイッチをもつ.

1.3　初期診断プログラム

■初期診断プログラム

初期診断プログラムはPOWER ONまたはリセットで起動され，次の手順でハードウェアの診断を行う.

①CPU，ROM，ベースメモリ(128KB)およびVRAMを診断し，正常ならば約1秒ブザーを鳴らす.
②メモリ(128KBを超える空間)を診断し，診断結果を128KBごとに表示する.
③ブートストラップローダに制御を渡す.

初期診断プログラムは，異常を検出すると以下のようなメッセージを表示し，約3秒後にPOWER OFFする.

```
TIMER ERROR
INTERRUPT ERROR
DMA ERROR
BATTERY BACKUP MEMORY ERROR
LOW BATTERY
```

上記5点の他，起動時にブザーが鳴らない場合もシステム異常である.

■バックアップメモリ

バックアップメモリは，その内容をcheck sumにより保証している．バックアップメモリの内容を書き換えたときには，必ずcheck sumが生成される．
初期診断プログラムがcheck sumの異常を検出した場合には，次のメッセージが表示され，バックアップメモリの内容は強制的に初期化される．

INITIALIZE BATTERY BACKUP MEMORY

CTRL キーを押しながらシステムの起動（POWER ONまたはリセット）を行った場合には，バックアップシステムの内容は無条件に初期化される．

1.4　システム動作中のブザー

システム動作中，次のような原因によってブザーが鳴動することがある．

・システム動作中にLOW BATTERYを検出した場合．
　約4秒ごとに〈ピィピィピィ〉とブザーが鳴る．
　そのまま動作を継続する場合は，ただちにACアダプタを接続する必要がある．
・1時間以上キー入力またはディスクアクセスが行われていない場合．
　約4秒毎に〈ピィピィ〉とブザーが鳴る．
　いずれかのキーを押せばブザーは解除される．

システムを連続して動作させる場合などは，次の手順によってブザー機能を解除することができる．

①以下のプログラムを，ROMに内蔵しているN$_{88}$-日本語BASIC(LT)で実行する．
②システムをリセットし，再起動する．

```
100 '
110 '     BEEP OFF
120 '
130 CLEAR &H10
140 DEF SEG=SEGPTR(2)
150 MSUB=&H0
160 FOR AD=&H0 TO &HF
170 READ DT$:POKE AD,VAL("&H"+DT$)
180 NEXT AD
190 CALL MSUB
200 END
210 '
220 '     MACHINE LANGUAGE
230 '
240  DATA 50,53,51,52,B8,18,22,B2,00,CD,18,5A,59,5B,58,CF
```

これ以後，警告ブザーは鳴らなくなるが，内蔵のバッテリが放電してしまった際など，バックアップメモリの内容を初期化した場合には，警告ブザーが鳴る設定となる．必要な場合には，もう一度ブザーの解除を行うこと．

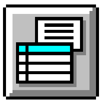
注意：PC-98LT model 11／21／22はセットアッププログラムにより，ブザー機能の解除が可能．

警告ブザーを鳴らすように再設定するには，以下のプログラムを実行し，システムを再起動すること．

```
100 '
110 '     BEEP ON
120 '
130 CLEAR &H10
140 DEF SEG=SEGPTR(2)
150 MSUB=&H0
160 FOR AD=&H0 TO &HF
170 READ DT$:POKE AD,VAL("&H"+DT$)
180 NEXT AD
190 CALL MSUB
200 END
210 '
220 '     MACHINE LANGUAGE
230 '
240DATA 50,53,51,52,B8,18,22,B2,3C,CD,18,5A,59,5B,58,CF
```

1.5　IPL媒体とレコード形式

▼*IPL媒体とレコード形式(PC-98LT)*



1.6　BOOTプライオリティ

Boot プライオリティ	対応装置
0	3.5”FD→ROM
≀	≀
E	ROM

MS-DOSでは，プライオリティ0とEのみサポートする．これ以外のプライオリティをセットした場合，ローダがハングアップするため，使用しないこと．

第2章

PC-98LT用日本語MS-DOS（VER3.1）

PC-9800シリーズ用オペレーティングシステムMS-DOSは，通常フロッピーディスクの形態で提供されているが，PC-98LT用MS-DOSは，本体に内蔵(ROM化)した形で提供される．したがって，PC-98LT本体の電源をONするだけでMS-DOSを立ち上げることができる．また従来のようにDOSを内蔵したシステムディスクによりMS-DOSを立ち上げることもできる．

2.1　ドライブ割り当て

PC-98LTでは次のようにドライブが割り当てられる.

ドライブA ……… 内蔵3.5インチFD
ドライブB ……… 論理的なドライブ
（または拡張用マイクロフロッピーディスクユニット）
ドライブC ……… 内蔵ROMドライブ
ドライブD ……… RAMDISKドライブ

ドライブAは，PC-98LTに内蔵されている3.5インチフロッピーディスクドライブそのものを指す．ドライブAでは，3.5インチ1Mバイトフロッピーディスクおよび3.5インチ640Kバイトフロッピーディスクを読み書きすることができる.

標準状態では，ドライブBは物理的には存在しないが，ドライブAは同じドライブを切り替え，論理的にドライブBとして使用する.

物理的にドライブが1台しか存在しない場合，“ドライブAのディスク”が最後に使用されているときにドライブBを指定すると，ドライブBにディスクを入れるように促される.　たとえば，DIRコマンドを実行する場合，

```
A>DIR B:
```

と入力すると，画面最上行に次のようなメッセージが表示される.

ドライブB:に対応するディスクを挿入後，適当なキーを押してください.

```
A>DIR B:
```

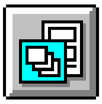
　内蔵ドライブからドライブAとして使用しているディスクを抜き取り，ドライブBとして使用するディスク(DIRコマンドにてディレクトリを見ようとするディスク)を挿入する．ここで適当なキーを押すとドライブBのディレクトリが表示される．

　同様にして，“ドライブBのディスク”が最後に使用されているときにドライブAを指定すると，再びディスクを入れ替えるように促される．

　ドライブCは，PC-98LT本体内に常に存在し，MS-DOS本体をはじめとするシステムファイル(MSDOS.SYS，IO.SYS，COMMAND.COM)，文節変換用ドライバプログラム(NECDIC.DRV)およびMS-DOSの基本コマンド(DISKCOPY.COM，FORMAT.EXE，SWITCH.COMなど)を内蔵している．

　ドライブDは，RAMDISKドライブであり，メインメモリの一部をワークドライブとして使用する．PC-98LTのMS-DOSでは，メインメモリを64KB～512KBの範囲(64KB単位)でRAMDISKドライブとしてサポートしている．RAMDISKドライブをワークドライブとして使用することにより，高速な処理が可能となる．

▼*RAM DISKのメモリマップ(PC-98LT)*



2.2　アプリケーション媒体

PC-98LTは本体内にMS-DOSを内蔵しているため，PC-98LT用アプリケーション媒体は，媒体内にMS-DOSを含まない形で実現できる．

この場合のアプリケーション立ちあげ手順は次のようになる．まず，アプリケーション媒体を本体の内蔵ドライブにセットして電源を入れると，内蔵ROMドライブによりMS-DOSが立ち上がる．その後，制御がアプリケーション媒体側に移り，ディスクドライブ上のアプリケーションを起動させることができる．この場合，デバイスドライバを読み込むためのCONFIG.SYSファイルもアプリケーション媒体から読み込むことが可能である．

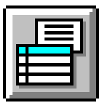
●PC-98LT用アプリケーション媒体の内容

（“FORMAT/R”によるフォーマットが必要）

・AUTOEXEC.BAT
・CONFIG.SYS
・アプリケーション本体
・デバイスドライバ
・ユーティリティプログラム

PC-98LTでは，MS-DOS起動のためのシステムファイルをあらかじめ指定したところから読み込むことが可能になっている．それらについては，次の表を参照のこと．なお，表中のROMは，ROMドライブからロードされることを示し，同様にFDは，フロッピーディスクドライブからロードされることを示す．

▼*アプリケーション媒体のFORMATによる起動媒体の違い*



■アプリケーション媒体の作成手順

PC-98LT用アプリケーション媒体を作成する場合，次の手順で作成する．

①内蔵ROMドライブのFORMATコマンドを使用し，アプリケーション格納媒体をフォーマットする．

C>FORMAT A:/R

②①でフォーマットしたフロッピーディスクに，アプリケーションをCOPYする．
③アプリケーション用のAUTOEXEC.BAT，KEY.TBL，USKCG.SYS，CONFIG.SYSを(1)のフロッピーディスクに格納する(CONFIG.SYS以外のファイルは任意)．
④COMMAND.COMもROMドライブからロードさせるためにはCONFIG.SYSでSHELL指定を行う．

SHELL=C:¥COMMAND.COM C:¥/P

前記①～④の手順で作成したフロッピーディスクを本体にセットすると，

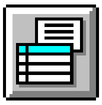
IO.SYS，MSDOS.SYS，COMMAND.COMはROMドライブ
CONFIG.SYS，AUTOEXEC.BAT，KEY.TBL，USKCG.SYSはフロッピーディスクドライブ

からそれぞれロードする．

資料

1. オプションボード割り込みレベル使用状況一覧

▼*オプションボードの割り込みレベル使用状況一覧*

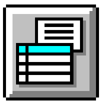


2. ROM搭載オプションボードのアドレス空間一覧

PC-98XAで本オプションボード類を使用する際には，ROMをKILLすること．

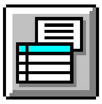
PC-98XLのハイレゾリューションモードでは，自動的にROMをKILLするため，ボード上でROMをKILLする必要はない．

▼*ROM搭載オプションボードのアドレス空間一覧*



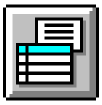
3. DMAチャネル使用状況一覧

▼*DMAチャネル使用状況一覧*



4. I/Oポートアドレス(×nD0～×nEF)使用状況一覧)

▼*I/Oポートアドレス（XnD0h～XnEFh）使用状況一覧*



5. PC-9000シリーズ本体とNEC販売ボードの適合可否表

▼*NEC販売ボードの適合可否表補足*

▼*NEC販売ボードの適合可否表(PC-9801～PC-98XL〈1〉)*

▼*NEC販売ボードの適合可否表(PC-9801～PC-98XL〈2〉)*

▼*NEC販売ボードの適合可否表(PC-9801～PC-98XL〈3〉)*

▼*NEC販売ボードの適合可否表(PC-9801～PC-98XL〈4〉)*

▼*NEC販売ボードの適合可否表(PC-9801～PC-98XL〈5〉)*

▼*NEC販売ボードの適合可否表(PC-9801UV21～PC-9801LS〈1〉)*

▼*NEC販売ボードの適合可否表(PC-9801UV21～PC-9801LS〈2〉)*

▼*NEC販売ボードの適合可否表(PC-9801UV21～PC-9801LS〈3〉)*

▼*NEC販売ボードの適合可否表(PC-9801UV21～PC-9801LS〈4〉)*

▼*NEC販売ボードの適合可否表(PC-9801UV21～PC-9801LS〈5〉)*

▼*NEC販売ボードの適合可否表(PC-9801VM111～PC-9801N〈1〉)*

▼*NEC販売ボードの適合可否表(PC-9801VM111～PC-9801N〈2〉)*

▼*NEC販売ボードの適合可否表(PC-9801VM111～PC-9801N〈3〉)*

▼*NEC販売ボードの適合可否表(PC-9801VM111～PC-9801N〈4〉)*

▼NEC販売ボードの適合可否表（PC-9801VM11～PC-9801N〈5〉）

▼NEC販売ボードの適合可否表（PC-9801NS～PC-98GS〈1〉）

▼NEC販売ボードの適合可否表（PC-9801NS～PC-98GS〈2〉）

▼NEC販売ボードの適合可否表（PC-9801NS～PC-98GS〈3〉）

▼NEC販売ボードの適合可否表（PC-9801NS～PC-98GS〈4〉）

▼NEC販売ボードの適合可否表（PC-9801NS～PC-98GS〈5〉）

▼NEC販売ボードの適合可否表（PC-9801FA～PC-9821As〈1〉）

▼NEC販売ボードの適合可否表（PC-9801FA～PC-9821As〈2〉）

▼NEC販売ボードの適合可否表（PC-9801FA～PC-9821As<3>）

▼NEC販売ボードの適合可否表（PC-9801FA～PC-9821As<4>）

▼NEC販売ボードの適合可否表（PC-9801FA～PC-9821As<5>）

▼NEC販売ボードの適合可否表（PC-9821Ae～PC-9801P<1>）

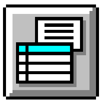
▼NEC販売ボードの適合可否表（PC-9821Ae～PC-9801P<2>）

▼NEC販売ボードの適合可否表（PC-9821Ae～PC-9801P<3>）

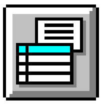
▼NEC販売ボードの適合可否表（PC-9821Ae～PC-9801P<4>）

▼NEC販売ボードの適合可否表（PC-9821Ae～PC-9801P<5>）

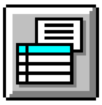
▼*NEC販売ボードの適合可否表（PC-9801BA2～PC-9821An〈1〉）*



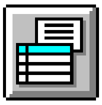
▼*NEC販売ボードの適合可否表（PC-9821BA2～PC-9821An〈2〉）*



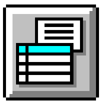
▼*NEC販売ボードの適合可否表（PC-9821BA2～PC-9821An〈3〉）*



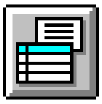
▼*NEC販売ボードの適合可否表（PC-9821BA2～PC-9821An〈4〉）*



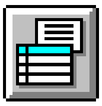
▼*NEC販売ボードの適合可否表（PC-9821BA2～PC-9821An〈5〉）*



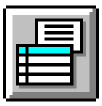
▼*NEC販売ボードの適合可否表（PC-9821Ns～PC-9821Es〈1〉）*



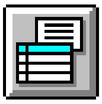
▼*NEC販売ボードの適合可否表（PC-9821Ns～PC-9821Es〈2〉）*



▼*NEC販売ボードの適合可否表（PC-9821Ns～PC-9821Es〈3〉）*



▼*NEC販売ボードの適合可否表（PC-9821Ns～PC-9821Es〈4〉）*



▼*NEC販売ボードの適合可否表（PC-9821Ns～PC-9821Es〈5〉）*

